青少年计算机学习与应用丛书



中华学习机联合设计组

# 中华学习机 CEC-I 技术参考手册（硬件）

清华大学出版社

青少年计算机学习与应用丛书

# 中华学习机 CEC-I 技术参考手册

## （硬件）

中华学习机联合设计组

清华大学出版社

# 内 容 简 介

CEC-I 中华学习机是青少年学习计算机技术和中小学进行计算机辅助教育的有力工具。配上家用电视机及盒式录音机组成基本的系统，青少年学生在家里就可用上计算机，进行学习、工作和娱乐。

CEC-I 中华学习机技术参考手册分硬件和软件两册，将为该机用户和青少年学生学习和使用计算机提供必要的技术参考资料。

# 《青少年计算机学习与应用》丛书编委会


主　编：吴几康

副主编：陈树楷　潘懋德　吕传兴

委　员：朱家维　王亚民　刘尊全

谭浩强　吴文虎　丁世隆

乌振声　徐培忠

# 序　　言

当前，世界正面临着一场新的技术革命，为了适应新技术革命的发展，我国正在大力开展普及与应用计算机技术。

目前，世界上许多国家的计算机教育的重点已从高等院校转向普通教育、职业教育，计算机正逐步形成普及的趋势。为使我国在十年或十五年以后走上工作岗位的亿万中小学生成为掌握信息社会的工具和具有计算机基础知识的科技人才，国家科委、国家教委、中国科协、电子部等单位联合组织开发了“中华学习机”，以适合中小学教学及家庭使用。这是当今世界新技术革命和教育革命的一大趋势。计算机进入学校，走向家庭，将有力地促进整个社会的进步和发展。

为了适应广大青少年学习、应用计算机的需要，我们编撰了这套“青少年计算机学习与应用”丛书。丛书以“中华学习机”系列微机等为背景，除了通俗、简明地介绍计算机的使用、应用以外，还形象生动、深入浅出地介绍了有关计算机的原理、软硬件基础知识及应用发展等方面的内容。为了促进中小学生德智体美全面发展，丛书还介绍了一系列辅助教育软件，其中有辅导语文、外语、数学等基础课程的学习软件，有开发青少年智力的游戏软件，有提高文艺修养方面的艺术软件。

希望这套丛书能成为广大青少年的朋友，同时也希望它成为广大在职干部、职工的有益的参考读物。

中国计算机学会　吴几康　陈树楷

全国中学计算机教育研究中心　吕传兴　潘懋德

1987.8

# 前　　言

CEC-I中华学习机是由电子工业部计算机与信息局组织，清华大学主持联合设计，有电子部六所、国营734厂、陕西省计算机厂以及华明计算机有限公司参加研制成的一种灵巧型微型计算机。

CEC-I中华学习机适用于家庭和中小学，是广大青少年学习计算机技术和进行计算机辅助教育的有力工具。CEC-I中华学习机的主机配上家用彩色或黑白电视机及盒式录音机就可以组成基本的系统。这样，青少年学生就可在家里用上计算机。CEC-I中华学习机的结构灵活，可以根据不同需要扩充功能，如果配上彩色电视机或监视器，插上汉字系统和软盘驱动器接口电路的组件，再接上软盘驱动器，就可以构成一台功能较强，而且有汉字支持的微机系统。

CEC-I中华学习机与Apple Ⅱ e微机兼容，其功能与Apple Ⅱ e相当，并有所增强，它可以运行Apple Ⅱ上运行的各种软件，包括数值计算与非数值计算软件，中小学辅助教学软件，以及游戏等软件。主机上有固化的监控程序，BASIC语言，中文BASIC语言，以及LOGO语言，因此，一开机用户就可以使用这些语言，而不需要从软盘或磁带上读入内存。

CEC-I中华学习机具有汉字系统，提供拼音和区位输入方法，主机内配有全点阵汉字字库，提供国标一、二级汉字点阵。显示器满屏可显示170个汉字。在打印机上可打印四种

字形。

CEC-I中华学习机主板上具有软盘驱动器，盒式录音机及游戏操作杆的接口电路，因此可以直接与软盘驱动器，游戏操纵杆连接使用。

欢迎你使用CEC-I中华学习机，愿它成为你的好助手！

CEC-I中华学习机技术参考手册分硬件、软件两册出版。

中华学习机联合设计组

# 目　　录

**第一章　CEC-I中华学习机简介**……………………………… 1
1.1　系统的组成 ……………………………………………… 1
1.1.1　键盘与显示器 ………………………………………… 1
1.1.2　录音机 ………………………………………………… 3
1.1.3　磁盘机（驱动器）……………………………………… 3
1.1.4　打印机 ………………………………………………… 3
1.1.5　主机内部 ……………………………………………… 3
1.1.6　电源…………………………………………………… 5
1.2　主要技术指标 …………………………………………… 6
**第二章　操作指南**……………………………………………… 9
2.1　系统的安装 ……………………………………………… 9
2.1.1　开箱 …………………………………………………… 9
2.1.2　主机 …………………………………………………… 9
2.1.3　显示器连接 …………………………………………… 9
2.1.4　录音机连接 ……………………………………………13
2.1.5　游戏杆连接 ……………………………………………14
2.1.6　驱动器连接 ……………………………………………14
2.1.7　扩充卡的连接 …………………………………………15
2.1.8　键盘 ……………………………………………………16
2.2　机器的启动 ………………………………………………18
2.2.1　基本系统启动 …………………………………………18
2.2.2　连接驱动器的系统启动 ………………………………19
2.2.3　中西文切换和系统复位 ………………………………20

2.2.4 LOGO 语言的进入……21
2.3 机器的自检……22
**第三章 CEC-I硬件介绍**……24
3.1 主机板组成及系统框图……24
3.2 中央处理器（CPU）……26
3.2.1 微处理器内部结构……27
3.2.2 微处理器引脚及功能……30
3.2.3 6502读和写周期……33
3.3 存储器系统……34
3.3.1 系统存储器分配……34
3.3.2 读/写存储器（RAM）……36
3.3.3 只读存储器（ROM）……51
3.4 输入输出空间分配……52
3.4.1 内核输入输出……53
3.4.2 外围扩展输入输出……54
3.5 显示电路原理……62
3.5.1 显示方式……63
3.5.2 视频电路工作原理……73
3.5.3 彩色图形方式……89
3.5.4 彩色PAL制电路……100
3.6 键盘工作原理……105
3.6.1 键盘的读过程……105
3.6.2 键对应的ASCII码表……106
3.6.3 键盘硬件工作原理……110
3.7 盒式录音机接口电路……116
3.8 游戏杆接口电路……120
3.8.1 游戏开关……120
3.8.2 游戏摇杆……121
3.9 扬声器接口电路……125

3.10　软盘驱动器接口电路 ………………………………………… 126
3.11　汉字处理电路 ………………………………………………… 130
3.11.1　汉字所用存储空间 ………………………………… 131
3.11.2　辅存储器的切换 …………………………………… 132
3.11.3　字库ROM寻址方法………………………………… 135
3.11.4　汉字显示 …………………………………………… 139
3.12　专用集成电路功能简介 ……………………………………… 140
3.12.1　存储器管理部件（MMU） ……………………… 140
3.12.2　输入输出部件（IOU） …………………………… 148
3.12.3　可编程阵列逻辑（PAL） ………………………… 155
3.13　打印机部件 …………………………………………………… 158
3.13.1　打印机接口卡 ……………………………………… 158
3.13.2　打印机的控制命令字符和软开关 ……………… 163
**附录**……………………………………………………………………… 168
附录A　助记符指令表，指令组定义 …………………………… 168
附录B　带有操作码，执行周期和存储要求的指令表 …… 172
附录C　字母、字符显示码表（基本字符组） ……………… 195
附录D　CEC-I 中华学习机逻辑图 ……………………………… 196

# 第一章　CEC-I 中华学习机简介

## 1.1　系统的组成

一套完整的中华学习机系统是由几个独立的设备组成的。图 1.1 是一套最基本的系统，它由主机（包括键盘）、显示器组成。用户可以根据不同的要求，使用不同的配件组成自己独立的系统。如图 1.2 是带录音机组成的系统。图 1.3 是带打印机、磁盘驱动器组成的系统。

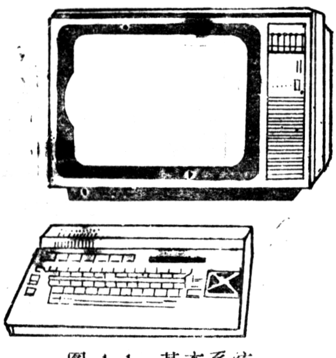


图 1.1　基本系统

### 1.1.1　键盘与显示器

用户通过键盘向主机送出信息。显示器不仅显示用户输入的资料，以便即时看到已输入的资料是否正确，而且能显示主机运行的过程及结果，并且还会显示主机对用户所提出

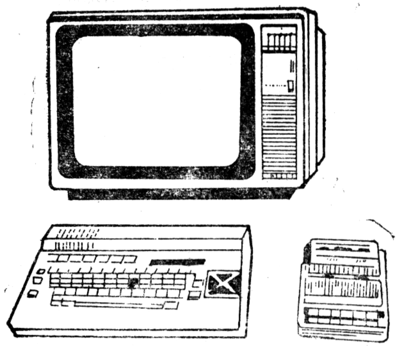


图 1.2 带录音机组成的系统

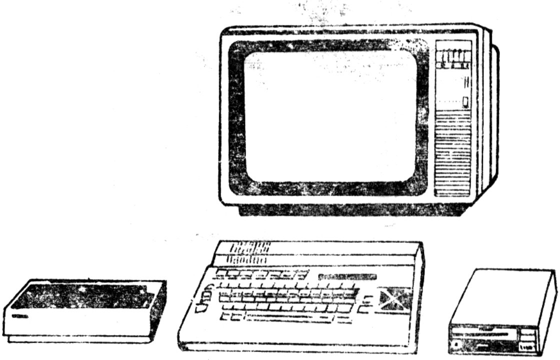


图 1.3 带打印机、磁盘驱动器组成的系统

的要求和命令。因此这两部分是人机对话最重要的工具之一。

中华学习机的键盘安装在主机外壳上，具备标准打字机键盘的各种键，并按照标准打字机的键位排列。显示器可以接PAL制彩色或黑白电视机、彩色或黑白监视器。

### 1.1.2 录音机

因主机内存的容量不大，而且一旦关掉电源RAM的内容就会消失，所以可用录音机作为外部存储器，也就是把主机内部的资料暂存在录音带上，以备以后需要再调用。

### 1.1.3 磁盘机（驱动器）

用磁盘机来存储资料或程序比录音机速度快、容量大，动作可靠。

磁盘机的设备由三部分组成：即磁盘驱动接口、磁盘机、磁盘。磁盘驱动接口卡是主机与磁盘之间传送资料的桥梁，这部分已做在主机板上。磁盘机本身与唱机相似，由一个马达带动磁盘转动，机上有一个磁头可读取磁盘上的资料。磁盘与唱片相似，不过上面涂上有磁性物质，磁头通过电磁效应从磁盘上读取信息或将信息写入到磁盘上。

### 1.1.4 打印机

中华学习机通过打印机接口（任选）与打印机连接。打印机接口卡可插入主机扩充槽与主机50线总线相连。这样就可以把您的文件、程序，报表、图形打印出来，作为资料保存起来。中华学习机可配多种点阵打印机，如MX-80、FX-80、MX-100、FX-100等。

### 1.1.5 主机内部

主机内部就是中华学习机主机线路板。主要由主控（包括MPU、MMU、IOU、PAL、ROM、RAM、显示部分、键

盘接口和I/O接口）、汉字系统、PAL制式形成电路、驱动器接口几部分组成。

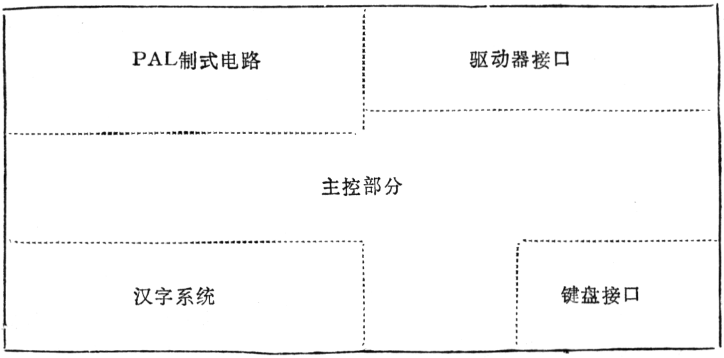



图 1.4　主板印制板各组成部分位置示意图

## 一、主控部分

MPU——微处理器：它是一个 8 位处理器。时钟为 1MHz。数据总线 8 条，地址总线16条，寻址空间64K字节。

MMU——存储器管理：主要控制存储器寻址和64K动态 RAM 的刷新地址转换，同时还提供外围接口卡的控制信号。还和IOU一块完成视频发生器读取影象信号的操作。

IOU——输入/输出管理：大部分的功能是用在管理显示画面，如产生视频同步信号，完成画面显示图形方式选择等。还控制主机中的输入/输出电路，如喇叭，录音机接口、键盘、游戏杆等。

PAL——逻辑定时阵列：提供主机的所有定时时序；如 $\phi 0$、$\phi 1$、$\overline{RAS}$、$\overline{CAS}$、$\overline{LDPS}$、7M，Q3、3.58M等信号。

ROM：主机上共有 6 块ROM，其中 2716 作为键盘数码转换ROM，2732 作为字符、图形转换ROM。一块 27256 固

化着监控程序、CEC-BASIC及游戏程序，另一块27256固化着汉字码表、汉字管理程序。两片1兆位ROM固化着汉字字库。

RAM：RAM为64K字节，由两片64K×4位的集成电路50464组成。

显示部分：直接由IOU、MMU控制从显示码ROM寻取显示点阵并通过移位寄存器（74LS166）形成串行点阵信号。

键盘接口：采用KB3600编码器

二、汉字系统

采用全点阵的一、二级汉字字库，包括6763个汉字及外文字母（两片1兆位ROM）。汉字管理程序采用辅存RAM区，可提供拼音、区位等输入方式。

三、PAL制式形成电路

我国彩电的制式是PAL制，为了配用国产的彩电，就必须使用PAL制式形成电路。

整个电路主要由一块TCA650（PAL色彩调制器），一块74LS175和74LS164构成。

四、磁盘驱动器接口

驱动器接口主要由四部分组成：固化引导程序ROM，控制逻辑（包括ROM），并串数据转换电路，串行数据的调制、解调电路。主要进行计算机码与磁盘可识别码之间的数据转换、传送工作。

### 1.1.6 电源

在主机壳内左边有一个开关电源。输入电压为220V、交流50Hz，最大功率小于25W。由开关电源输出±5V、±12V

供主机及磁盘驱动器接口工作。

## 1.2 主要技术指标

CEC-I中华学习机的主要技术指标、性能分别简介如下。

一、主机

1．中央处理器：6502，8位微处理器。

2．内存容量：64K字节RAM。

3．32K字节ROM，固化监控程序及BASIC、LOGO（子集）语言。

4．专用集成电路：一片门阵列器件MMU为存储器管理部件，一片门阵列器件IOU为输入/输出管理部件，一片可编程阵列逻辑电路PAL产生时序信号。

5．汉字系统：汉字系统已做在主机板上，可根据用户需要取舍。该系统提供拼音、区位、音形等输入方式，采用全点阵的国标一、二级汉字字库（两片一兆位ROM），包括6763个汉字及外文字母等。

6．显示器接口：一个是经过调制器输出的射频信号，可连接PAL制式彩色或黑白电视机；另一个是全电视视频信号（没有音频）输出，可接标准的PAL制式彩色或单色监视器。

7．盒式磁带机接口：盒式磁带机可以作为廉价外存设备。盒式磁带机接口可与一般家用录音机相连接。提供输出电压是25mV，输出阻抗100Ω，要求输入信号峰—峰值电压是1V，输入阻抗12kΩ。

8．磁盘（软盘）驱动器接口：磁盘驱动器接口已做在主机板上，可连接一个5.25英寸磁盘驱动器。

9．游戏控制杆接口：九针的游戏杆插座提供三个TTL电平开关量输入，四个模拟量输入。

10．扬声器接口：内接0.25W、8Ω扬声器。

11．键盘：键盘是标准的打字机键盘，具有69个键，包括大小写字母、数字及一些特殊功能控制键。采用弹簧键体，键盘通过26线扁平电缆直接连接主板的键盘接口，装在主机内。

12．扩充槽口：在主机板上留有一个与AppleⅡ系列兼容的50线输入/输出插座。此插座可插打印机接口电路或其它扩充电路板。

13．电源：采用开关电源，提供四路电源，额定负载为：+5V、1.7A；-5V、0.1A；+12V、0.8A；-12V、0.1A。总功耗约25W。

二、显示器

可用彩色或黑白电视机，亦可用彩色或单色监视器，其屏幕显示功能为：

1．西文方式

字符构成：5×7点阵　　每帧字符：40字符×24行

显示方式：正常；反相，闪烁。

2．中文方式

字符构成：16×16点阵（汉字）　　8×16点阵（ASCII码）

每帧字符：17字符（汉字）×10行　　34字符（ASCII码）×10行　　另加一个状态行

3. 图形方式

低分辨率彩色图形显示：分辨率为40H×48V 16种颜色

高分辨率彩色图形显示：分辨率为280H×192V 6种颜色

三、软盘驱动器

5.25英寸软盘驱动器采用单面单密度记录方式，格式化后容量为143K字节。

四、盒式磁带机

任选专用磁带机或普通盒式录音机，磁带亦用普通标准录音磁带。

五、打印机

打印机与可扩充的打印机接口电路板相连。Centronic标准接口可配多种点阵式打印机和彩色绘图打印机。随机软件已提供打印四种汉字字形。

六、系统软件

包括监控程序、DOS3.3、CEC-BASIC、LOGO(子集)、汉字管理软件等。

七、随机资料

随机提供CEC-I中华学习机用户使用手册。

# 第二章 操作指南

## 2.1 系统的安装

### 2.1.1 开箱

将装有中华学习机的纸箱放在桌面上，正面朝上打开纸箱的顶盖，你会发现主机装在塑料袋中，两头各有一块泡沫衬垫。

小心取出主机，并清点随机带的视频电缆，录音机电缆，使用手册等附件。要妥善保存好纸箱及其它物品，以备将来搬运时用。

### 2.1.2 主机

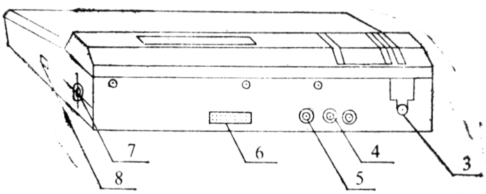
这是一个结构紧凑的机盒，右上角有一个电源指示灯（小孔内），电源一接通，此灯便亮了。前半部是键盘，机壳侧面装有各种接插件与外部设备连接。主机上的接口请参看图2.1。

### 2.1.3 显示器连接

显示器可以是电视机（彩色或黑白）或监视器（彩色或黑白），但连接的方法不同。

一、电视机连接（参看图2.2）

第1步：将主机和电视机放桌上，并备两个电源插座。



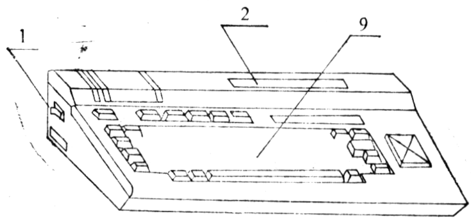




图 2.1　主机接口图

1.电源开关；2.扩充槽口；3.电源线，4.电视机接口；5.监视器接口；6.磁盘驱动器接口；7.录音机接口；8.游戏杆接口；9.键盘。

第 2 步：把电视机的天线插头去掉。

第 3 步：用视频电缆线一头插入主机电视机接口，一头插入电视机天线插座，电视机天线插座的输入阻抗为 75Ω。

第 4 步：确认主机电源开关处于“OFF”位置（见图2.3）。

第 5 步：将电视机电源插头和主机电源插头分别插入电源插座。

第 6 步：把电视机音量开关拧到最小。

第 7 步：先开显示器再开主机。

第 8 步：当使用黑白电视机时，首先调准电视机频道

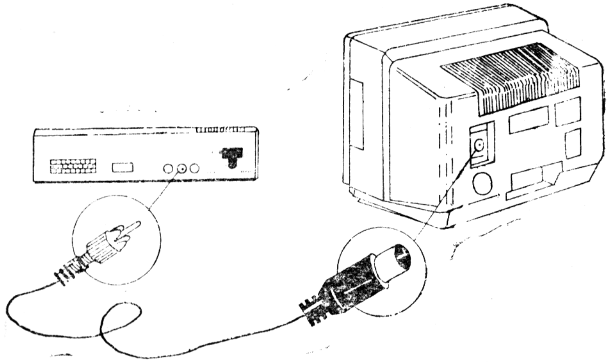


图 2.2 电视机的连接

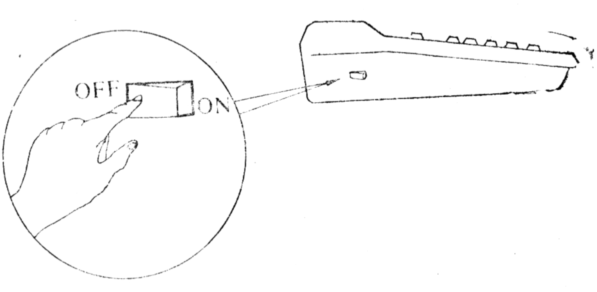



图 2.3 主机电源OFF位置

（以出厂厂家要求为准）。开机后，调节频道微调及对比度、亮度旋钮，直到屏幕出现清晰的"ZHONGHUAXUEXIJI"

字样。

当使用彩色电视机时，同样先选好一个频道，并通过自检方式进入显示彩条图象（参考2.3节机器的 自 检），然后调节频道微调及饱和度，亮度、对比度旋钮，直到屏幕上的彩条满意为至。以后可把这频道作为计算机专用频道，再开机就可以不用调机了。

注意：主机显示器接口输出阻抗是75Ω。

二、监视器连接（参阅图2.4）

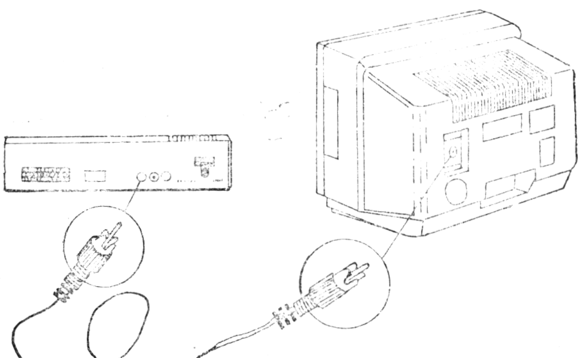


图 2.4 监视器的连接

第 1 步：将主机和监视器放桌上，并备两个电源插座。

第 2 步：用视频电缆线一头插入主机监视器接口，一头插入监视器IN插座。

第 3 步：确认主机电源为“OFF”位置。

第 4 步：将主机电源及监视器电源的插头分别插入电源插座。

第 5 步：先开监视器后开主机，屏幕将出现清晰的“ZH-ONG HUA XUE XI JI”字样。

### 2.1.4 录音机连接（参阅图2.5）

第 1 步：确认主机电源为“OFF”位置，并再备一个电源插座（除主机、显示器电源插座）。

第 2 步：把录音机电缆线的一端（五芯插头）插入主机侧面的录音机接口，必须注意：五芯插头的凹口部分在正上方。

第 3 步：电缆线的另一端的两个3.5mm插头，分别插入录音机EAR插孔（连接主机IN）和MIC插孔（连接主机OUT）。

第 4 步：把录音机电源线插入电源插座。

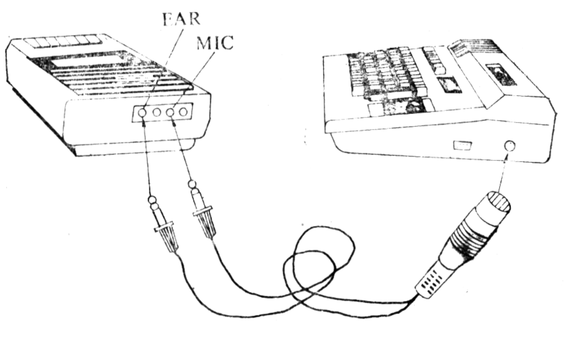



图 2.5 录音机连接图

### 2.1.5 游戏杆连接

九芯游戏杆插座位于主机右侧（图2.6），把连接游戏杆的插头座直接对准游戏杆接口插入，必须注意：两者的信号一定要一一对应。游戏杆接口信号如图2.6。

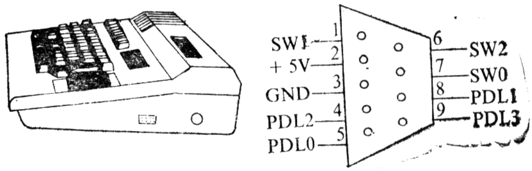



图 2.6 游戏杆连接

### 2.1.6 驱动器连接（参阅图2.7）

第1步：将主机电源OFF（关）。

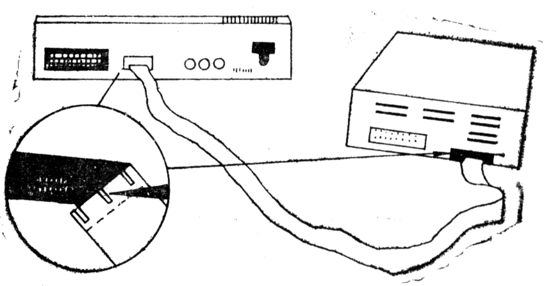


图 2.7 驱动器连接

第 2 步：把磁盘驱动器电缆线（20线扁平电缆）一端插座连接驱动器，另端插座连接主机上的驱动器接口。

必须注意：插针与插孔必须一一对应，电缆线两端的凸出部分都朝上。

### 2.1.7 扩充卡的连接

主机的右上方有个50线的扩充槽，可插多种外设卡，扩充卡。（如打印机卡、音乐卡、A/D转换卡等）扩充卡尺寸太大插不进去，可采用50线转接板把槽口抬高，再插外设卡或扩充卡。

第 1 步：将主机电源OFF。

第 2 步：用手轻轻压下扩充槽盖，可看到印制板上安装了一个50线插槽。

第 3 步：把卡按元件面朝前，焊接面朝后的方向对准槽口往下插。必须注意：一定要平插插平，以免错位。

扩充槽信号排列参阅图2.8。

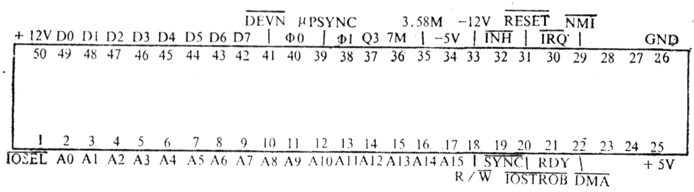



图 2.8 扩充槽信号排列图

扩充槽的槽号的选定：用户可以用短接帽来选择，槽号可以为1、2、4、5、7中的任一个。3 号槽已定于汉字系统，6 号槽定于磁盘驱动器接口，所以不可选用。出厂时一般都

设在第1槽，即将两个短接帽插在标有“1”的位置上。选择槽号插头位于主机板的右侧，并标有槽号。如需改槽号，需打开主机壳，把原在一槽位置的两个短接帽取下并插入你所需要的槽号插头上。

### 2.1.8 键盘

键盘和主机通过一条26线扁平电缆连接，直接装入主机机壳内。此键盘具有重复功能和N键滚动功能。

所谓重复功能是指当某键按下时间大于一定值时则连续不断地重复发送这个键值，即自动重复此键。

所谓N键滚动是指在有多个键按下时，则根据按下键的先后次序分别检测到并输入主机，同时也显示在屏幕上。键盘排列如图2.9。

键盘的技术性能：

键数：69个　　字编码方式：ASCII码

编码数：128个　　接口器件：KB3600－PRO

特殊键功能说明：

CAPSLOCK：当按下此锁定键，所有再按的26个英文字母都是大写，抬起锁定键，所有再按的26个英文字母都是小写。

SHIFT：当同时按此键和另一键时，产生上档键码。

ESC：按此键后再按其它ASCII键产生新的ASCII码，一般作为屏幕编辑用。

CTRL：这也是一个与其它键连用产生一个控制码的键，但用法与ESC不同，要同时按CTRL键与其它键，然后一起放开。

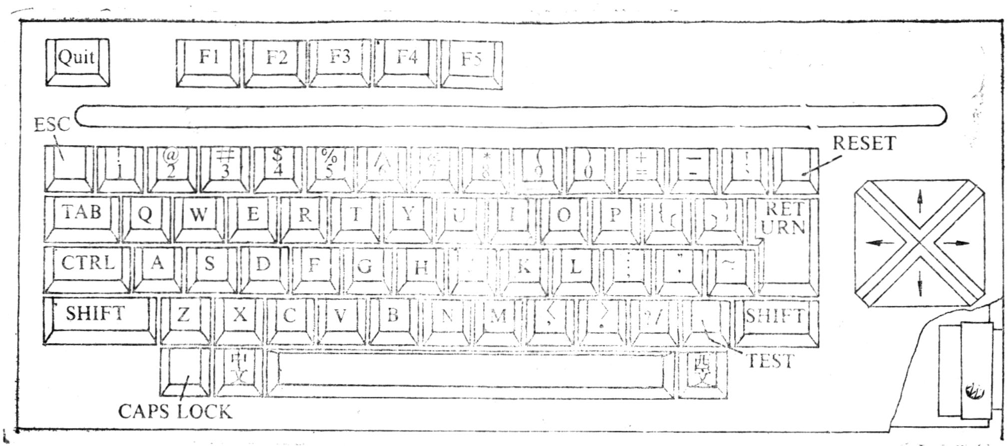

Quit
F1
F2
F3
F4
F5
ESC
RESET
TAB
Q
W
E
R
T
Y
U
I
O
P
RET
URN
CTRL
A
S
D
F
G
H
K
L
SHIFT
Z
X
C
V
B
N
M
SHIFT
TEST
CAPS LOCK

图 2.9 键盘排列图

TAB：像是打印机上的定位键，好比说屏幕上定了1、11、21、31四个位置，游标在13那儿，按TAB键就会移到下一个定位21。

RETURN：结束一个命令，或者是换一行，它的功能有点象打字机上的CR键。

RESET：与CTRL键同时按下产生系统复位。

→：把游标往右移，并且把它经过的那些符号当做您从键盘输入一样送入主机。

←：把游标往左移，并把它经过的那些符号从主机中删掉。

↑：游标上移。

↓：游标下移。

TEST：当同时按下CTRL－RESET－TEST 三键时，主机进行自检。

F1：进入ASCII方式

F2：进入拼音方式

F3：进入区位方式

F4：供用户使用，键码为：14

F5：供用户使用，键码为：06

QUIT：从监控返回BASIC状态，它不破坏内存里原有的BASIC程序。它相当于CTRL－C。

## 2.2 机器的启动

### 2.2.1 基本系统启动

首先按正确的方法连接好系统。请先打开显示器的电源

开关，然后打开主机电源。

当一开机后，立刻可以听到“哔”的一声，这声音就告诉您，主机已准备好，同时键盘右上方的指示灯发亮。如果一切正常主机自动进入西文BASIC状态，屏幕显示如图2.10，显示屏上有一个闪烁的小方块，它提示您下一个输入字符的显示位置，称游标。“ ] ”是APPLE SOFT BASIC语言系统提示符。

```
ZHOHG HUA XUE XI JI
VERSION  1.1
]□
```

图 2.10

### 2.2.2 连接驱动器的系统启动

首先按正确的方法连接好系统。在开机前打开磁盘机正面中央的盖子，把DOS3.3系统盘印字面朝上，水平而且轻轻地沿着磁盘机中间的细缝插入磁盘机内，当磁盘完全插入后，再关上磁盘机的小门。然后再开主机电源，显示器首先显示如图2.10，磁盘机上的指示灯发亮，并且可以听到马达转动的声音，直到磁盘机灯熄灭。屏幕将显示如图2.11所示的版面。

此时系统已在BASIC系统下。如果开机前没有将DOS3.3软磁盘插入，系统就会直接进入APPLE SOFT BASIC系统，如果需要装入DOS系统，此时可以将DOS盘插入磁盘机，并键入：

]PR#　6↵

于是屏幕也显示如图2.11所示。

```
DOS VERSION  3.3                08/25/80
APPLE II PLUS OR ROMCARD  SYSTEM MASTER
(LOADING INTEGER INTO LANGUAGE CARD)
]□
```

图 2.11

### 2.2.3 中西文切换和系统复位

一、中西文切换

当加电后屏幕显示方式为低分辨字符方式，此时若敲入中文键，系统进入汉字显示方式。屏幕显示方式为高分辨图形方式。屏幕可显示每行17个汉字，共10行，此时屏幕底部第11行为状态行。状态行左端显示“字母”两字，表示系统处于字符输入状态。当敲入F2或F3时，状态行左端显示“拼音”或“区位”，表示系统处于汉字的拼音输入方式或区位输入方式。此时按F1可回到字母输入方式。CTRL－O键可控制状态字符的显示与不显示，但不改变输入方式。

在中文方式下，敲入“西文”键，退出中文方式，屏幕显示回到低分辨字符方式。

除键盘方式进入汉字显示方式外，程序方式也可进入汉字显示方式。在BASIC程序中使用PR＃3命令可进入汉字显示方式，使用TEXT或PRINT CHR$ (17) 可退出汉字显示方式。

二、系统复位

当加电后系统运行正常，但由于操作失误或程序错误等原因使系统进入死循环或者使用者需要系统重新启动工作时，可同时按下CTRL－RESET键。这样系统便重新启动进入BASIC。这个过程叫系统复位。

### 2.2.4 LOGO语言的进入

本主机系统内除固化有BASIC语言外，还固化了LOGO语言，LOGO语言的进入方式如下：

1．在系统未装有DOS的BASIC状态下，键入：

]LG↵

即可进入LOGO语言。

```
CHINESE EDUCATION COMPUTER
          LOGO
          VERSION 1.1
             987.6

  ?
```

图 2.12

2．在系统已装有DOS的BASIC状态下，键入：

]MAXFILES1↵

]LG↵

即可进入LOGO语言。

系统进入LOGO语言后，屏幕马上出现如图2.12所示的

版面，LOGO语言的提示符为“？”

## 2.3 机器的自检

同时键入CTRL-RESET-TEST三键且最后释放TEST键可进行主机自检，将对RAM、ROM进行检测，显示器显示相应的检测内容和结果。如图2.13。

| MEMORY—TEST | | |
|---|---|---|
| | | TIMES:000 |
| RAM | BFFF | OK |
| BNK1 | FFFF | OK |
| BNK2 | FFFF | OK |
| ROM1 | BFFF | LOGO |
| ROM2 | FFFF | CEC-BASIC |
| AUX1 | BFFF | HZTABLE |
| AUX2 | FFFF | HZPROGRAM |
| AUX3 | 5D99 | CECWL |

图 2.13

其中RAM部分是测＄0000～＄BFFF 48K RAM。

BNK1、BNK2部分是用两个软开关测试＄D000—＄FFFF RAM。

当测试正确，屏幕将显OK，如有错，屏幕相应处显ERR。

ROM1是测试LOGO语言的。

ROM2是测试中华学习机CEC-BASIC和监控内容，ROM1和ROM2是合在一块27256ROM片上。

AUX1测试汉字码表内容。

AUX2测试汉字管理系统内容。AUX1和AUX2合在一块27256ROM片上。

AUX3测试两块1兆位的汉字库内容。

测试正确屏幕将显示相应的测试内容名称。如果测试出不为所知的内容，屏幕将相应地显UNKNOWN，当没有加汉字库时，屏幕将在相应位置显示NULL。

当RAM，ROM测试完后，程序进行彩色显示测试，屏幕将显16种不同颜色的彩条。

自检程序可连续循环地测试，并在TIME：一栏显示测试的次数。如需调试彩电，可在屏幕显示彩条时按任何键使屏幕一直显示彩条，直到您调试完彩电，再按任一键又进入自检程序循环测试。如要中断自检，请同时按下CTRL-RESET键，程序便进入APPLE SOFT BASIC状态。

# 第三章　CEC-I 硬件介绍

本章重点介绍CEC-I学习机的系统结构，及各组成部分的电路原理。对于系统中所使用的专用门阵电路的功能，使用方法及原理亦作简要阐述。

CEC-I学习机由主机盒及外围设备两大部分组成。在主机盒内的主板上包括有CPU；存储器；显示电路；汉字处理电路；国标一、二级汉字字模点阵ROM；以及键盘、盒式磁带录音机、游戏杆、扬声器、软盘驱动器、电视机、监视器等接口电路。另外，主板上还有一个I/O扩充槽口。主机板的电源也安装在机盒内。

CEC-I学习机主机盒配上家用电视机以及盒式录音机就构成了一个基本的微机系统。如能配上监视器及软盘驱动器，则可组成能运行 DOS 操作系统、与Apple Ⅱ 及Apple Ⅱ e兼容、有汉字支持的微机系统。下面将分别就各组成部分的功能、工作原理作详细说明。

## 3·1　主机板组成及系统框图

主机板是学习机中最主要的部件。在主板上，有两大部分：基本系统部分和外围扩充部分。基本系统部分是指构成最小系统的必备部分。这部分包括下列各种电路。

1. 中央处理器(CPU)

CEC－I学习机采用6502作为中央处理器。6502有8位数据线，16位地址线，可寻址空间64K。采用1MHz的时钟，每秒可执行50万次8位数的运算。

2．专用大规模集成电路

存储器管理部件（MMU），它管理对存储器的访问。输入输出部件（IOU），提供输入输出的控制。逻辑阵列（PAL），生成系统工作时所需的各种定时信号。

3．键盘编码器

键盘编码器由KB－3600和ROM组成，将按键转换成相应的ASCII码。

固化系统程序的只读存储器（ROM）：

这部分ROM有16K，主要是存放监控程序和Apple Soft BASIC解释程序。

4．随机访问存储器（RAM）

RAM有64K字节，由两片64K×4位的动态RAM电路构成。

5．显示电路

利用该电路可以在PAL制式的彩色电视或监视器上，显示字符以及高、低分辨的彩色图形。

另外，还有一些辅助电路，保证基本系统所需的逻辑。

外围扩充部分，是指为增强学习机的功能，在主机板上增加的功能模块。这部分主要是，软盘驱动器接口电路和汉字处理模块。

CEC-I的系统框图见图3.1。

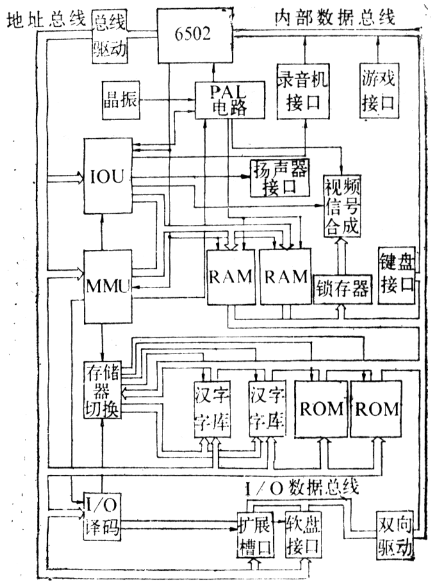



图 3.1 CEC-I 系统框图

## 3.2 中央处理器(CPU)

CEC-I学习机所用的中央处理器6502，工作时钟为1.023MHz，即每秒执行50万次8位数的运算。6502具有64K的寻址能力，采用单一+5V电源。6502是8位NMOS的微处理器，它的指令比较简单，加上其内部采用流水线结构，处理能力较强。

## 3.2.1 微处理器内部结构

6502的内部结构可分为两部分：寄存器部分和控制部分。参见图3.2。

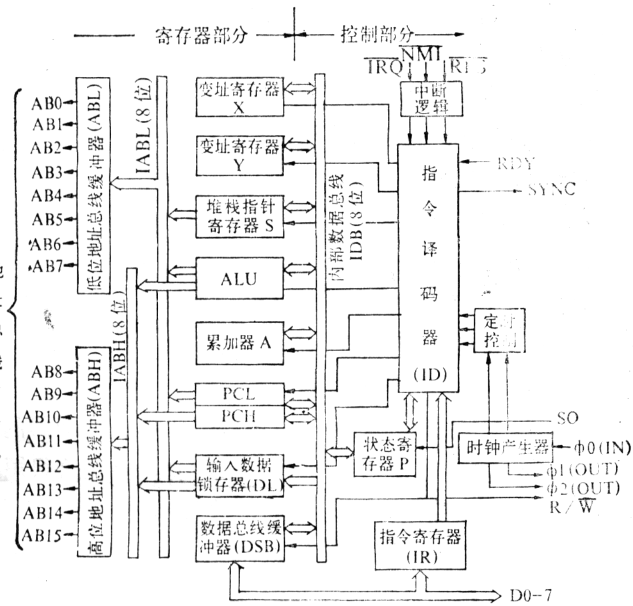



图 3.2　6502的内部结构框图

通常，从程序存储器得到一条指令并被执行，是由寄存器部分完成一系列的数据传送和处理，而控制部分提供寄存器工作过程的控制信号。

控制部分对读入微处理器的指令进行译码，确定执行该

指令的周期数以及各寄存器所要执行的操作，产生相应的控制信号，控制寄存器部分执行此条指令。另外，控制部分还可以按微处理器的控制输入信号，改变当前指令的执行次序。

由此看来，处理器的实际处理工作是由寄存器部分完成的。这部分有：

·数据总线缓冲器

·输入数据锁存器（DL）

·程序计数器（PCL，PCH）

·累加器（A）

·算术逻辑部件（ALU）

·堆栈指针（S）

·变址寄存器（X，Y）

·地址总线锁存器（ABH，ABL）

·处理器状态寄存器（P）

在主频为1MHz的情况下，从存储器读入处理器的数据，在$\phi_0$脉冲的最后100ns出现在数据总线上。要在这很短的时间内，进行数据操作是不可能的，故先将数据送输入数据锁存器以备下一周期使用。这样，数据进入处理器内部数据总线，可以出入各寄存器。如从内存读入累加器A的数据，先放到内部数据总线，再送入累加器。如欲用内存的数据和累加器的内容进行算术或逻辑运算，从内存读来的数据，经输入数据锁存器，送入内部数据总线，再送入算术逻辑单元ALU。同时，累加器A的数据，经专用总线，由ALU的第二输入端进入ALU内。运算结果在下一个周期，经内部数据总线，送回到累加器A。所有数据传送在$\phi_1$期间进行。

·程序计数器（PC）

程序计数器给出下条要执行的指令地址，使处理器顺序执行程序。每当处理器从存储器里取出一条指令时，PCL内容作为地址总线的低8位，PCH作为高8位。每次从存储器内取出一个字节的数据后，PC自动将其值加1。

·累加器（A）

累加器是8位通用寄存器，用于存放算术或逻辑运算结果。另外，它也存放进行算术或逻辑运算的两个数据之一。

·算术逻辑部件（ALU）

处理器中所有的算术或逻辑运算都是在ALU中进行，包括内部寄存器的增量和减量（PC除外）。ALU的运算结果一般都送到累加器中。

·堆栈指针（S）

6502的堆栈指针是一个8位的寄存器。在进行堆栈操作时，堆栈指针S的值送到地址总线锁存器的低8位ABL。同时，地址总线锁存器的高8位自动地置成＄01。进栈操作后，S值加1，退栈操作后，S值减1。

·变址寄存器（X、Y）

它们都是8位寄存器，主要用于变址寻址方式中，存放地址偏移量；作为计数器。另外，变址寄存器X、Y还可以作为一般的通用寄存器，用于数据的暂存。

·状态寄存器（P）

6502的状态寄存器是个8位的寄存器，其中有七位是有用的。它是用来表征6502的状态。

### 3.2.2 微处理器引脚及功能

微处理器6502有40条引脚，有38条引脚作为信号的输入输出端。6502的引脚分配见图3.3。

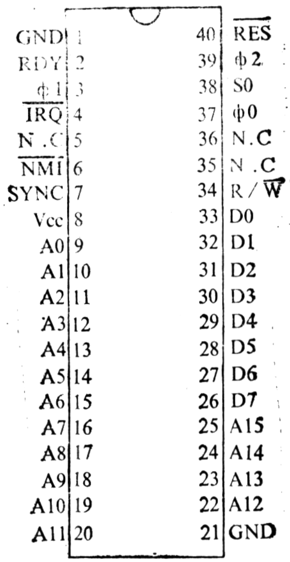



图 3.3 6502引脚图

6502的输入输出信号可分为三类：地址、数据、控制。

·地址总线（A0－A15）

地址总线共有16位。6502可以访问65536个（$2^{16}$ ＝65536）

存贮单元。6502输出的地址在$\phi1$ 期间内稳定。地址总线由推拉型驱动器驱动，至少能驱动130PF和一个标准TTL负载。

·数据总线（D0-D7）

数据总线有8位。数据通过它在6502和被寻址的存储器单元之间传送。在写周期，数据从6502送到被寻址的单元。在读周期，数据从被寻址的单元送到6502。由于数据总线是双向的，驱动数据总线的缓冲器具有“三态”功能。数据总线在$\phi_0$周期传送数据，而在$\phi_1$周期内数据总线缓冲器为“三态”，即高阻抗状态，这时数据总线是“浮动”的。在CEC-I中，正是利用6502的这一特性，完成了显示数据的读取，以及动态RAM的刷新。

数据总线缓冲器是推拉型驱动器。在额定工作速度下，可以驱动130PF和一个标准TTL 负载。在工作频率为 1MHz时，数据总线上的数据在$\phi2$脉冲结束前100ns时，必须稳定下来，这对两个方向的传送都是如此。

控制信号可分为输入控制信号和输出控制信号。输入控制信号有：$\phi0$、RDY、$\overline{NMI}$、$\overline{IRQ}$、$\overline{RES}$、S0。输出控制信号有：$\phi1$、$\phi2$、R/$\overline{W}$、SYNC。

·时钟信号（$\phi0$，$\phi1$，$\phi2$）

6502的工作定时是由时钟信号提供的。$\phi0$是时钟输入信号，当6502的工作频率为1MHz时，它是一个 1MHz 的方波输入。6502根据$\phi0$信号产生两个时钟输出：$\phi1$和$\phi2$，它们是两个反相的方波输出。在CEC-I中，未使用$\phi2$输出，而是用$\phi0$代替$\phi2$。在这里，当$\phi1=1$时，称为$\phi1$期间；$\phi2=1$时，称为$\phi2$期间；$\phi0=1$时，称为$\phi0$期间。

·读/写信号（R/$\overline{W}$）

该信号是控制数据总线传送数据的方向。当6502进行写操作时，R/$\overline{W}$为低电平。除此以外，R/$\overline{W}$一直保持高电平。R/$\overline{W}$和地址总线一样，信号在$\phi$1期间稳定，因为在$\phi$0期间要进行数据传送。

·准备就绪信号（RDY）

RDY信号可以用来延长6502的读周期。利用它可以使对低速存储器或外部设备的读访问能顺利进行。当RDY为低电平时，延长读周期。延长周期在$\phi$1期间开始、结束。在$\phi$2期间对RDY信号进行判别。

在写周期，RDY信号不能延长写周期。若RDY变为低电平时，6502处于写周期，则要等到下一个读周期(R/$\overline{W}$＝1)时，RDY信号才能起作用。

·中断请求（$\overline{IRQ}$）

$\overline{IRQ}$是可屏蔽中断，可以通过编程控制处理器不响应$\overline{IRQ}$中断。这是使用指令SEI（设置中断禁止状态）来实现。只有当中断禁止标志I为“0”时，$\overline{IRQ}$的中断才能被处理器响应。

$\overline{IRQ}$的输入是低电平有效。也就是，当$\overline{IRQ}$为低电平。且I标志为“0”，6502响应中断。在中断被识别之前，$\overline{IRQ}$必须维持低电平，一直到中断被响应。6502响应中断以后，根据相应的矢量单元提供的中断程序入口地址，跳转到中断程序去执行。响应中断时，6502自动保存断点地址和状态，即将当前的PC值和状态寄存器P的内容送入堆栈，并置禁止中断状态位I为“1”。中断处理结束后，返回到断点地址处，并恢复原先的内部状态，继续执行原程序。

·非屏蔽中断（$\overline{NMI}$）

非屏蔽中断的输入信号有效时，处理器在执行完当前指令后，就必须响应$\overline{NMI}$中断。对该中断是无法编程屏蔽的。

$\overline{NMI}$的有效输入信号是一个负跳变信号，为中断处理器，$\overline{NMI}$输入信号必须从高电平变为低电平，而且至少维持低电平两个主频周期。处理器响应中断后，所进行的处理过程和$\overline{IRQ}$类似。

对$\overline{IRQ}$和$\overline{NMI}$的采样判别，是在$\phi 0$期间进行，若RDY为低电平，处理器不能响应任何中断。

·复位信号（$\overline{RES}$）

复位信号使微处理器内部状态进行初始化。加电时，复位信号保持低电平，禁止6502工作。当此信号变为高电平后，微处理器延迟6个周期，再从存储器特定位置取出新的程序计数器的值，单元＄FFFC的内容送PCL，单元＄FFFD的内容送PCH，处理器按新的PC值去执行程序。

·同步信号（SYNC）

SYNC用于识别读指令操作码周期。当6502读指令操作码时，SYNC为高电平。

·置溢出信号（SO）

SO是一个输入信号。当从该输入端输入一个从高电平到低电平的负跳变信号时，处理器的溢出标志V被置为“1”。

### 3.2.3 6502读和写周期

在读周期内，在$\phi 1$期间6502输出地址和读/写信号，在$\phi 1$变高后110ns内稳定，并保持到$\phi 0$期间结束。在读周期，读/写信号为高电平。在$\phi 0$下降沿前50ns，被读存储器输出的数据必须在数据总线上稳定。6502读数据时，是用$\phi 0$信号

的下降沿作为对数据总线状态采样选通，将数据读入6502。

在写周期内，地址和读/写信号的时间关系同读周期。但在写周期，读/写信号为低电平，6502输出的数据在$\phi$0变高后75ns内稳定，并保持到$\phi$0变低后30ns。在此期间，被写存储器需将数据写入。

6502读/写周期时序关系见图3.4。

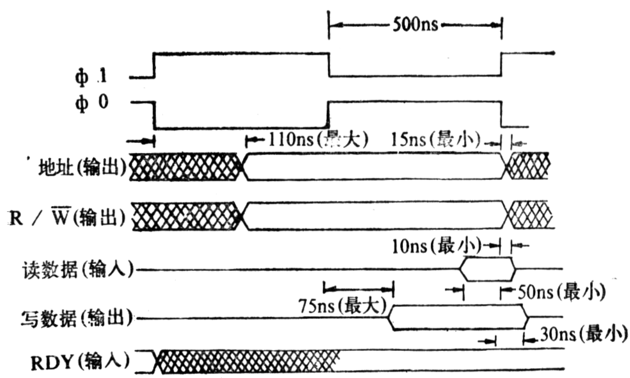



图 3.4 标准6502读/写时间关系图

## 3.3 存储器系统

### 3.3.1 系统存储器分配

微处理器6502可寻址64KB存储空间。CEC-I型学习机

中ROM、RAM、以及输入输出设备所占用的存储空间，都分布在这64KB地址内。在学习机内，所用存储空间大于64KB。因此，采用了存储体的切换技术，使同一逻辑地址空间可以映射到多个同样大小的物理地址空间。通过设置存储体切换控制开关，控制逻辑地址到物理地址的映射，使得某一逻辑地址空间可以分时映射到多个同样大小的物理地址空间。这样，大大地扩展了学习机的存储器容量。

·主存储器空间

CEC-I型学习机的主存储器分配如图3.5所示。

空间＄0000—＄BFFF为主RAM空间。输入输出空间在＄C000—＄CFFF。空间 ＄D000—＄FFFF为存储体切换空间，此空间可以映射成ROM，也可以映射成RAM。

微处理器6502提供的16位地址，经U2、U3，两片总线驱动器（74LS244）驱动后，送入存储器管理部件MMU，以及有关的译码电路。MMU根据其内部软开关的状态以及6502的地址，确定6502当前要访问哪种存储空间。若访问ROM存储器，MMU的$\overline{\text{ROMEN}}$信号有效，由此可以得到相应ROM存储器的片选信号，再结合6502提供的地址低位部分，找到要取其内容的单元。若要访问RAM，由MMU将6502提供的16位地址转换各为8位的行地址和列地址。再由MMU发出$\overline{\text{RAMEN}}$信号，去控制产生定时信号的PAL电路，让其生成列选通信号$\overline{\text{CAS}}$。这样，行选通信号$\overline{\text{RAS}}$和$\overline{\text{CAS}}$控制MMU的复用地址输出，分时传送行列地址到RAM存储器，从而实现对64KB RAM的访问。若访问输入输出空间，MMU产生C×××信号，允许输入输出电路工作。

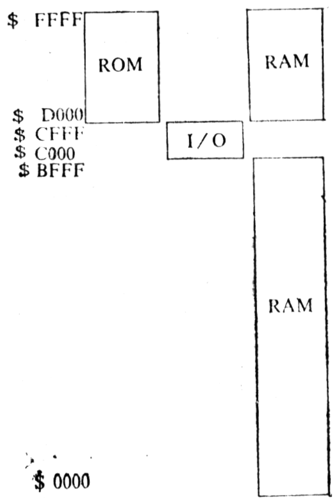



图 3.5 主存储器分配图

### 3.3.2 读/写存储器（RAM）

一、RAM 存储空间分配

前面已经提到主存储器空间有64K字节的RAM。这64K字节的空间区分成两大部分，主RAM的基本部分在空间$0000—$BFFF，此空间总有48K字节；另一块主RAM为存储体切换空间，地址范围为$D000—$FFFF。这里，首先介绍一下主RAM的基本部分。

主RAM基本部分的分配见图3.6，在这地址空间中，包括系统使用的保留页面和显示缓存区。

·保留页面

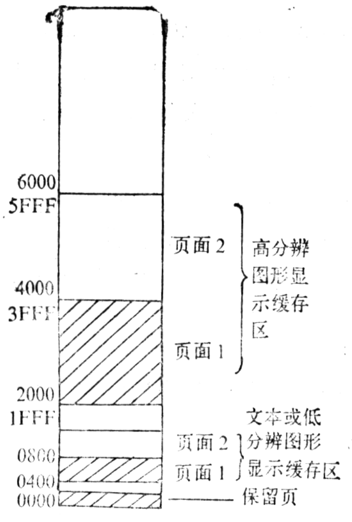



图 3.6　主RAM基本部分分配图

主RAM的绝大部分都提供给用户存放程序和数据。但还有少量页面作为系统工作区，供监控程序、BASIC解释程序使用。

系统并不能阻止用户使用系统工作区。若用户要访问系统工作区时，应特别注意，不要破坏系统的数据，以免导致系统的错误动作。

·零页

在6502的寻址方式中，有几种方式需要使用到零页空间＄0000—＄00FF。使用到零页的寻址方式都具有指令短、寻址灵活的特点。监控程序、BASIC解释程序以及DOS都大量地使用零页，以提高程序的效率。

假如你的汇编语言使用了间接变址寻址方式就需要使用零页单元存放基址。为避免影响别的使用了零页单元的程序，就必须避开那些已被使用的单元。关于监控程序、Apple Soft、整数BASIC和DOS使用零页的情况如表3.1、表3.2、表3.3、表3.4。

从表中可以看出：系统程序使用零页单元如此之多，以致要想寻找几个字节，而系统程序都没有使用这些单元，这是很

**表3.1 监控使用零页情况**

| High Nybble of Address | Low Nybble of Address $0 | $1 | $2 | $3 | $4 | $5 | $6 | $7 | $8 | $9 | $A | $B | $C | $D | $E | $F |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| $00 | | | | | | | | | | | | | | | | |
| $10 | | | | | | | | | | | | | | | | • |
| $20 | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • |
| $30 | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • |
| $40 | • | • | • | • | • | • | • | • | • | • | | | | | • | • |
| $50 | • | • | • | • | • | • | | | | | | | | | | |
| $60 | | | | | | | | | | | | | | | | |
| $70 | | | | | | | | | | | | | | | | |
| $80 | | | | | | | | | | | | | | | | |
| $90 | | | | | | | | | | | | | | | | |
| $A0 | | | | | | | | | | | | | | | | |
| $B0 | | | | | | | | | | | | | | | | |
| $C0 | | | | | | | | | | | | | | | | |
| $D0 | | | | | | | | | | | | | | | | |
| $E0 | | | | | | | | | | | | | | | | |
| $F0 | | | | | | | | | | | | | | | | |

困难的。若要比较安全地使用零页单元，可以先将零页中要用单元的内容存放到别处，在使用这些零页单元后，转回系统程序之前，再恢复这些单元原先的内容。

·系统堆栈

6502使用第1页（$0100—$01FF）作为堆栈，在此空间，6502按照先进后出的原则，存取数据，由堆栈指针指示堆栈中当前可访问的单元。许多程序都用了堆栈，转子指令

**表3.2 Applesoft使用零页情况**

| High Nybble of Address | Low Nybble of Address $0 | $1 | $2 | $3 | $4 | $5 | $6 | $7 | $8 | $9 | $A | $B | $C | $D | $E | $F |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| $00 | • | • | • | • | • | • | | | | | • | • | • | • | • | • |
| $10 | • | • | • | • | • | • | • | • | • | • | | | | • | | |
| $20 | | | | | | | | | | | | | | | | |
| $30 | | | | | | | | | | | | | | | | |
| $40 | | | | | | | | | | | | | | | | |
| $50 | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • |
| $60 | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • |
| $70 | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • |
| $80 | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • |
| $90 | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • |
| $A0 | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • |
| $B0 | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • |
| $C0 | • | • | • | • | • | • | • | • | • | • | • | • | • | • | | |
| $D0 | • | • | • | • | • | • | | | • | • | • | • | • | • | • | • |
| $E0 | • | • | • | • | • | • | • | • | • | • | • | | | | | |
| $F0 | • | • | • | • | • | • | • | • | • | | | | | | | |

就利用堆栈存放转子后的返回地址。通常还用堆栈作内部寄存器的暂存。用户程序可以使用堆栈，但使用时必须注意堆栈的容量。堆栈指针是一个8位的寄存器，也就是说堆栈内只能存放256个字节的内容。当你要在堆栈中存放第257个数据时，栈指针就会重复，将第257个数据放在第一个数据的位置上，栈中的第1个数据就不存在了。这样，就造成堆栈溢出，导致程序运行出错。

表 3.3 整数BASIC使用零页情况

| High Nybble of Address \ Low Nybble of Address | $0 | $1 | $2 | $3 | $4 | $5 | $6 | $7 | $8 | $9 | $A | $B | $C | $D | $E | $F |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| $00 | | | | | | | | | | | | | | | | |
| $10 | | | | | | | | | | | | | | | | |
| $20 | | | | | | | | | | | | | | | | |
| $30 | | | | | | | | | | | | | | | | |
| $40 | | | | | | | | | | | • | • | • | • | | |
| $50 | | | | | | • | • | • | • | • | • | • | • | • | • | • |
| $60 | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • |
| $70 | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • |
| $80 | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • |
| $90 | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • |
| $A0 | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • |
| $B0 | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • |
| $C0 | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • |
| $D0 | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • | • |
| $E0 | | | | | | | | | | | | | | | | |
| $F0 | | | | | | | | | | | | | | | • | • |

·输入缓存区

输入子程序GETIN使用第2页（＄0200—＄02FF）作为键盘输入缓存区。监控程序和BASIC都使用GETIN。这个输入缓存区的大小决定输入字符串的最大字符数。一般允许输入256个字符，但只取前237个。假若可预知将不输入任意长的字符串，就可以使用第2页的高地址单元作为数据暂存单元。

**表 3.4　DOS3.3使用零页情况**

| High Nybble of Address | Low Nybble of Address $0 | $1 | $2 | $3 | $4 | $5 | $6 | $7 | $8 | $9 | $A | $B | $C | $D | $E | $F |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| $00 | | | | | | | | | | | | | | | | |
| $10 | | | | | | | | | | | | | | | | |
| $20 | | | | | | | • | • | | | • | • | • | • | • | • |
| $30 | | | | | | • | • | • | • | • | | | | | • | • |
| $40 | • | • | • | • | • | • | • | • | • | | • | • | • | • | | |
| $50 | | | | | | | | | | | | | | | | |
| $60 | | | | | | | | • | • | • | • | | | | | • |
| $70 | • | | | | | | | | | | | | | | | |
| $80 | | | | | | | | | | | | | | | | |
| $90 | | | | | | | | | | | | | | | | |
| $A0 | | | | | | | | | | | | | | | | |
| $B0 | • | | | | | | | | | | | | | | | |
| $C0 | | | | | | | | | | | • | • | • | • | | |
| $D0 | | | | | | | | | • | | | | | | | |
| $E0 | | | | | | | | | | | | | | | | |
| $F0 | | | | | | | | | | | | | | | | |

·地址连接指针

监控程序和DOS都使用第3页的高地址部分一些单元作为矢量地址。表3.5指示了监控对第3页部分单元的使用。关于DOS对第3页的使用参见DOS手册。

BASIC程序中，有时也有一些短的机器语言子程序。这些子程序一般放在第3页的低地址部分。

·显示缓存区

在文本显示方式和低分辨图形方式中，显示第一页在空间＄0400—＄07FF。这1024个字节不能作为程序及数据的存放区。在这区域里，有64个存储单元的内容不在屏幕上显示，这些单元留给外围扩展卡使用。

文本方式和低分辨图形方式的显示第二页，占用了空间＄0800—＄0BFF。也是1024个字节。大部分程序都不使用此页作为显示缓存区。可以根据情况，将该空间作为程序和数据的存放区。

高分辨图形显示缓存区的第一页占用空间＄2000—＄3FFF。如果不用高分辨图形显示时，该空间可以存放程序和数据。

高分辨图形显示缓存区的第二页占用空间＄4000—＄5FFF。同样，高分辨图形显示不用此页显示时，它可以存放程序和数据。

关于显示缓存区的详细情况参见视频显示部分。

二、存储体切换空间

地址空间＄D000—＄FFFF称为存储体切换空间。它可以映射到两个物理空间，一是12K ROM，用来存放监控程序和BASIC解释程序，另一物理空间为16K RAM，一般用来存

表 3.5 监控使用零页情况

| 地　　址 | 功　　能 |
|---|---|
| $ 3F0<br>$ 3F1 | 处理BRK请求子程序地址<br>(通常为 $ 59, $ FA) |
| $ 3F2<br>$ 3F3 | 复位矢量 |
| $ 3F4 | 加电标志 |
| $ 3F5<br>$ 3F6<br>$ 3F7 | 转向处理Apple soft"&"命<br>命的转移指令<br>(通常为 $ 4C, $ 58, $ FF) |
| $ 3F8<br>$ 3F9<br>$ 3FA | 转向处理用户命令(CON-<br>TROL-Y)的转移指令 |
| $ 3FB<br>$ 3FC<br>$ 3FD | 转向非屏幕中断处理子程<br>序的转移指令 |
| $ 3FE<br>$ 3FF | 中断矢量,(存放中断请求<br>的处理程序地址) |

放整数BASIC或PASCAL操作系统的一部分。

在这里12K的地址空间映射到16K RAM空间,这是因为地址空间 $ D000— $ DFFF可以映射到两个4K RAM, 即访

问16 K RAM时，要对＄D000—＄DFFF 空间访问两次，分别访问两个4KRAM存储空间。

切换不同的存储模块被映射到同一地址空间称为存储体的切换。在空间＄D000—＄FFFF的存储体切换有两层含意：一是在这12K地址空间进行ROM和RAM之间的切换；二是在地址＄D000—＄DFFF这4K空间进行到两个4K RAM的切换。这一地址空间的分布见图3.7。




图 3.7 存储体切换空间分配图

存储体的切换是通过改变软开关的状态来实现的。在此空间进行存储体切换，要通过设置软开关的状态来做三个选择：一是该地址空间映射到ROM还是RAM；二是允许写RAM还是禁止写RAM（写保护）；三是地址＄D000—＄DFFF是映射到第一个4K RAM还是映射到第二个4K RAM。

表3.6列出设置空间＄D000—＄FFFF存储体切换的软开关地址。通过对这些地址的访问，可设置相应的软开关，实现对该空间的存储器切换。这些地址在＄C080—＄C08F。从表中可以看出访问某些不同的单元，却实现相同的功能。这是因为软开关的设置是依靠地址低位的状态。如＄C08×中地址最低位A0为“1”，则表示写RAM使能；为“0”时，则表示禁止写RAM。地址位的位3，即A3，选择＄D000—＄DFFF

**表 3.6 存储体空间切换软开关地址**

| 软开关地址 | 写 RAM | 读 RAM | 读 ROM | 4K RAM体 第一体 | 4K RAM体 第二体 | 注 |
|---|---|---|---|---|---|---|
| $C080 | | • | | | • | |
| $C081 | • | | • | | • | 1 |
| $C082 | | | • | | • | |
| $C083 | • | • | | | • | 2 |
| $C084 | | • | | | • | |
| $C085 | • | | • | | • | 1 |
| $C086 | | | • | | • | |
| $C087 | • | • | | | • | 2 |
| $C088 | | • | | • | | |
| $C089 | • | | • | • | | 1 |
| $C08A | | | • | • | | |
| $C08B | • | • | | • | | 2 |
| $C08C | | • | | • | | |
| $C08D | • | | • | • | | 1 |
| $C08E | | | • | • | | |
| $C08F | • | • | | • | | 2 |

在哪个4K RAM。若A3为“0”，则选RAM第二存储体；A3为“1”。则选RAM第一存储体。

注意：对这些地址的访问要仔细筹划，否则，会给你的程序造成灾难性的影响。

在允许读ROM，而不允许读RAM的情况下，如果是RAM写使能，则仍可以对RAM进行写操作。

在加电或者复位时，地址空间$D000—$FFFF的初始

状态为允许读ROM，允许写RAM，4K RAM存储体在第二体。因此，复位矢量不能指向存储体切换空间中的RAM单元。

在使用整数BASIC时，可以正常进行复位，只要用户程序未被破坏，就可以重新启动BASIC。其原因是复位矢量指向DOS，由DOS重置整数BASIC所用的软开关。

在地址＄D000—＄DFFF中，两个RAM体，不能选为读一个RAM体，写另一个RAM体，只能选择读写同一个RAM体。

另外，对空间＄D000—＄FFFF，不能选择为读其中一部分ROM，再读剩余部分的RAM。因此，不能读ROM中的监控程序，同时再读该空间的RAM。若要使该空间RAM中的程序，能调用监控程序，必须将监控程序拷贝到RAM中。

三、RAM存储器性能简介

在CEC—I中，64KB的RAM存储器由两片HM50464P-15构成。MH50464P是65536×4位的动态随机访问存储器（DRAM）。它的基本性能指标如下：

·单一工作电源：+5V（±10%）。

·低功耗：工作时，350mW。

备用时，20mW。

·高速度：据据芯片的型号不同，访问时间分别为120ns，150ns，200ns（CEC-I中用的MH50464，访问时间为150ns）。

·数据输出由$\overline{CAS}$或$\overline{OE}$控制。

·所有的信号与TTL电平兼容。

·256个刷新周期应在4ms内完成。

·三种刷新方式：仅有$\overline{RAS}$刷新，$\overline{CAS}$在$\overline{RAS}$之前的刷

新，隐含的刷新。

HM50464P的管脚排列见图3.8。

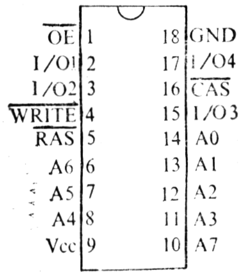



图 3.8　HM50464引脚图

引脚功能说明：

A0—A7：输入，复用地址输入。其中，行地址作为刷新地址输入。

I/O1—I/O4：双向，数据输入/输出。

$\overline{OE}$：输入，数据输出使能信号。

Vcc：输入，+5V电源。

GND：输入，电源和信号公共地。

$\overline{CAS}$：输入，列地址选通信号。

$\overline{RAS}$：输入，行地址选通信号。

$\overline{WRITE}$：输入，读/写数据控制信号。

四、CEC-I读/写存储器的工作过程

在CEC-I型学习机中，RAM用于存放数据和程序，并作为屏幕显示的缓存区。作为显示缓存区的RAM，由处理器和显示控制电路两者共同访问。为此，采用处理器和显示控制电路分时访问RAM的方法。

由于微处理器6502使用两相定时信号，在$\phi 1$期间6502就产生地址输出，而数据传送仅在$\phi 0$期间进行。这样，就允许6502和显示控制电路交叉访问RAM，分时使用数据总线，而不造成相互的影响。微处理器读/写RAM仅在$\phi 0$期间进行，显示控制电路读RAM仅在$\phi 1$期间进行。

1. 对RAM的访问

在CEC-I中，微处理器6502使用的工作频率为1MHz。由于6502和显示控制电路对RAM的访问是交叉进行的，RAM的工作频率可达2MHz，即周期为500ns。6502访问RAM时，数据由$\phi 0$的下降沿选通，而显示数据则由$\phi 1$下降沿选通。

在$\phi 0$期间，由MMU提供6502的复用地址。

在$\phi 1$期间，由IOU提供显示控制电路的复用地址。复用地址在$\overline{RAS}$和$\overline{CAS}$的选通下，将行地址和列地址送入RAM芯片的X，Y地址缓存器中。

负责生成系统定时信号的PAL电路，产生行地址和列地址的选通信号$\overline{RAS}$和$\overline{CAS}$。PAL电路一直产生选通访问显示缓存区复用地址的控制信号，也就是说，在$\phi 1$期间，PAL电路总是产生$\overline{RAS}$和$\overline{CAS}$。这样，对屏幕显示数据的读取，不受任何情况的影响，一直在循环进行，从而，也可以实现对RAM的刷新。

在$\phi 0$期间，PAL电路总是提供行选通信号$\overline{RAS}$。在此信号的控制下，MMU利用复用地址输出，分时送出行地址和列地址。动态RAM是否能接收到行地址和列地址的全部，取决于此刻6502是否访问RAM。若6502访问RAM，MMU根据其内部软开关状态，以及6502提供的地址，产生$\overline{RAMEN}$信

PAL电路在$\overline{RAMEN}$信号的控制下，在$\phi0$期间也产生列选通信号$\overline{CAS}$。这样，在$\phi0$期间，行选通$\overline{RAS}$和列选通$\overline{CAS}$都具备了。在它们的控制下，RAM 电路可以分时接收到 16 位地址。从而，实现对64K BRAM的寻址。

当R/$\overline{W}$信号为高电平时，RAM电路接收行、列地址后便产生数据输出。当R/$\overline{W}$信号为低电平时，则是写操作，6502输出数据在$\phi0$期间内稳定，RAM接收地址后，便将数据线上的状态写入RAM的相应单元中。

在$\phi1$期间，显示控制电路读RAM和6502读RAM类似。在CEC-I中，R/$\overline{W}$信号是经三态门驱动后，提供给RAM电路的。该三态门的控制端接到$\phi1$信号，控制端为低电平有效。在$\phi1$期间，该门输出为高阻抗，由提拉电阻将其输出置成高电平，这样，RAM电路的R/$\overline{W}$输入端为高电平，从而，保证在$\phi1$期间，显示控制电路读RAM正确进行。RAM工作时序见图3.9。

2. 动态RAM刷新的实现

屏幕显示的画面不能保持很久，它很快就会消退。为了在屏幕上保持一个画面，就必须对屏幕定时地刷新。为此，显示控制电路需要不断地读显示缓存区的数据，将其送到屏幕显示。为避免屏幕显示的闪烁，并符合广播电视的实用标准，显示控制电路每秒刷新屏幕60次，即每秒要读显示缓存区60遍。

前面已讲过，动态RAM存储器需要对其内容进行刷新。在CEC-I的设计中，考虑让显示控制电路既对屏幕显示内容进行刷新，也对动态RAM进行刷新。

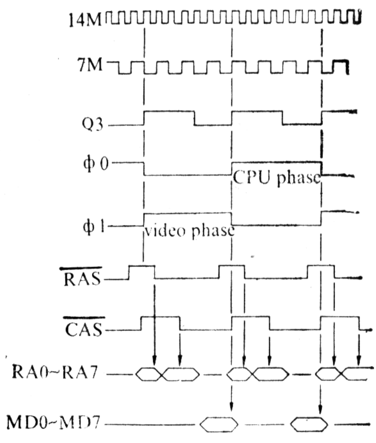



图 3.9 RAM时序图

若要利用显示控制电路读显示缓存区来刷新动态RAM，则必须在刷新周期内，即4ms内，显示缓存区的 8 位行地址的256种组合至少读完一遍。

在CEC-I中，读显存的行地址所对应的信号如表3.7所示。

**表 3.7 行地址对应表**

| 行地址 | RA0 | RA1 | RA2 | RA3 | RA4 | RA5 | RA6 | RA7 |
|---|---|---|---|---|---|---|---|---|
| 信　号 | H0 | H1 | H2 | Σ0 | Σ1 | Σ2 | V0 | V1 |

根据《Apple Ⅱ 的电路分析》中对这些信号的波形分析可以知道：从RA0到RA7，$RA_i$对应的信号周期至少是$RA_{i-1}$对应的信号周期的两倍。在V1的一个周期内，这8位切换通过

所有的256种组合。经测算，得到V1的周期为2138μs。V1的周期小于刷新周期4ms。因此，读显存操作的确是完成了动态RAM的刷新。

### 3.3.3 只读存储器（ROM）

在CEC-I中，有两块ROM用于固化程序，它们在主板上的位置分别为U7和U35。所用的ROM是EPROM27256，其引脚排列见图3.10。

在CEC-I中，系统程序固化在U7中，它们是监控程序和

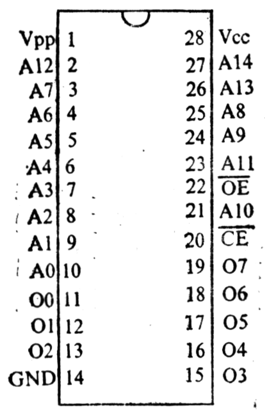



图 3.10 27256引脚图

Apple Soft BASIC解释程序。这些程序的地址为＄C100—＄FFFF，其中＄C100—＄CFFF属于内部ROM，在CEC-I中，该空间作为系统程序扩充部分的存放区。这16K字节的系统程序放在U7的高16K字节空间，在U7内部地址为＄4100—＄7FFF。如图3.11所示。

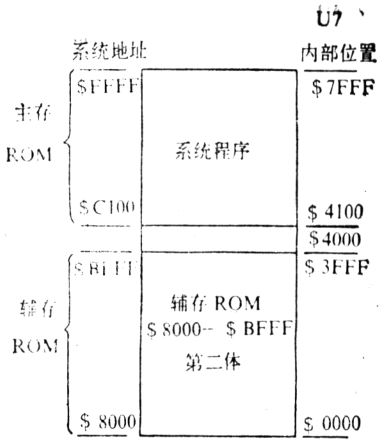



图 3.11 U7的使用分配

在U7中，还有低16K字节的空间，其片内位置在$0000—$3FFF。这部分和U37一起是用于汉字处理或其它功能扩充时的固化程序。关于这部分空间的使用情况在“汉字处理电路”部分介绍。

## 3·4 输入输出空间分配

在CEC-I中，输入输出主要是利用输入输出空间$C000—$CFFF来完成的。仅屏幕显示未利用该空间。使用空间$C000—$CFFF的输入输出大致可以分成两种：一是内核输入输出，二是外围扩展输入输出。现就这两类输入输出的功能和特性，以及在地址空间上的使用分别进行介绍。

### 3.4.1 内核输入输出

内核输入输出，是指构成系统时，必须具备的功能层次最低的输入输出。在这里，它们不仅输入输出数据和状态，还进行软开关的设置，改变系统的工作状态。这部分使用输入输出空间＄C000—＄C08F。它们的用途分为5种类型：数据输入、标志输入、选通输出、标志输出和软开关。

一、数据输入

内核输入输出的唯一数据输入是键盘数据输入。这是一个并行的8位输入，低7位为键盘当前所按下键的ASCII码，最高位是键盘选通信号。当最高位为“1”时，表示有新的键码输入。

二、标志输入

内核输入输出的大部分输入都是标志输入，这些标志在对应单元的最高位。标志值只有“0”和“1”。盒式录音机接口输入、游戏接口输入和软开关状态输入都属于此类。

三、选通输出

清键盘选通、游戏接口选通都是用相应的地址译码作为选通信号。若产生清键盘选通时，键盘输入标志被置为“0”，等待再有某一键被压下时，置键盘输入标志为“1”。若产生游戏接口选通，则接口电路中时基电路被触发，开始作延时操作。

四、标志输出

在内核输入输出中，有两个标志输出：扬声器信号输出SPKR，盒式录音机接口输出CASSO。每当访问它们对应的地址单元，其输出状态翻转一次。

五、软开关

软开关是利用对某些特定单元的访问来设置其状态的触发器，而这些触发器的状态将决定系统的工作方式。软开关有“0”、“1”两种状态，设置某一软开关时，通过对应的某一单元的访问实现置“1”，而对另一个对应的单元访问实现置“0”。置软开关状态时，与其当前值无关。有些软开关的状态必须是进行写操作才能置入，有些软开关只要访问了对应单元就可置入。有些软开关的状态还可以读出。关于软开关的详细介绍请见专用集成电路部分的MMU和IOU的介绍。

### 3.4.2 外围扩展输入输出

输入输出空间的大部分是用于外围扩展输入输出，其地址空间在＄C090—＄CFFF。在逻辑上，有7个外围扩展槽口。在＄C100—＄C7FF中，每个槽口有自己的256个字节的ROM。另外，＄C800—＄CFFF为公用ROM区，各个槽口都可以申请使用公用ROM区。在地址＄C090—＄C0FF中，每个槽口有自己的16个输入输出单元。

有关接口卡使用使存储区空间的问题将在下面说明。

一、外围扩展槽的输入输出

每个外围扩展槽配有16个单元作为输入输出。各个槽的单元地址见表3.8。

扩展槽口的41引脚信号（DEVICE SELECTn）指示该槽的输入输出单元是否被选用。当信号DEVICE SELECTn为低电平时，则槽口n的输入输出单元被访问，并由地址最低4位A3—A0来选择16个单元中的某一个。n为槽口号。

二、扩展槽的ROM空间

**表 3.8　槽口输入输出单元地址分配**

| 槽　号 | 地　　址 | 使能信号 |
| --- | --- | --- |
| 1 | $C090-$C09F | $\overline{\text{DEVICE SELECT1}}$ |
| 2 | $C0A0-$C0AF | $\overline{\text{DEVICE SELECT2}}$ |
| 3 | $C0B0-$C0BF | $\overline{\text{DEVICE SELECT3}}$ |
| 4 | $C0C0-$C0CF | $\overline{\text{DEVICE SELECT4}}$ |
| 5 | $C0D0-$C0DF | $\overline{\text{DEVICE SELECT5}}$ |
| 6 | $C0E0-$C0EF | $\overline{\text{DEVICE SELECT6}}$ |
| 7 | $C0F0-$C0FF | $\overline{\text{DEVICE SELECT7}}$ |

每个扩展槽口有1页空间（256个字节）ROM区，在这个ROM区中，可以固化驱动程序。这部分驱动程序可以实现对扩展卡所连接的外部设备控制。

槽口ROM区的地址范围是 $Cn00—$CnFF，其中n为槽口号。表3.9列出各槽口对应ROM区的地址。

**表 3.9　槽口ROM区地址**

| | 地　　址 | 使能信号 |
| --- | --- | --- |
| 1 | $C100-$C1FF | $\overline{\text{I/O SELECT1}}$ |
| 2 | $C200-$C2FF | $\overline{\text{I/O SELECT2}}$ |
| 3 | $C300-$C3FF | $\overline{\text{I/O SELECT3}}$ |
| 4 | $C400-$C4FF | $\overline{\text{I/O SELECT4}}$ |
| 5 | $C500-$C5FF | $\overline{\text{I/O SELECT5}}$ |
| 6 | $C600-$C6FF | $\overline{\text{I/O SELECT6}}$ |
| 7 | $C700-$C7FF | $\overline{\text{I/O SELECT7}}$ |

当槽口ROM区某一页被访问时，对应槽口第1 引脚的信号$\overline{\text{I/O SELECTn}}$应为低电平，该信号作槽口n所插的扩展卡

上ROM存储器的使能信号，同时由地址的低 8 位对该页 256 个单元进行寻址。

三、扩展卡的RAM空间

在主存RAM中有56个单元分别供7个扩展卡使用，每个卡有8个单元，其地址如表3.10。这56个单元是文本显示或低分辨图形显示缓存区第 1 页面中的一部分，它们不显示在屏幕上，输出程序不改变这些单元的内容。扩展卡 ROM 中程序可以使用这些单元作为暂存。

表 3.10 扩展卡RAM单元

| 基地址 | 槽号 1 | 2 | 3 | 4 | 5 | 6 | 7 |
|---|---|---|---|---|---|---|---|
| $0478 | $0479 | $047A | $047B* | $047C | $047D | $047E | $047F |
| $04F8 | $04F9 | $04FA | $04FB* | $04FC | $04FD | $04FE | $04FF |
| $0578 | $0579 | $057A | $057B* | $057C | $057D | $057E | $057F |
| $05F8 | $05F9 | $05FA | $05FB* | $05FC | $05FD | $05FE | $05FF |
| $0678 | $0679 | $067A | $067B* | $067C | $067D | $067E | $067F |
| $06F8 | $06F9 | $06FA | $06FB* | $06FC | $06FD | $06FE | $06FF |
| $0778 | $0779 | $077A | $077B* | $077C | $077D | $077E | $077F |
| $07F8 | $07F9 | $07FA | $07FB* | $07FC | $07FD | $07FE | $07FF |

四、公用ROM区

每个槽口除了使用自己的256个字节的ROM区外，还可以申请使用公用ROM区。公用ROM区在地址空间 $C800—$CFFF，共有2K字节。公用ROM区一般用来存放容量较大的程序。

虽然公用ROM区可供任一槽口上的扩展卡使用，但在某

一时刻仅允许一个扩展卡使用。凡使用公用ROM区的扩展卡上都有一个公共ROM使能控制电路。如图3.12所示。

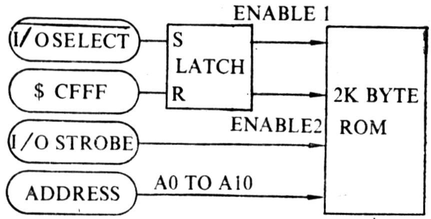



图 3.12　公用ROM使能控制电路

这一电路分为两级控制：首先当扩展槽上$\overline{\text{I/O SELECTn}}$信号为低电平时，电路中状态触发器被置位，从而公用ROM的使能信号ENABLE1有效。另外，当槽口上信号$\overline{\text{I/O STROBE}}$为低电平时，公用ROM的使能信号ENABLE2有效。使能信号ENABLE1和ENABLE2都有效时，公用ROM被选通。

每个扩展卡都可以单独使用公用ROM，某个扩展卡要使用公用ROM区，需要在它的那1页专用ROM区中，执行一条访问＄CFFF的指令，用其地址译码信号复位所有扩展卡中公用ROM使能状态触发器，使ENABLE1信号无效，从而禁止所有扩展卡使用公用ROM。再执行该卡专用ROM的指令时，信号$\overline{\text{I/O SELECTn}}$为低电平。从而将当前启动的扩展卡中公用ROM使能控制电路的状态触发器置位，使该卡的ENABLE1信号有效。若再访问＄C800—＄CFFE空间时，$\overline{\text{I/O STROBE}}$信号为低电平，即ENABLE2信号有效。这样，就允许扩展卡使用公用ROM。

复位公用ROM使能控制电路的状态触发器，需产生地址$CFFF的译码信号。访问空间$C800—$CFFF时，信号$\overline{\text{I/O STROBE}}$为低电平，故可以作为地址$CFFF译码信号的一部分。假若，利用$CF××这一页的译码信号作为状态触发器的复位信号，则可得到较为简单的译码电路。参见图3.13。

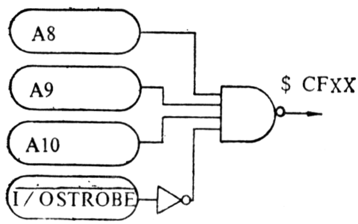



图 3.13 $CF××译码电路

## 五、外围扩展槽口

在CEC-I的主板上，有一个50线的外围扩展槽口。它的引线和Apple Ⅱ 的50线槽兼容。在主板上已做了软盘驱动器接口和汉字处理电路，它们分别占用6号和3号槽口。为了让主板上唯一的扩展槽能在逻辑上分别作为1号、2号、4号、5号、7号槽工作，在主板上设置一个跨接插座J10，利用短接插塞来选择当前所用的槽号。若要选择某一槽号，只需将两个短路插塞插在J10上对应的两排插针上。槽号和插针的关系如图3.14所示。

机器出厂时，一般选择槽口1号，短路插塞插在相对于1号槽的位置上。

50线扩展槽引出信号位置见图3.15所示。

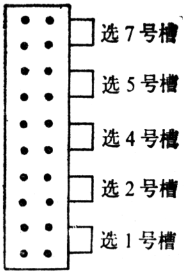



图 3.14 选槽号插针位置

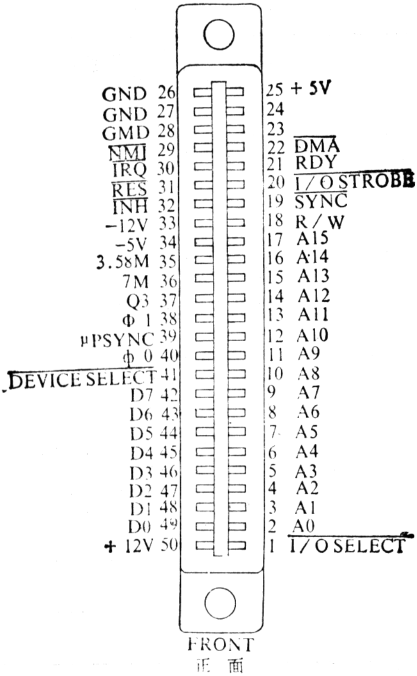



图 3.15 外围接插头的引出线安排

**表 3.11 CEC-I槽口信号说明**

| 引出线编号 | 信号名字 * | 模式 ** | 说　　明 |
|---|---|---|---|
| 1 | $\overline{\text{I/O SEL}}$ | I | I/O选择。七条单独的译码线供插槽1—7之用。当访问$CN00—$CNFF时，在$\phi 2$期间任何一个接插头上的$\overline{\text{I/O SEL}}$变为低电平。N为插槽编号。 |
| 2—17 | AD0—AD15 | B | 16位地址总线。地址在$\phi 1$期间变为有效，并在$\phi 2$的整个期间保持有效 |
| 18 | R/W | B | 读/写。在$\phi 1$期间变为有效。并在$\phi 2$的整个期间保持有效，读为高电平，写为低电平。 |
| 19 | $\overline{\text{SYNC}}$ | I | 视频同步信号 |
| 20 | $\overline{\text{I/O STB}}$ | I | I/O选通，当访问范围为$C800—$CFFF时，这是一条在$\phi 2$期间变为低电平的公共选择线。 |
| 21 | RDY | B | 就绪。在$\phi 1$期间得到低电平以插入等待状态。6502仅在读周期内能识别RDY的低电平。 |
| 22 | $\overline{\text{DMA}}$ | O | 直接存储器访问。在$\phi 1$开始时取低电平以停止处理器并产生地址、数据和R/w线的高阻态 |
| 23 | 未用 | | |
| 24 | 未用 | | |

续表

| 引出线编号 | 信号名字 * | 模式 ** | 说　　明 |
| --- | --- | --- | --- |
| 25 | +5V | | +5伏特 |
| 26—28 | GND | | 地线 |
| 29 | $\overline{NMI}$ | O | 不可屏蔽中断。取低电平以启动 6502 的不可屏蔽中断。 |
| 30 | $\overline{IRQ}$ | O | 中断请求。取低电平以启动6502的可屏蔽中断。仅当中断禁止标志未置位时可以识别。 |
| 31 | $\overline{RESET}$ | B | 作输出时，取低电平使6502和其它外围设备复位。作输入时，在从键盘来的复位期间，加电时和从其它外围设备来的复位期间变为低电平。 |
| 32 | $\overline{INH}$ | O | 禁止访问主板上所有的存储器，低电平有效 |
| 33 | —12V | | —12伏特 |
| 34 | —5V | | —5伏特 |
| 35 | 3.58M | I | 彩色基准。仅连到插槽7。 |
| 36 | 7M | I | 7MHz。是7.15909MHz的时钟。 |
| 37 | Q3 | I | 2.040968MHz(平均)的时钟。 |
| 38 | $\phi$1 | I | 相1。1.020484MHz(平均)的系统时钟。在总线上用来代替6502$\phi$I。 |

续表

| 引出线编号 | 信号名字 * | 模式 ** | 说　　明 |
| --- | --- | --- | --- |
| 39 | μPSYNC | I | 6502的同步信号，取指令期为高电平。 |
| 40 | φ0 | I | 相0。1.020484MHz（平均）的系统时钟，与φ1相位相反。在总线中用来代替6502 φ2。 |
| 41 | $\overline{DEVSEL}$ | I | 设备选择。八条单独译码的选择线，每个插槽一条。当访问$C0X0—$C0XF时，在$2期间在任何一个接插头上的$\overline{DEV}$ $\overline{SEL}$都变为低电平；X=N+8，N为插槽编号。 |
| 42—49 | D7—D0 | B | 八位双向数据总线。数据在φ2期间变为有效，且保持有效直到φ2结束。 |
| 50 | +12V | | 12伏 |

注：* 除非另有说明，全部信号都在所有的八个插槽上出现。

** I：输入，O：输出，B：双向

（均相对于外围卡而言。）

## 3.5 显示电路原理

这一节里首先介绍学习机的几种显示方式，使初学者对显示部分有一个基本概念。然后主要从内部线路控制，显示存储器与显示屏的相应关系进行原理分析。主要描述字符（文

本方式）的传送、字ROM的寻址，并从彩色原理的角度，通过图形ROM寻址来分析低分辨图形方式和高分辨图形方式的工作原理。最后，专门介绍PAL制电路。

### 3.5.1 显示方式

中华学习机共有5种显示方式，主要分两大类，一类为字符（文本方式），一类为图形方式。图形方式又分低分辨图形和高分辨图形。中文方式采用高分辨显示方式，并通过软件控制屏幕管理。混合方式是字符和图形同时在屏幕上显示，无论在低分辨图形方式或高分辨图形方式下，屏幕下方都留有四行文本的显示区。

一、文本显示

显示文本包括：大小写英文字母，10个数字、标点符号及其它字符共96种字符。

显示格式：全屏幕24行，每行40个字符，共计960个字符。字模5(宽)×7（高），每个字占据点阵空间7(宽)×8（高）。

显示方式：(1) 正常方式——黑底白字；(2) 反向方式——白底黑字；(3)闪烁方式——正常方式和反向方式交替。

中华学习机可以显示两种文本字符组，一种是基本字符组，另一种是替代字符组，两种字符组外形相同（指点阵模型尺寸相同）而显示的方式不同，这两种字符组的选择由软开关（ALTCHRSET）决定。

显示基本字符组时，大写字母可用上述三种显示，但小写字母仅能用正常方式。显示替代字符组时，没有闪烁方式，但无论大小写字母，数字和特殊字都可以用正常方式和

反向方式显示如表3.12。

表 3.12 基本字符组和替代字符组的十六进制码及对应的显示方式

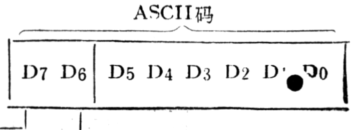
| 十六进制值 | 基本字符组 | | 替代字符组 | |
|---|---|---|---|---|
| | 字型 | 方式 | 字型 | 方式 |
| \$00～\$1F | 大写字母 | 反　向 | 大写字母 | 反　向 |
| \$20～\$3F | 特殊字符 | 反　向 | 特殊字符 | 反　向 |
| \$40～\$5F | 大写字母 | 闪　烁 | 大写字母 | 反　向 |
| \$60～\$7F | 特殊字符 | 闪　烁 | 小写字母 | 反　向 |
| \$80～\$9F | 大写字母 | 正　常 | 大写字母 | 正　常 |
| \$A0～\$BF | 特殊字符 | 正　常 | 特殊字符 | 正　常 |
| \$C0～\$DF | 大写字母 | 正　常 | 大写字母 | 正　常 |
| \$E0～\$FF | 小写字母 | 正　常 | 小写字母 | 正　常 |

每一个显示的字符在存储器中占一个字节，字节的低6位D5—D0表示显示字符的ASCII码，高两位D7，D6是用来决定文本的显示方式和大小写字母的选择。在基本字符组中第7位决定是正常方式或其它方式，第6位决定是否闪烁。在替代字符组中，第7位作用与基本字符组相同，第6位选择大写或小写字母，参见图3.16。

二、低分辨率图形方式

低分辨率图形方式和高分辨率图形方式都把屏幕当作矩形点阵来处理。通常使用高级语言在屏幕上画点、线、图形，这里主要说明产生图形的数据在存储器中的存储方式。

低分辨图形方式显示40×48的色块阵列，每块可显示包括黑白两色在内的16种颜色中的任一种。若使用单色监视器




基本字符组

| D7 D6 | 显示方式 |
|---|---|
| 0 0 | 反 向 |
| 0 1 | 闪 烁 |
| 1 0 | 正 常 |
| 1 1 | 正 常 |

替代字符组

| D7 D6 | 显示方式 |
|---|---|
| 0 0 | 正 常 |
| 0 1 | 小 写 |
| 1 0 | 正 常 |
| 1 1 | 正 常 |

图 3.16　文本方式下D7D6选择示意图

或黑白电视机，这16种颜色就变为黑白两色及三种不同的灰度，色块之间全部相连。

低分辨图形显示数据所占的存储区与40列文本显示数据所占的区域相同，每个色块占一个字符宽度和半个字符高的位置，因此每个字节表示两个色块，一个在上，一个在下。

显示数据的每半个字节（或四位）表示一个色块，低4位表示上面的色块，高4位表示下面的色块，如图3.17。4位二进制值表示16种不同的颜色，每种颜色与4位数的关系如表3.13。

在每个字节中，低4位设置上面色块的颜色，高4位设置下面色块的颜色。如某显示数据为＄DC，那么上面色块为绿色；下面色块为浅橙色。

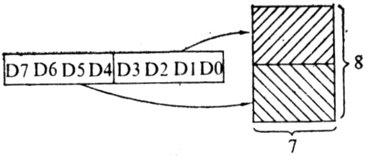



图 3.17 低分辨图形显示数据与屏幕位置示意图

**表 3.13 低分辨率图形彩色码**

| 十进制 | 十六进制 | 颜　色 | 十进制 | 十六进制 | 颜　色 |
|---|---|---|---|---|---|
| 0 | $0 | 黑 | 8 | $8 | 棕 |
| 1 | $1 | 深　红 | 9 | $9 | 橙 |
| 2 | $2 | 深　蓝 | 10 | $A | 灰2 |
| 3 | $3 | 紫 | 11 | $B | 深　红 |
| 4 | $4 | 灰1 | 12 | $C | 绿 |
| 5 | $5 | 蓝 | 13 | $D | 浅　橙 |
| 6 | $6 | 浅　蓝 | 14 | $E | 浅　绿 |
| 7 | $7 | 深　橙 | 15 | $F | 白 |

三、高分辨率图形方式

高分辨率图形显示280×192个彩色点的点阵，颜色有黑、白、紫、绿、橙、蓝共6种，颜色相同的相邻点形成一片显示区域。

高分辨率图形显示数据存储在两个8192个字节的存储区中，这两个存储区分别叫作显示页面1和显示页面2。一般情况下，是使用高级语言来作图，在此只描述高分辨图形显示数据在缓冲区中的存储方式。

高分辨图形显示是以屏幕上某个点对应于某存储单元字节中的某一位来作图的。每个显示字节的低7位决定了屏幕上一行相邻7个点的显示，屏幕上一行280个点的显示由相邻40个存储单元来决定。如图3.18所示，在每个显示字节中，最低位决定了相邻7点中最左边点的显示，次低位决定了较右一点显示，以此类推，第6位决定了7点中最右边点的显示，两者的次序正好相反。显示数据的第7位不显示，用来选择两组颜色中的一组，如表3.14。

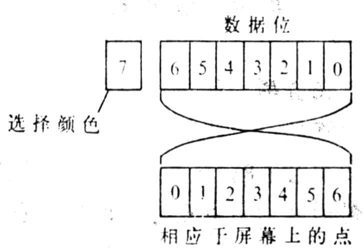



图 3.18 数据位与显示点的对应关系

**表 3.14 高分辨率图形显示颜色选择**

| 位0～6 | 位7为0 | 位7为1 |
| --- | --- | --- |
| 相邻列为0 | 黑 | 黑 |
| 偶数列为1 | 紫 | 蓝 |
| 奇数列为1 | 绿 | 橙 |
| 相邻列为1 | 白 | 白 |

## 四、中文方式

中文显示采用了高分辨率图形显示方式，能显示16×16

点阵构成的7445种图形字符。其中包括6763个汉字及英文字母、日文假名、拉丁字母、俄文字母、希腊字母等。显示屏上共11行，由于第11行为状态行用来显示当前的输入方式和相应的提示信息，因此满屏幕实际显示10行，每行17个汉字，共计170个汉字。在中文方式下，处于“字母”方式（即显示西文）时，输入的英文字母和各种符号，在屏幕上占半个汉字的位置，即全屏幕10行每行34个字符。如处于“区位”或“拼音”方式时，按区位码输入各种字母和符号时，在屏幕上占一个汉字的位置、即全屏幕10行，每行17个字符。

五、混合方式

图形和文本同时在屏幕上显示称为混合方式。低分辨图形显示是色块组成的阵列，色块数为40（宽）×48（高），在混合方式时，四行文本占了8行色块空间，剩下了40×40个色块空间。高分辨图形显示是由点阵组成的，点的个数为280（宽）×192（高）个，在混合方式下，4行文本占去了32行点，剩下了280×160个点的区域。

六、显示缓冲区

中华学习机使用指定的缓冲区存储显示数据，这些存储区叫显示缓冲区或显示页面。显示缓冲区中每个字节控制屏幕上某一位置的显示内容。在文本方式中控制是一个字符，在低分辨方式中控制一个上下两部分的色块，在高分辨率图形中控制一行中相邻的7个点。

在40列文本及低分辨率图形方式中，有两个1024字节的显示页面，显示页面1地址为＄400—＄7FF，显示页面2地址为＄800—＄BFF。一般情况下仅使用页面1，也可以通过软开关在页面2中存放文本或数据。这两个页面都可以用作

40列文本、低分辨率图形及混合方式显示。

高分辨图形方式有两个8192字长的显示面，在40列文本及低分辨图形方式中，每个显示数据控制7×8点的区域，而在高分辨图形方式中，每个字节控制1×7个点，因而需要的显示缓冲区是 40 列文本的 8 倍，显示页面1地址 为＄2000～＄3FFF，显示页面2地址为＄4000～＄5FFF。请参看表3.15。

**表 3.15 显示缓冲区地址表**

| 显示方式 | 页面 | 地址 | |
|---|---|---|---|
| 40列文本及 | 1 | ＄400～＄7FF | 1024～2047 |
| 低分辨图形 | 2 | ＄800～＄BFF | 2048～3071 |
| 高分辨图形 | 1 | ＄2000～＄3FFF | 8192～16383 |
| | 2 | ＄4000～＄5FFF | 16384～24575 |

七、显示方式的转换

要选择不同的显示方式，可通过软开关进行转换，也就是读或写专门的存储单元。大多数软开关有三个单元，一个用于接通软开关，一个用于断开软开关，一个用于读软开关状态。当读软开关时，可得到相应软开关地址的数据，此数据仅最高位MD7（第7位）有效。在机器语言程序中，第7位为1表示此软开关ON，第7位为0表示软开关OFF。在BASIC程序中，得到的数值大于或等于128表示此软开关ON，小于128数值表示软开关OFF。

表3.16列出了控制不同显示方式选择的软开关。例：在使用汇编语言时要把混合方式转化为全屏幕图形显示方式，使

**表 3.16 显示软开关**

| 名称 | 功能 | 单元 Hex | Dec | | 注释 |
|---|---|---|---|---|---|
| ALTCHA | 替代字符组接通 | $C00F | 49167 | −16369 | 写 |
| RSET | 替代字符组断开 | $C00E | 49166 | −16370 | 写 |
| | 读ALTCHARSET开关 | $C01E | 49182 | −16354 | 读 |
| TEXT | 文本方式接通 | $C051 | 49233 | −16303 | |
| | 文本方式断开(图形) | $C050 | 49232 | −16304 | |
| | 读TEXT开关 | $C01A | 49178 | −16358 | 读 |
| MIXED | 混合方式接通 | $C053 | 49253 | −16301 | 1 |
| | 混合方式断开 | $C052 | 49243 | −16302 | 1 |
| | 读MIXED开关 | $C01B | 49179 | −16057 | 读 |
| PAGE2 | 页面2接通 | $C055 | 49237 | −16299 | 2 |
| | 页面2断开(页面1) | $C054 | 49236 | −16300 | 2 |
| | 读PAGE2开关 | $C01C | 49180 | −16356 | 读 |
| HIXES | 高分辨方式接通 | $C057 | 49239 | −16297 | 1 |
| | 高分辨方式断开 | $C056 | 49238 | −16298 | 1 |
| | 读HIRES开关 | $C0ID | 49198 | −16355 | 读 |

注释1：这种方式仅在图形方式ON有效。
注释2：在80列卡的辅助文本页面被写使能时，此开关具有另一种功能。

用如下指令：

    STA  $ C052

而在BASIC程序中使用如下命令：

    POKE 49243，0

表3.16中用了三个地址，其中十六进制（Hex）用于汇编语言，十进制（Dec）用于 APPLE SOFT BASIC，负数用于整数BASIC。

在使用各种高级语言情况下，显示方式的选择可以自动进行，而不需直接去读写表中的单元。

八、显示页的结构

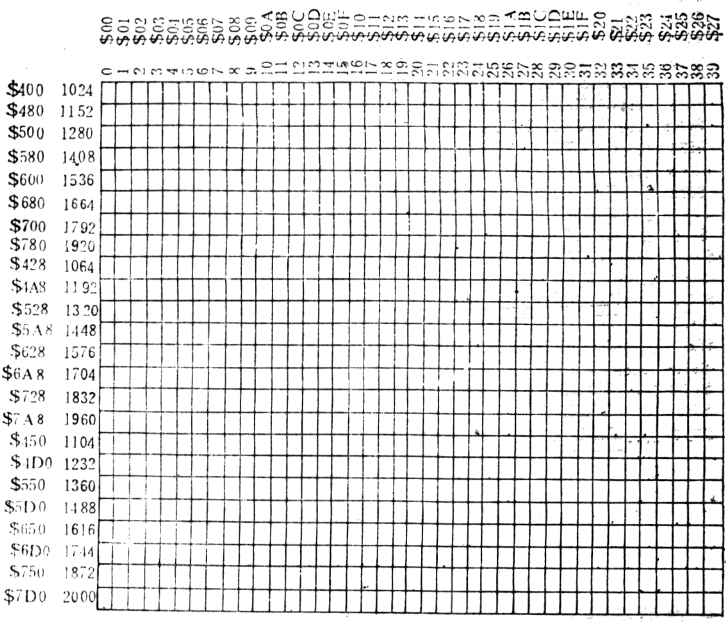



图 3.19 40列文本显示页结构图

所有显示方式都使用同一种基本地址分配方法：即字或图形数据按行存储，每行占连续的40个字节。但显示存储器地址与显示器上的位置并非按次序相对应的，而实际上显示器上的位置是变化的（如图3.22）。以3行为1组，每组中显

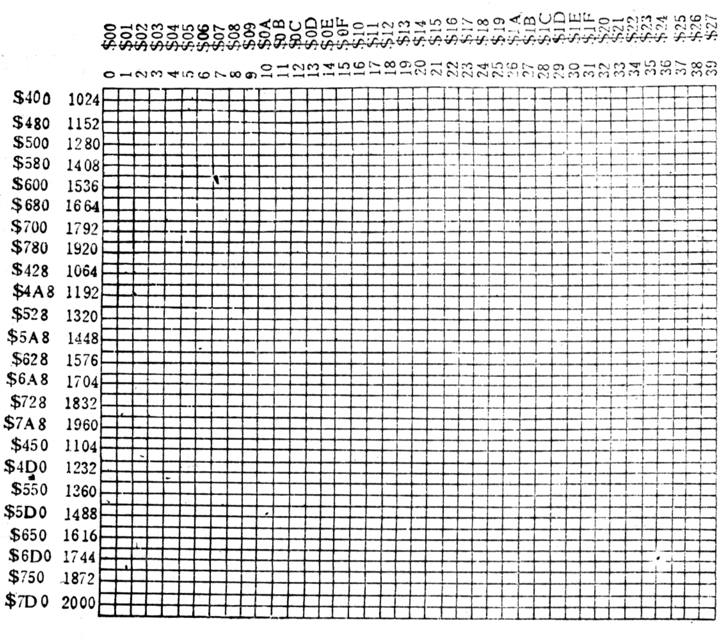



图 3.20　低分辨图形显示页结构图

示存储器相邻两行数据在屏幕上显示位置相隔 8 行。此组占存储器中每块（128个字节）中开头的120个字节。这一方式

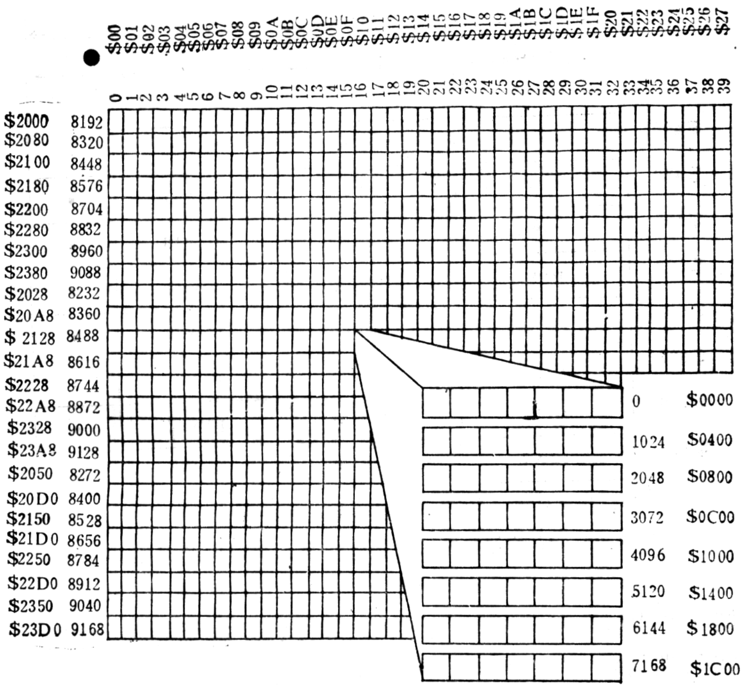



图 3.21 高分辨图形显示页结构图

叫折叠显示数据在存储器中的存储方式，利用这一方式在1K字节中存储960个显示数据。

### 3.5.2 视频电路工作原理

如图3.23电路总框图，由IOU中的显示电路（视频扫描电路，视频地址转换器，软开关电路，视频控制电路）在$\phi 1$

128bytes

| | 40bytes | 40bytes | 40bytes | 8 bytes |
|---|---|---|---|---|
| $400 | row0 | row8 | row16 | • |
| $480 | row1 | row9 | row17 | • |
| $500 | row2 | row10 | row18 | • |
| $580 | row3 | row11 | row19 | • |
| $600 | row4 | row12 | row20 | • |
| $680 | row5 | row13 | row21 | • |
| $700 | row6 | row14 | row22 | • |
| $780 | row7 | row15 | row23 | • |

注：标有星号“•”的字节为外围卡使用的字节。

图 3.22　40列文本显示存储器与显示行对应关系图

期间产生屏幕显示转换地址RA0～RA7，对显示进行刷新，在φ0期间MMU产生转换地址RA0～RA7，由6502处理器对RAM进行读/写操作。由IOU控制(显示方式) ROM的寻址，找出相应的字符或图形码点，送入并→串移位寄存器。在PAL时序控制下进行移位，并把被显示数据串行点阵信号与水平同步及垂直同步信号组合而成组合视频信号，可直接接在标准的监视器上进行显示，并通过RF调制器，可直接接在家用黑白、彩色电视机上进行显示。有关彩色图形部分后节再描述。

一、IOU内部视频扫描电路

IOU内部有两组与显示有关的计数器，即水平计数器和

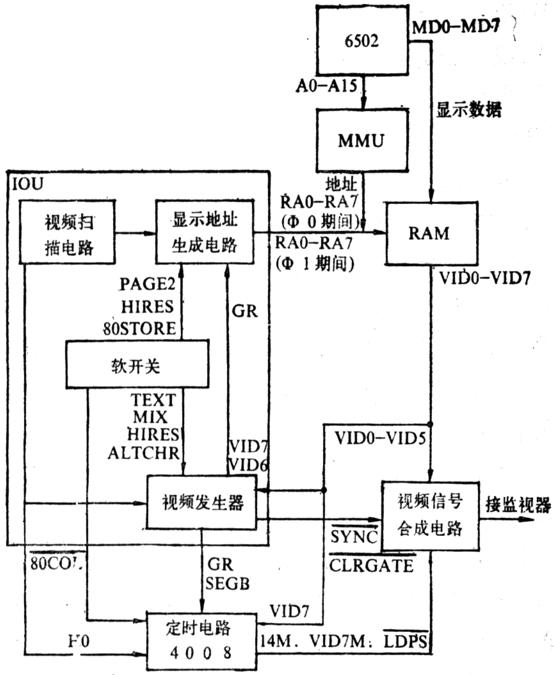



图 3.23 视频电路总框图

垂直计数器。这两组计数器的计数值不仅反映了数据在屏幕上的显示位置，同时也表示了被显示数据所在的存储单元地址的一定关系，因而对解释视频显示工作原理，特别是显示存储器的地址形成是十分重要的。

1．水平计数器

水平计数器由 HPE（高位），H5，H4，H3,H2,H1,

H0七级触发器组成，每个触发器有两个输入端、两个输出端、两个选择端、一个时钟和Reset端。计数器的计数信号是1MHz的时钟信号（$\phi 0$）。水平计数器的计数周期由65个状态组成，低6位H0～H5由0—63计数完后再从0开始计数，但当再从0开始计数时，$\overline{HPE}$强使6位计数器再次复位，因而共65个状态，记作0—64。IOU采用从24—63的40个计数值表示一行显示数据在水平方向上的位置。水平计数值24时表示一行中的第0列，25时表示第一列，63时表示第39列。用这40个水平计数值还可以产生显示地址的低位。IOU采用64，0—23这25个计数值产生水平消隐信号，水平同步信号及彩色脉冲选通信号。其中消隐信号占64，0—23这25个计数状态，水平同步信号占8—15这8个计数状态，彩色脉冲选通信号占16—19这4个计数状态。

2．垂直计数器

垂直计数器共有9位组成，包括V5（高位），V4，V3，V2，V1，V0，VC，VB，VA。当水平计数器完成65个计数状态时（0—64）表示一行计数结束，此时触发垂直计数器，使垂直计数器计数一次。当垂直计数器从0计数到261时，垂直计数器复位，并从0再次计数。垂直计数器用从0到191的192个计数值来代表水平扫描的行数，计数值0—191分别代表水平扫描行的第0—191行。这192（8×24）个计数值与水平计数器的24—63这40个计数值产生显示存储器的地址。IOU用从192—261这70个垂直计数器计数值产生垂直消隐信号和垂直同步信号。其中垂直消隐信号占从192—261这70个垂直计数器计数值，垂直同步占从231—234这4个计数值。

请参看图3.24。

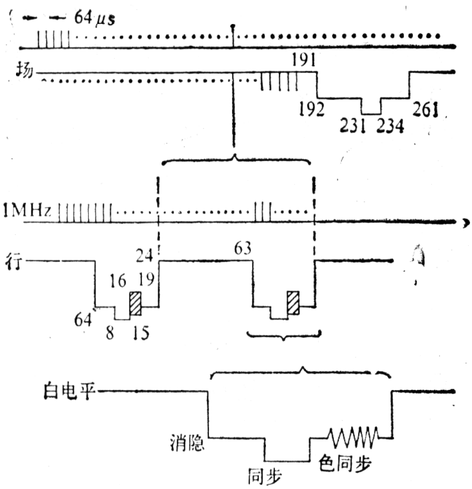



图 3.24 显示电路波形图

二、显示存储器的转换寻址

被显示数据字节在显示存储器中的存储顺序与屏幕上的显示顺序是不一致的，要想利用程序将显示数据直接存储到显示存储器中，在硬件上必须首先将屏幕上的坐标位置转换为相应的显示存储器地址。

IOU 并不直接将水平和垂直计数器作为寻址显示存储器的地址，而是将这些计数位通过一定的转换从而形成显示存储器地址线。

在两组计数器中，其中H0，H1，H2，V0，V1，V2六位不经过逻辑上的变化（仅受时钟信号$\phi$），Q3，$\overline{PRAS}$的控制），直接转换为显示存储器地址。H0，H1，H2分别表示

地址A0，A1，A2；V0，V1，V2分别表示地址A7，A8，A9。垂直计数位VA，VB，VC在文本和低分辨显示方式用于选择字符点阵的行数，而在高分辨率图形方式下分别表示A10，A11，A12。水平计数位H3，H4，H5和垂直计数位V3，V4要经过转换。IOU将这5个计数位执行一次加操作，变为四个信号S0，S1，S2，S3，这四个信号分别表示地址A3，A4，A5，A6。

显示地址转换公式为：

| | | | | |
|---|---|---|---|---|
| | | | V3 | 进位 |
| $\overline{H5}$ | V3 | H4 | H3 | 被加数 |
| V4 | $\overline{H5}$ | V4 | 1 | 加数 |
| S3 ← | S2 ← | S1 ← | S0 | 和 |

H0，H1，H2和S0，S1，S2表示水平转换地址，作为水平计数器从24至63计数。而S3，S2，S1，S0从0000增加到1000，转换地址从0增加到39。

V0，V1，V2位控制A7，A8，A9表示128字节中的0—7行，当垂直计数计到8时V0，V1，V2为零，而V3为1。

可代入实际数计算。例：显示屏最左上角的显示字，垂直坐标为0，垂直计数也为0，水平坐标为0，水平计数值应为24，即H5，H2，H1，H0都为0，而H3，H4为1，相加和的值为0。表示S3—S0为0000。另外H0，H1，H2为000表示A0，A1，A2都为0，表示左上角显示字的存储单元为显示页面的第一个单元。同样，当垂直计数器为0（显示第1行），水平计数从24递增到63，S3，S2，S1，S0从0000变为1000，相加和从0递增到39（加H2，H1，H0），而显示地址从显示

页面的单元0递增到39。

由于垂直计数器的V2，V1，V0对应A9，A8，A7，同时当V3，V4为00时，V1，V2，V3计数从0—7，表示显示屏幕的第0到第7行，由计算公式及显示存储器地址与视频计数位关系（参阅图3.25）可知显示屏幕的第0到7行占据每个存储块（每块128个字节）开始的40个字节（即每个块的第0—39个字节）。当V4＝0，V3＝1时，V0，V1，V2由0计数到

| 转换地址 | MPV 行地址 | MPV 列地址 | 显示行地址 | 显示列地址 |
|---|---|---|---|---|
| RA0 | A0 | A9 | H0 | V2 |
| RA1 | A1 | A6 | H1 | S3 |
| RA2 | A2 | A10 | H2 | * |
| RA3 | A3 | A11 | S0 | * |
| RA4 | A4 | A12 | S1 | * |
| RA5 | A5 | A13 | S2 | * |
| RA6 | A6 | A14 | V0 | * |
| RA7 | A7 | A15 | V1 | * |

图 3.25 显示存储器地址与视频计数位关系

注："*"用于显示，A15通常接地

7，占据每个存储块的第40—79字节，当V4＝1，V3＝0时，V0，V1，V2从0计数到7，占据每个存储块的第80～119字节。

对于不同显示方式A10—A14的转换地址是不同的，请参阅表3.17。

三、显示软开关

在IOU中有13个软开关，其中5个与显示有关，请参阅表3.18、图3.26。

表 3.17 不同显示方式下A10—A14的相应传送信号

| 文本和低分辨图形方式 | | 高分辨图形方式 | |
|---|---|---|---|
| 存储器地址 | 显示地址 | 存储器地址 | 显示地址 |
| A10 | 80VID+$\overline{\text{PG2}}$(400)页1 | A10 | VA |
| A11 | $\overline{\text{80VID}}$·PG2(800)页2 | A11 | VB |
| A12 | 0 | A12 | VC |
| A13 | 0 | A13 | 80VID+$\overline{\text{PG2}}$(2000)页1 |
| A14 | 0 | A14 | $\overline{\text{80VID}}$·PG2(4000)页2 |
| A5 | 0 | A15 | 0 |

表 3.18 显示软开关

| 软开关 | ON | OFF | 读内容 |
|---|---|---|---|
| 80COL | C00D | C00C | C01F |
| ALTCHARSET | C00F | C00E | C01E |
| TEXT | C051 | C050 | C01A |
| MIXED | C053 | C052 | C01B |
| PAGE2 | C055 | C054 | C01C |
| HIRES | C057 | C056 | C01D |

在IOU内部时钟Q3信号（仅捕捉行地址）作用时，MMU送出RA7～RA0，于是A7，A5，A4，A3，A2，A1，A0分别作为AL7，AL5，AL4，AL3，AL2，AL1，AL0（转换地址存锁信号）信号。在Q3为0时，作为软开关数据进行译码，并触发相应的软开关触发器，并可通过读C01A～C01F

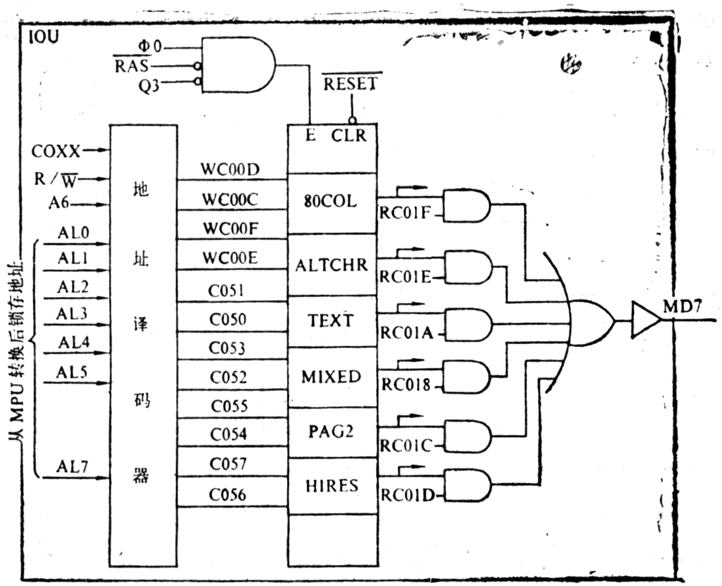



图 3.26 IOU内部软开关电路

地址，分别从 MD7 中得到相应的内容。当 MD7 为 1 时表示相应软开关ON，当MD7为0时，表示相应的软开关OFF。

四、IOU内部视频信号

$\overline{\text{SYNC}}$：（输出）由水平、垂直计数器计数组合而成的行，场复合同步信号，此信号与视频串行点脉冲组合成全电视信号。

$\overline{\text{CLRGAT}}$：（输出）彩色脉冲选通信号，在文本方式下此信号为高，禁止彩色信号输入到视频组合电路。在图形

方式下，此信号为低电平，脉宽4μs，位于$\overline{SYNC}$ 后肩。

$\overline{WNDW}$：（输出）显示消隐信号。在显示消隐期间，此信号为高，禁止显示码ROM输出，在显示有效期间，此信号为低，持续宽度约40μs。

$\overline{RA9}$，$\overline{RA10}$：（输出）直接控制显示码ROM，输出取决于GR，ALTCHARSET信号。请参阅表3.19。

**表 3.19 由GR，ALTCHARSET控制的$\overline{RA9}$，$\overline{RA10}$输出**

| GR | ALTCHARSET | $\overline{RA9}$ | $\overline{RA10}$ |
|---|---|---|---|
| 1 | × | VID6 | VID7 |
| × | 1 | VID6 | VID7 |
| 0 | 0 | VID6·VID7 | $\overline{AL3}$·VID6+VID7 |

当GR或ALTCHARSET为1时，$\overline{RA9}$，$\overline{RA10}$输出相对应VID6，VID7。当GR和ALTCHARSET都为0时，$\overline{RA9}$去选择特殊字符和小写字母。$\overline{RA10}$为0时，显示反向字符。于是当$\overline{AL3}$（触发振荡器）触发，使$\overline{RA10}$为1时显示正向字符，为0时显示反向字符，这样交替显示产生闪烁效果。

GR：（输出）图形方式使能信号。当IOU内部的软开关TEXT断开，即设置图形显示方式，此信号为高。直接连字显示码ROM的A11，可选择字ROM中＄800～FFF地址，此地址存放图形转换码。

VC、SEGB、SEGA：（输出）垂直显示计数值。当TEXT为1，GR为0时，VC、SEGB、SEGA分别表示VC，VB，VA，并控制视频ROM用来选择字符8行点阵的其中一

行。当TEXT为0和MIXED为0时，GR为1，于是VC、SEGB、SEGA分别表示VC、$\overline{\text{HIRES}}$、H0，用来选择低分辨和高分辨图形数据。请参阅表3.20。

表 3.20　VC，SEGB，SEGA输出表

| | VC | SEGB | SEGA |
|---|---|---|---|
| TEXT | VC | VB | VA |
| GR | VC | $\overline{\text{HIRES}}$ | H0 |

五、RAM寻址

6502微处理器的时钟是1MHz，由于CPU通过MMU与显示电路是交替选址，使RAM时钟相当于2MHz，$\phi0=1$周期MMU工作，$\phi1=1$周期显示电路工作，其时序如图3.27。

由图可以看出，PAL时序电路在$\phi0$和$\phi1$期间都产生RAM的行选通信号，即$\overline{\text{RAS}}$信号，在$\phi1$期间总产生$\overline{\text{CAS}}$列选通信号，而在$\phi0$期间$\overline{\text{CAS}}$受RAMEN的控制。行、列选通信号分别以下降沿把地址打入行、列地址锁存器，在行列地址共同作用下被选通单元的数据通道与外部数据总线MD0～MD7连通并在$\phi0$或$\phi1$的下降沿进行数据传送。

有关RAM中转换地址内容请参阅图3.28。

六、视频数据转换电路

IOU在$\phi1$期间形成显示地址，在$\phi1$下降沿前50ns时显示数据并在数据总线上出现。$\phi0$的上升沿（$\phi1$的下降沿）将显示数据打入74LS374视频锁存器，并在下一个$\phi1$期间送出VID0-VID5。此6位显示数据直接送显示码ROM地址A3-A8，

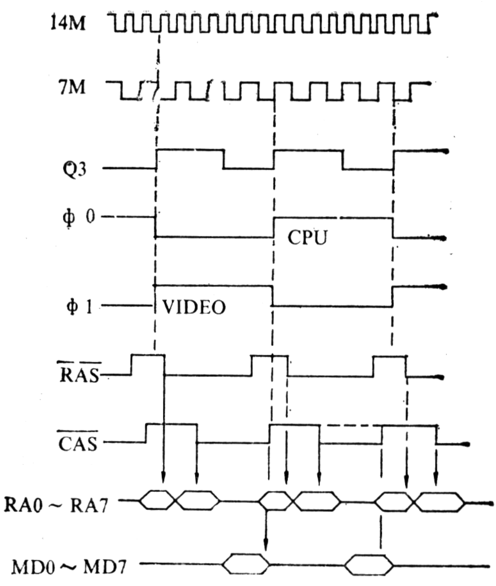



图 3.27 RAM定时信号

用于选择字模，而高位VID6、VID7经IOU转换后输出$\overline{RA9}$、$\overline{RA10}$，直接控制显示码ROM的 A9、A10，用于选择基本字符组或替代字符组。在文本方式中，IOU输出端 VC、SEGB、SEGA分别为 VC、VB、VA，控制ROM的A2、A1、A0，计数从0—7用于选择显示码ROM中7×8字模点阵8行中的一行。

显示码 ROM 产生的点阵信号由 $\overline{LDPS}$送入并→串转换移位寄存器74LS166。74LS166中的内容由VID7M 及 14M时钟信号控制并移位转换为串行点阵输出。40列视频信号时序如图3.30。

| | 转换 RAM 地址 | | | |
|---|---|---|---|---|
| | MPU ROW | MPU COL | 显示 ROW | 显示 COL |
| RA0 → | A0 | A9 | H0 | V2 |
| RA1 → | A1 | A6 | H1 | S3 |
| RA2 → | A2 | A10 | H2 | HIRES·VA HIRES·(80STR·PG2) |
| RA3 → | A3 | A11 | S0 | HIRES·VB HIRES·80STR·PG2 |
| RA4 → | A4 | A12·($\overline{DXXX\cdot BANK1}$) | S1 | HIRES·VC |
| RA5 → | A5 | A13 | S2 | HIRES·(80STR·PG2) |
| RA6 → | A7 | A14 | V0 | HIRES·80STR·PG2 |
| RA7 → | A8 | A15 | V1 | 地 |

图 3.28 RAM 中转换地址内容

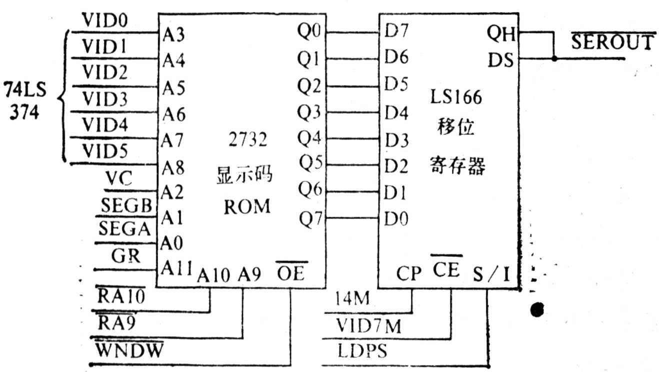



图 3.29 视频数据转换图

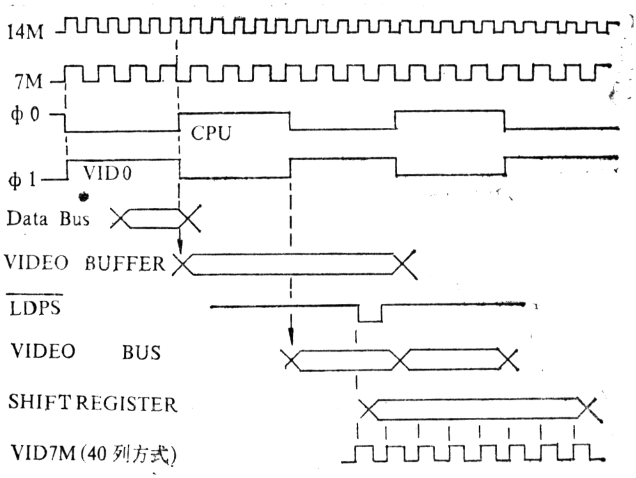



图 3.30 40列文本视频信号时序

$\overline{\text{LDPS}}$是移位寄存器并行输入使能信号，它将ROM的输出点阵送到并→串转换移位寄存器，在40列文本方式下每1μs将显示码ROM点阵向移位寄存器输入一次。

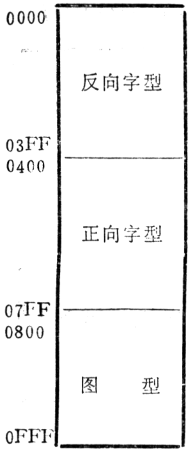
VID7M在文本方式下为7MHz的速率，串行数据位按7MHz速率移位输出。

1．显示码ROM分配

由一个2732(4K)作为显示码ROM，前2K存放字符显示字模，后2K作为图形转换字模，由GR信号控制显示码ROM地址A11，来决定存取0000～07FF字符字模或0800～0FFF图形转换字模。

前2K字符码字模中的第1K存放反向字型，使屏幕显示白

底黑字，第2K存放正向字型，存放的顺序与反相字型一样，每个字符占8个字节空间。请参阅图3.31。




| 地 址 | 数 码 | 字 模 |
|---|---|---|
| 00～FF | 01—1F | 大 写 |
| 100～1FF | 20—3F | 特殊字符 |
| 200～2FF | 40—5F | 大 写 |
| 300～3FF | 60—7F | 小 写 |

| 地 址 | 数 码 | 字 模 |
|---|---|---|
| 400～4FF | 80—9F | 大 写 |
| 500～5FF | A0—BF | 特殊字符 |
| 600～6FF | C0—DF | 大 写 |
| 700～7FF | E0—FF | 小 写 |

图 3.31 显示码ROM分配图

2. 显示码寻址

在基本字符组情况下可以显示三种方式：(1)正常，(2)反向，(3)大写闪烁。这时IOU控制的$\overline{RA9}$，$\overline{RA10}$值分别为：

$$\overline{RA9}=VID6\cdot VID7。$$

$$\overline{RA10}=\overline{AL3}\cdot VID6+VID7。$$

数据位D7控制 正常/反向 显示。D7＝1为正常显示，D7＝0时显示方式取决于D6，D6＝1为闪烁方式，D6＝0时则为反向显示。D0—D5为十六进制显示码。

表3.21列出了三种显示方式的D7，D6值所对应的$\overline{RA9}$，$\overline{RA10}$值。

表 3.21 $\overline{RA9}$、$\overline{RA10}$状态

| D7 | D6 | $\overline{RA10}$ ($\overline{AL3}$·VID6＋VID7) | $\overline{RA9}$(VID6·VID7) |
|---|---|---|---|
| 0 | 0 | 0 | 0 |
| 0 | 1 | 1/0（取决于$\overline{AL3}$） | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 1 |

根据图3.29并参照表 3.21，可以得出图3.32显示码ROM寻址转换表。

| 显示码 | ROM地址 | 存放内容 |
|---|---|---|
| 00—1F | 000—0FF | 反向大写字母 |
| 20—3F | 100—1FF | 反向特殊字符 |
| 40—5F | 000—0FF/400—4FF | 反向大写字母/正向大写字母 |
| 60—7F | 100—1FF/500—5FF | 反向特殊字符/正向特殊字符 |
| 80—9F | 400—4FF | 正向大写字母 |
| A0—BF | 500—5FF | 正向特殊字符 |
| C0—DF | 600—6FF | 正向大写字母 |
| E0—FF | 700—7FF | 正向小写字母 |

图 3.32 显示码与ROM地址对照表

从图3.32中可得出：

（1）D7＝1 为正向显示。

（2）D7＝0；D6＝1 时为闪烁显示。

（3）D7＝0；D6＝0 时为反向显示。

在替代字符组方式下可选择三种显示方式：（1）正常，

(2)反向，(3)小写字母。此时IOU控制$\overline{RA9}$＝VID6，$\overline{RA10}$＝VID7。D7位控制正常/反向显示，D6＝1时控制小写字母。$\overline{RA9}$，$\overline{RA10}$值如表3.22。

**表 3.22 替代字符组方式下$\overline{RA9}$ $\overline{RA10}$工作状态**

| D7 | D6 | $\overline{RA10}$ (VID7) | $\overline{RA9}$ (VID6) |
|---|---|---|---|
| 0 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 1 |

参照表3.22可得出图3.33替代字符组显示码ROM寻址转换图。

从表中可以看出当D7＝0时，ROM寻址第1K反向字符，D7＝1时，ROM寻址第2K正向字符。当D6＝1，数据小写字母码为60—7A，此时D5＝1，可寻址＄700（正向小写）或＄300（反向小写），但没有闪烁功能。

### 3.5.3 彩色图形方式

中华学习机具有低分辨图形及高分辨图形两种显示方式，这两种方式都把屏幕当作矩阵、点阵来处理，并具有彩色显示。●

一、电视彩色信号传送原理

为了达到兼容黑白电视机，不能直接传送红（R）、绿

| | | | | | | | | |
|---|---|---|---|---|---|---|---|---|
| D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 | 显示码 |

| | | | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|
| A10 | A9 | A8 | A7 | A6 | A5 | A4 | A3 | A2 | A1 | A0 | ROM 地址 |
| ↑ RA10 | ↑ RA9 | 十六进制显示码 | | | | | 8行扫描线 | | | | |

| | | | | | | | | 显示码 | ROM地址 | 存放内容 |
|---|---|---|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | × | × | × | × | × | 01～1F | $000 | 反向大写字母 |
| 0 | 0 | 1 | × | × | × | × | × | 20～3F | $100 | 反向特殊字符 |
| 0 | 1 | 0 | × | × | × | × | × | 40～5F | $200 | 反向大写字母 |
| 0 | 1 | 1 | × | × | × | × | × | 60～7F | $300 | 反向小写字母 |
| 1 | 0 | 0 | × | × | × | × | × | 80～9F | $400 | 正向大写字母 |
| 1 | 0 | 1 | × | × | × | × | × | A0～BF | $500 | 正向特殊字符 |
| 1 | 1 | 0 | × | × | × | × | × | C0～DF | $600 | 正向大写字母 |
| 1 | 1 | 1 | × | × | × | × | × | E0～FF | $700 | 正向小写字母 |

图 3.33 替代字符组显示码ROM寻址转换图

(G)、蓝 (B) 三基色图象信号。必须传送一幅只表现亮度变化的图象以便为黑白电视机接收。所以，首先要把亮度与色度分离，建立一个独立的、只反映亮度的信号，它可以由三基色R、G、B的线性组合而成：

$$Y=0.30R+0.59G+0.11B$$

但从彩色角度来说，必须传送亮度、色调和饱和度。所以除了亮度信号外，还必须再传送两个代表和包含彩色景物的色调及饱和度的信号，称色信号。因为每种颜色都包含有亮度信息，故不能简单地传送基色信号，否则它的亮度参量与已传送的亮度信号就重复了。所以采用传送两个没有亮度的色差信号：

$$R-Y=0.70R-0.59G-0.11B$$

$$B-Y=-0.30R+0.41G-0.11B$$

从以上公式中可以看出，色差信号与亮度信号适当组合，很容易恢复三基色。

在硬件电路中，采用矩阵电路混合成Y、R－Y、B－Y信号。

1．色信号的调制

为了充分利用频带和实现兼容，把色差信号插入亮度信号高频的空隙中，副载波选为半行频的奇数倍。NTSC 制中采用正交调制的方法，用一个3.58MHz的副载波去调制两个色差信号。为了能够使调制后的色差信号不相互混淆，一个用正弦信号调制，一个用余弦信号调制。如图3.34，调制后的色度信号C为这两个正交色度分量的和。

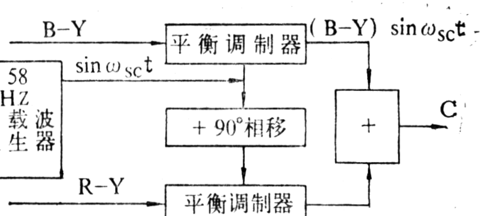



图 3.34　NTSC制正交调制形成的色信号

2．色同步信号

色同步信号是为了在接收端恢复发送端被抑制掉的副载波同频同相的载波而设置的。色同步信号是加在每个行同步脉冲之后的行消隐脉冲的后肩上。它是一个与发送端副载波

频率相同，并与之保持确定的相位关系的一短段等幅副载波（约10个周期）。为了进一步减少色同步信号的干扰，一般色同步信号的相位选择与原色负载波相位相差180°。

3．彩色原理

首先要了解副载波如何携带色信号的。如图3.35所示，载波在副载波上的色信号在一周内将发生变化，这时相位表示色度，振幅表示饱和度。在图中，把色同步副载波脉冲的相位定为0度相位。彩色电视接收机使用此色信号以使其内部彩色振荡器同步，彩色电视机以副载波相对于内部振荡器的相位来决定色度。

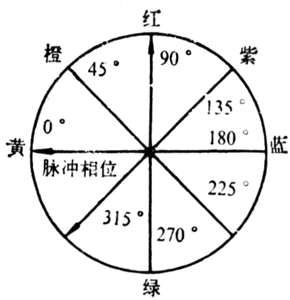


图 3.35 色彩和相位的关系

如果从同步相位0°时开始输出四分之一个周期的弧波则会产生橙色的色点，如图3.36所示。

如果把3.58MHz和7MHz组合可以划分四个相位，每个相位都代表颜色如图3.37所示。

因此我们希望得到蓝色时，只要在蓝色相位时使视频输出，需要橙色时，在橙色相位输出即可，如图3.38。

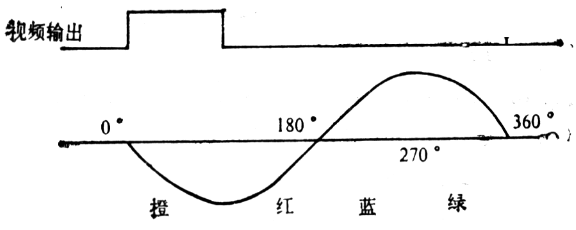



图 3.36

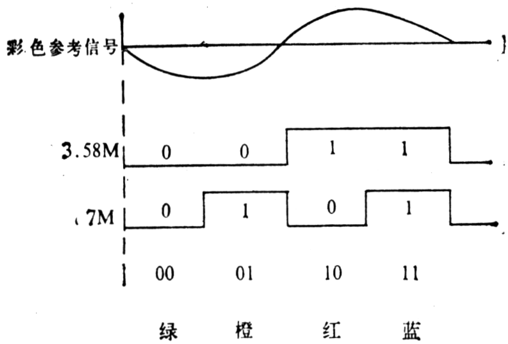



图 3.37

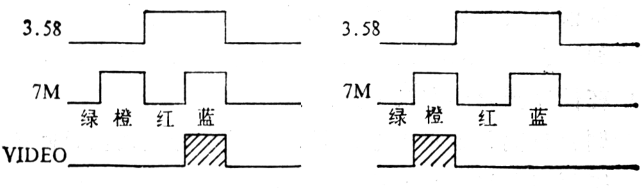



图 3.38

由于输出只为全部的四分之一，所以亮度较暗，单一色都为深色：深红、深橙、深蓝、深绿等。若相邻两色都为1时，则亮度增强而形成橙、紫、蓝、绿。

二、低分辨彩色图形

低分辨图形显示有16种颜色，显示的种类较多，因而相近颜色对应的串行显示信号间的相位差较小。移位寄存器（74LS166）工作在主机的最高频率（VID7M＝0M允许14MHz控制CP脉冲），使每个周期（1μs）移位14次，采用将移位寄存器的串行输出端反接到串行输入的方法，实行循环移位（74LS166的1和13端相连）。

一个图形点阵输出的时间与文本方式或输出一个字的时间相同，都是1.02μs，在时间上相当于3.58MHz(周期为0.28μs）彩色信号的3.5个周期，因此在图形点阵连续输入的情况下，同种颜色的编码形成的串行显示信号，当所处的位置不同时（偶数或奇数列）其相位差是不同的，两者与3.58MHz的相对相位相差3.58MHz的半个周期，因此显示的颜色也就不同。要解决这个问题，必须对奇数列（第4个周期）的点阵值进行调整，使得奇数列串行显示信号与3.58MHz的起始相位一致。因此每种颜色点阵可有两个值，一个是在偶数列位置的点阵值，另一个是奇数列位置的点阵值。取哪个值由H0来决定。

从前面表3.18中可知道IOU在图形方式下输出的SEGA、SEGB的信号是传送H0、$\overline{\text{HIRES}}$，而$\overline{\text{HIRES}}$（由SEGB传送）在低分辨图形方式下为1，在高分辨图形时为0。H0（由SEGA传送）为0表示偶数列，H0为1表示奇数列。当Vc位为0，选择字节的低4位来决定颜色，Vc位为1时选择高字节的4位

来决定颜色。请参看表3.23用二进制表示的彩色，和图3.39在低分辨图形方式Vc、SEGB、SEGA对应的信号。

表 3.23 用二进制表示彩色

| 十进制 | 十六进制 | 二进制表示 | | | | 颜色 |
|---|---|---|---|---|---|---|
| | | b3 | b2 | b1 | b0 | |
| 0 | $0 | 0 | 0 | 0 | 0 | 黑 |
| 1 | $1 | 0 | 0 | 0 | 1 | 深红 |
| 2 | $2 | 0 | 0 | 1 | 0 | 深蓝 |
| 3 | $3 | 0 | 0 | 1 | 1 | 紫 |
| 4 | $4 | 0 | 1 | 0 | 0 | 深绿 |
| 5 | $5 | 0 | 1 | 0 | 1 | 灰1 |
| 6 | $6 | 0 | 1 | 1 | 0 | 蓝 |
| 7 | $7 | 0 | 1 | 1 | 1 | 浅蓝 |
| 8 | $8 | 1 | 0 | 0 | 0 | 深橙 |
| 9 | $9 | 1 | 0 | 0 | 1 | 橙 |
| 10 | $A | 1 | 0 | 1 | 0 | 灰2 |
| 11 | $B | 1 | 0 | 1 | 1 | 深红 |
| 12 | $C | 1 | 1 | 0 | 0 | 绿 |
| 13 | $D | 1 | 1 | 0 | 1 | 浅橙 |
| 14 | $E | 1 | 1 | 1 | 0 | 浅绿 |
| 15 | $F | 1 | 1 | 1 | 1 | 白 |

形成低分辨彩色显示信号也是由显示码ROM读出的，读出的方式与文本方式一致。显示页分别从 $400 和 $800 开始，由PG2软开关决定选择其中一页。

1．2732显示码ROM图形地址分配

2732ROM 从 $800开始存放图形字模，低分辨和高分辨时的规律如下述，

**低分辨**：因低分辨显示16种颜色，采用14MHz频率移

| Vc | SEGB | SEGA |
|---|---|---|
| 1 | 1 | 0 |
| 1 | 1 | 1 |
| 0 | 1 | 0 |
| 0 | 1 | 1 |

图 3.39 低分辨图形方式下VC、SEGB、SEGA工作状态

位。图形数据 D0—D7为8位，当Vc＝0时D0—D3有效．Vc＝1时D4—D7有效，分别仅传送4位数据位。所以在H0为偶数列时，在显示码ROM中存放有效四位原码又加相应的原码值，形成8位点阵（例如原有效码为B，ROM相应地址存放BB）。

H0奇数列时，为解决在写一个图形点阵要相差3.58MHz的半个周期问题，显示码ROM中存放D0—D3或D4—D7有效四位数据循环左移两位后的码再次相加此码的值作为点阵值。

高分辨：放着原码。在H0奇数列时同样存在相差3.58MHz的半个周期问题，这一校正是由高分辨图形显示软件来完成的。

在实际电路中因显示极性、显示码ROM存放值都相应取了反码。

2．低分辨图形方式显示码ROM寻址举例

请参看图3.29可得出图3.40示意图。

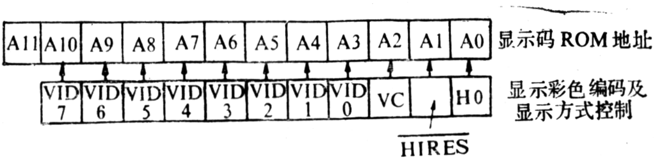
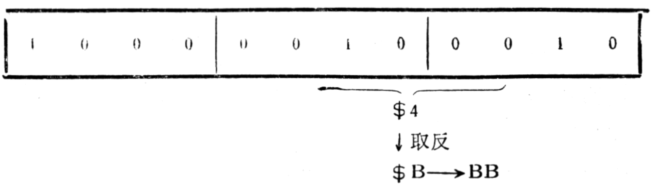


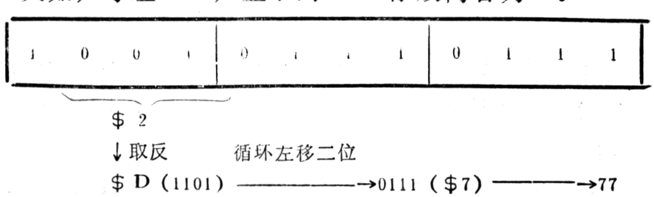

图 3.40 图形方式下ROM寻址示意图

例如，寻址0822，显示码ROM存放内容为BB。




对应图3.40可以看出此时H0＝0 为偶数列，$\overline{\text{HIRES}}$＝1为低分辨图形方式，Vc＝0为D3—D0有效。D3～D0为＄4，因显示极性取反，则为＄B，要形成8点点阵，显示码ROM需存放＄BB。

又如，寻址0977，显示码ROM存放内容为77。




对应图3.40可以看出此时H0＝1 为奇数列，$\overline{\text{HIRES}}$＝1为低分辨图形方式，Vc＝1为D7—D4有效。D7—D4为＄2，因显示极性取反，则为＄D，这时奇数列要循环左移二位成＄7，

要形成 8 点点阵，显示码ROM中需存放＄77。

三、高分辨彩色图形

彩色图形的产生是以3.58MHz的频率在屏幕上绘出点来，所以每绘一点的时间T＝1/3.58MHz＝0.28μs。用来显示的时间是40μs，每扫描一线的点数为：40÷0.28＝140(点)。

在高分辨图形方式下，屏幕上每一点代表图形暂存区中的一位，每个字节 8 位中的 7 位将显示在屏幕上，剩下的高位则用来选择该字节其它位的色彩，屏幕上每行共需40个字节的数据来显示，每一个字节的第一位（LSB）显示在屏幕的最左端，紧接着是第2位，依次下去，第8位（D7 位）不显示，接着由下一个字节来显示，一行共有 280 点，整个屏幕上共有192行。

在黑白电视机上，每点所对应的位如果是 1，则显示白点，如果是0则显示出黑点。

但在彩色电视机上，情况就不这么简单。若某位是0,，那么它相应的点仍然是黑色，但如果这位是 1，它的彩色将跟它所在屏幕上的位置有关。显示D7位用来选择两组颜色中的一组。

高分辨图形方式可产生两组不同的颜色，选择哪一组取决于D7位。显示数据D7除送IOU外，还送到PAL时序中，如果D7为0，PAL按正常的时序关系控制对信号 $\overline{\text{LDPS}}$ 和VID 7M的发送。如果D7为1，PAL控制使上述两个信号发送时间延迟70ns（即3.58MHz彩色参考信号的四分之一周期），相位相差90°，因而使原橙色点阵变成紫色，原蓝色点阵变成了绿色。

高分辨图形显示的颜色选择规律如下：

（1）偶数列点的颜色一定是黑、紫或蓝色。

（2）奇数列点的颜色一定是黑、绿或橙色。

（3）任何相邻两点都为1，将会显示白色点，这是利用彩色互补而产生的效果，即使两个点不在同一字节也是一样。

（4）每一行相邻7点的颜色由一个数据字节D6—D0决定，具体选择哪组色彩是由D7位决定。

高分辨图形显示的点阵模型也是由显示码ROM转换产生，它是在VID7—VID0控制下由ROM读出，点阵模型共8位。在此方式下移位寄存器按7MHz的频率对点阵进行移位，每次仅移其中的低7位，每位对应3.58MHz彩色基准信号的半个周期。高分辨图形的颜色也是由显示码ROM转换后再形成串行信号相对于3.58MHz的彩色基准信号的相位关系而定的。因移位脉冲频率比低分辨图形慢一倍，所以仅能产生橙、蓝、紫、绿四种颜色（除黑的），因而点阵模型较简单。

例如，寻址＄0894，显示码ROM存放内容为ED。

| | | | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|
| 1 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 0 |

＄12

↓取反

＄ED

对应图3.40可以看出此时H0＝0为偶数列，$\overline{\text{HIRES}}=0$为高分辨图形方式，D6-D0为＄12因显示极性取反为＄ED，这就是显示码ROM地址存放的内容。

### 3.5.4 彩色PAL制电路

因我国彩电采用PAL制，所以必须把原有的NTSC制彩色信号转换为PAL制信号。

NTSC制与PAL制信号的不同点可大略分为以下三部分：

① NTSC制的彩色副载波为3.58MHz，而PAL制的彩色副载波为4.43MHz。

② NTSC制采用正交平衡调幅制，即把两个色差信号分别在频率相同，相位相差90°的两个副载波上平衡调幅，把抑制掉副载波后的两个已调色差信号的正交矢量相加，得到色度信号。PAL制采用逐行倒相正交平衡调幅制，即把两个色差信号分别在频率相同，相位相差90°的两个副载波上平衡调幅，但其中一个副载波逐行倒相（主要改进NTSC制相位误差对色调的影响）。把抑制副载波后的两个已调色差信号正交矢量相加，得到色度信号。

③ 在NTSC制中色同步信号的相位是180°，但在PAL制中色同步信号的相位是受电子开关控制而逐行转换的，即从“NTSC制”时的135°变为“PAL制”时的225°。

根据以上几点，彩色PAL制电路把原NTSC制彩色信号进行分解，按PAL制重新调制、组合，如图3.41所示。

一、彩色信号分解电路

因NTSC制的色信号是相对于3.58MHz的相位而定，必须把原彩色信号分解出来，重新再编码。分解电路主要由74LS164（8位并行输出串行移位寄存器）、74LS175（带清除六/四D触发）器组成。

74LS164的B端接高电平，A端输入为串行点阵信号，时

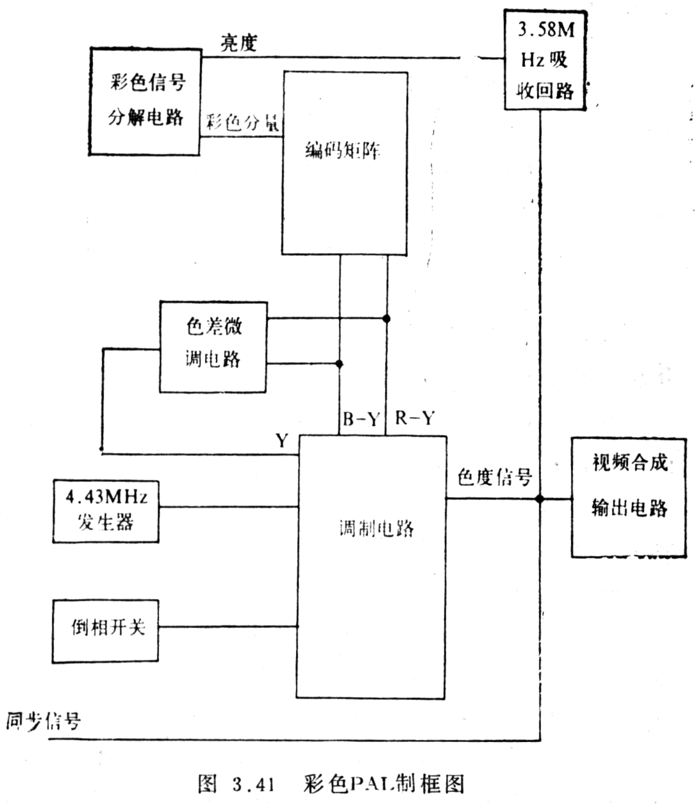



图 3.41 彩色PAL制框图

钟频率14MHz，输出端Q7直接作为亮度信号输出，Q6,Q5,Q4,Q3四个输出端并行接到 74LS175 的输入端。在低分辨图形方式下，彩色信号是由每个字节的前或后四个位来决定的，

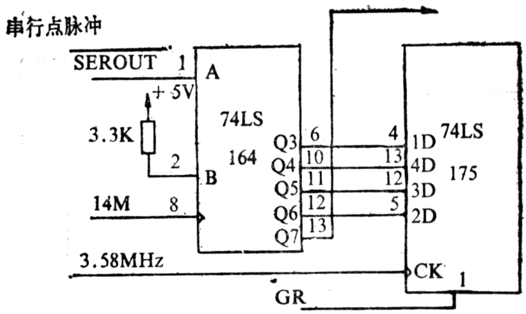



图 3.42 彩色信号分解电路

并代表了颜色的分量，分别以14MHz的频率移入Q6，Q5，Q4，Q3 。而74LS175的CK脉冲为 3.58MHz，周期是14MHz的四倍，当Q6，Q5，Q4，Q3输出都有信号，并有GR信号作用时，把这四个颜色分量信号并行输入74LS175，使得调制后的色信号与亮度信号在时序上完全匹配。

二、3.58MHz吸收回路

主要由1/2 74LS74和L5，C36组成吸收回路。

74LS74的13端平时为高电平，并可通过一个小开关接地。当不需要显示彩色时，接通小开关，这时74LS74的第 9 脚为0电平，Q4截止。当需要彩色显示时，将小开关断开，74LS74的13脚CLR为高。此时，74LS74由 $\overline{\text{SYNC}}$ 将触发器置“1”，Q 端为高，同时由L5，C36组成的3.58MHz吸收回路也相应作用。这就把原NTSC制的3.58MHz副载频率滤掉。

三、色信号调制电路

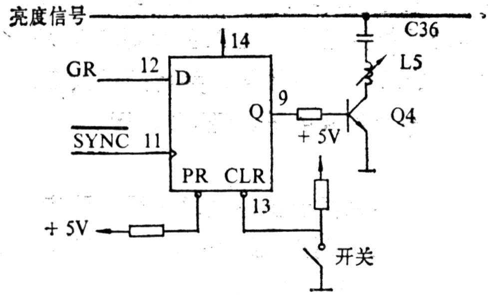



图 3.43　3.58MHz吸收回路

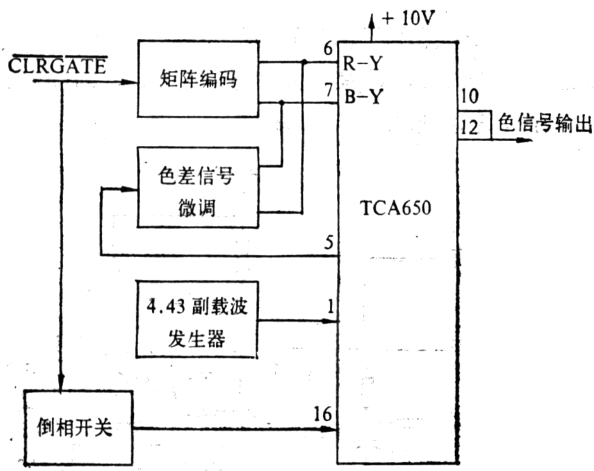



图 3.44　色信号调制框图

主要由TCA650调制器、74LS74形成的倒相开关电路、4.43MHz副载波频率发生器、矩阵编码电路组成。

原NTSC制的颜色分解分量由74LS175输入并按PAL制的彩色编码进行线性组合，在Q6的发射极形成B-Y色差信号，集电极形成R-Y色差信号，并直接送入TCA650。TCA650在5脚送出一个直流电平，经W1，W2微调控制R-Y，B-Y色差信号。

$\overline{\text{CLRGATE}}$是色同步脉冲选通信号，脉宽为4μs，周期为64μs，通过Q5、Q6直接加到B-Y，R-Y两色差信号上。

由Y2,Q7,C41，R43组成4.43MHz振荡电路作为PAL制副载波的频率送入TCA650。

$\overline{\text{CLRGATE}}$通过74LS74形成二分频作为调制器副载波相位倒相开关。

TCA650把B-Y，R-Y两色差信号调制在4.43MHz副载波上，相加形成PAL制色度信号，由10脚、12脚输出。

四、视频信号合成电路

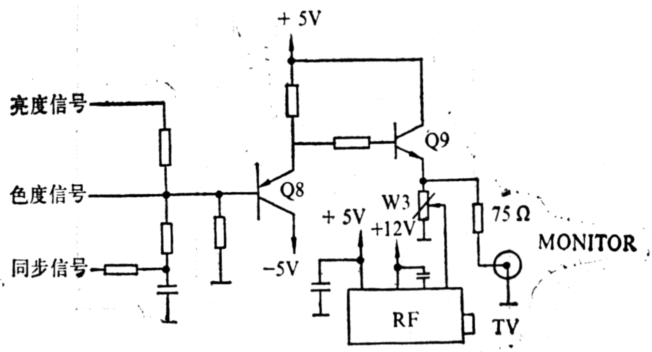



图 3.45 视频信号合成电路

如图所示，组合输入有三部分：一是通过74LS164的Q7输出的视频点阵信号，即亮度信号。二是由 TCA650 输出的 PAL 制色度信号。三是同步信号$\overline{\text{SYNC}}$信号。

三个输入信号经Q8,Q9二级射极跟随，最后形成PAL制视频信号，可通过75Ω接在标准的PAL制彩色或黑白显示器上，Q9的发射极直接接RF调制器由RF输出射频信号，可直接连接家用彩色或黑白电视机。

## 3.6 键盘工作原理

### 3.6.1 键盘的读过程

通过键盘编码器和2K键盘ROM，可产生128个字符的编码，也就是说ASCII码中所指定的字符都可以由键盘输入获得。从执行机器语言的角度上来看，要得到键盘上某个键的字符编码，是通过读某个存储器专用单元的内容而实现的。这些专用单元的地址及功能如下表。

**表 3.24 键盘存储单元**

| 十六进制 | 十 进 制 | 单 元 内 容 说 明 |
|---|---|---|
| $ C000 | 45152, －16384 | 键盘数据及选通单元 |
| $ C010 | 49168, －16368 | 键按下标志及清除选通单元 |

表中给出三种不同形式的单元地址。16进制地址用于汇编语言中，10进制地址用于APPLE SOFT BASIC语言中，负数用于整数BASIC中（整数BASIC中大于32767 的地址用其

补码，其补码值用实际值减去65536得到）。

用程序读键盘存储单元，就可以得到最后按下键的键码。$ C000单元的低七位是当前按下键的字符码，最高位是选通位。在BASIC程序中用PEEK命令来取得这一状态信息，若取得值大于等于128，表示键已按下，若小于128，表示无键按下。

当某键按下时，键盘数据及选通单元（$ C000）的最高位为1，此位状态一直保持到读或写$ C010单元（键按下标志及清除选通单元）为止。$ C010单元包括键按下和清除选通开关两部分。由于此单元清除选通开关功能是由软件来实现的（即对此单元进行读或写操作），因而也叫软开关。无论读或写此单元，这一开关功能都会使键盘数据及选通单元（$ C000）的选通位复位。因而当程序即要判断是否有键按下，又要看脉冲选通位是否为高，必须首先读$ C000，然后再读$ C010，否则脉冲选通位将被复位。当选通单元清除后一直保持为低，直到又有键按下。在选通位复位而还没有另一键按下时键盘数据没有变化，因而仍可读此键盘数据。

### 3.6.2 键对应的ASCII码表

表中有些键如CONTROL，SHIFT，CAPSLOCK单独使用时并不产生ASCII码，而与其它ASCII键同时按下时产生另一些ASCII码（有些保持原来的ASCII码）。RESET键直接连到主机上，它和CONTROL键同时按下产生复位。

**表 3.25 键对应的ASCII码表**

| 键符 | Normal | Shift | Control | both |
|---|---|---|---|---|
| ) 0 | 30 | 29 | 30 | 29 |
| ! 1 | 31 | 21 | 31 | 21 |
| @ 2 | 32 | 40 | 32 | 40 |
| # 3 | 33 | 23 | 33 | 23 |
| $ 4 | 34 | 24 | 34 | 24 |
| % 5 | 35 | 25 | 35 | 25 |
| ︿ 6 | 36 | 5E | 1E | 1E |
| & 7 | 37 | 26 | 37 | 26 |
| # 8 | 38 | 2A | 38 | 2A |
| ( 9 | 39 | 28 | 39 | 28 |
| — - | 2D | 5F | 2D | 1F |
| + = | 3D | 2B | 3D | 2B |
| ¦ 、 | 5C | 7C | 1C | 1C |
| { [ | 5B | 7B | 1B | 1B |
| } ] | 5D | 7D | 1D | 1D |

续表

| 键 符 | Normal | Shift | Control | both |
|---|---|---|---|---|
| : ; | 3B | 3A | 3B | 3A |
| " ' | 27 | 22 | 27 | 22 |
| ~ ˋ | 60 | 7E | 60 | 7E |
| < , | 2C | 3C | 2C | 3C |
| < . | 2E | 3E | 2E | 3E |
| ? / | 2F | 3F | 2F | 3F |
| Test | 16 | 16 | 16 | 16 |
| A | 61 | 41 | 01 | 01 |
| B | 62 | 42 | 02 | 02 |
| C | 63 | 43 | 03 | 03 |
| D | 64 | 44 | 04 | 04 |
| E | 65 | 45 | 05 | 06 |
| F | 66 | 46 | 06 | 06 |
| G | 67 | 47 | 07 | 07 |
| H | 68 | 48 | 08 | 08 |
| I | 69 | 49 | 09 | 09 |
| J | 6A | 4A | 0A | 0A |
| K | 6B | 4B | 0B | 0B |
| L | 6C | 4C | 0C | 0C |
| M | 6D | 4D | 0D | 0D |
| N | 6E | 4E | 0E | 0E |
| O | 6F | 4F | 0F | 0F |

续表

| 键 符 | Normal | Shift | Control | both |
|---|---|---|---|---|
| P | 70 | 50 | 10 | 10 |
| Q | 71 | 51 | 11 | 11 |
| R | 72 | 52 | 12 | 12 |
| S | 73 | 53 | ϕ3 | ϕ3 |
| T | 74 | 54 | ϕ4 | ϕ4 |
| U | 75 | 55 | ϕ5 | ϕ5 |
| V | 76 | 56 | ϕ6 | ϕ6 |
| W | 77 | 57 | ϕ7 | ϕ7 |
| X | 78 | 58 | ϕ8 | ϕ8 |
| Y | 79 | 59 | ϕ9 | ϕ9 |
| Z | 7A | 5A | ϕA | 1A |
| 中文 | 1F | 1F | 1F | 1F |
| 西文 | 11 | 11 | 11 | 11 |
| F1 | 01 | 01 | 01 | 01 |
| F2 | 0C | 0C | 0C | 0C |
| F3 | 17 | 17 | 17 | 17 |
| F4 | 14 | 14 | 14 | 14 |
| F5 | 06 | 06 | 06 | 06 |
| ESC | 1B | 1B | 1B | 1B |
| TAB | 09 | 09 | 09 | 09 |
| Quit | 03 | 03 | 03 | 03 |
| Return | 0D | 0D | 0D | 0D |
| 空格 | 20 | 20 | 20 | 20 |
| ← | 08 | 08 | 08 | 08 |
| ↑ | 0B | 0B | 0B | 0B |
| ↓ | 0A | 0A | 0A | 0A |
| → | 15 | 15 | 15 | 15 |

### 3.6.3 键盘硬件工作原理

键盘电路如图3.46、图3.47所示，主要由键盘矩阵，KB3600扫描式编码器，键盘ROM三部分组成。

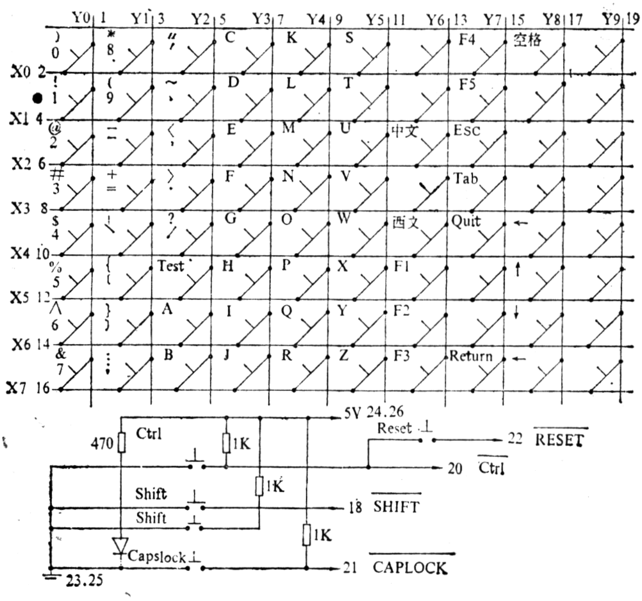


图 3.46 键盘连接图

键盘是按行列方式排列的键开关点阵，并通过26线扁平电缆线直接连到KB3600的X0～X7，Y0～Y9连线上，KB3600的AKD信号有效（高电平）表示有键按下，8ms后输出KSTRB键盘选通信号（高电平）并送入IOU。软件上通过读相应的软开关地址，从MD7标志位来判断键的状态。KB

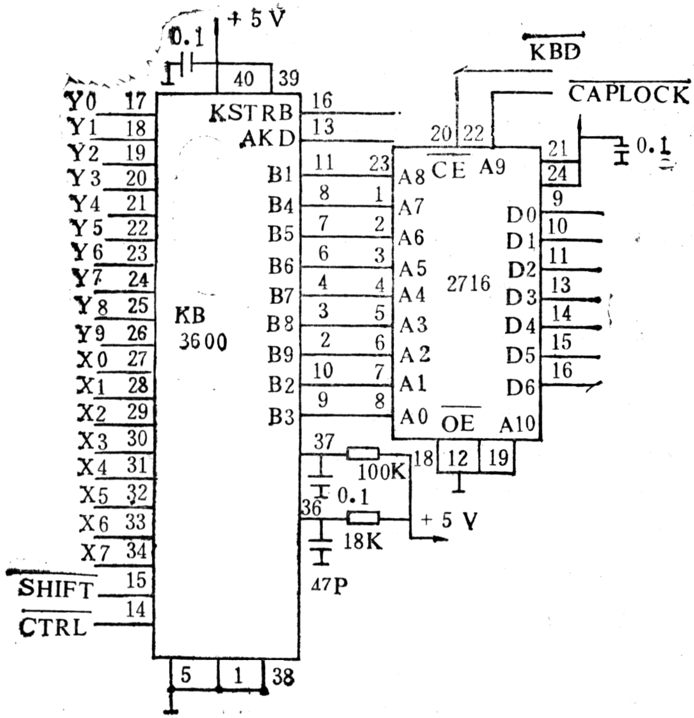



图 3.47 键盘接口连接图

3600将对按下的键进行编码，B1～B9 输出直接连接键盘ROM地址线A0～A8。当软件读＄C000时（键盘数据及选通单元）MMU 的 $\overline{KBD}$（键盘数据使能）为低信号并直接控制键盘 ROM 的$\overline{OE}$ 使能信号，从而使键盘 ROM 转换成的ASCII码送到地址线MD0～MD7，在$\phi 0$的下降沿由 CPU 读取。

一、KB3600矩阵编码电路

KB3600为扫描式编码器，由 9 个X输出和10个Y输入形成矩阵，X0～X8，Y0～Y9直接连接键盘并一一对应。当某键按下时，即将相应的X线和Y线连接起来。

KB3600中包含了寻找按键时对X和Y 序列计 数 的计数器，这些计数器由内部时钟讯号推动，频率约为 90kHz。当按键时，一个X输出将和一个Y输入连接，而扫描过 Y 输入后即可检测出按键，随后，KB3600将检查SHIFT及CONTROL键输入。

KB3600的扫描过程如图3.48。

计数器顺序输出X0～X8，并首先对Y0 扫描，如没有与Y0相连接的键按下，则当X计数到X8时，将增加Y计数器为Y1，并重新由X计数器输出顺序对Y1扫描，以此类推。

当扫描测到某一按键后就停止扫描，AKD（键按下）信号输出为高电平，然后KB3600将等8ms的选通延迟(为避免由开关合上时颤动所造成的多余字母的问题)，输出KSTRB（键盘选通）高电平有效送入IOU 软开关。KB3600 同时对扫描到的键予以编码，并将编码送到B1～B9输出端。

二、KB3600矩阵的编码

一个键按下可产生四个地址，由SHIFT键和CONTROL键来决定四个地址中的一个。

三、KB3600引脚图

| 管脚信号 | 功能 |
|---|---|
| B1～B9（输出） | 数据输出位，B1是最高位,B9是最低位 |
| X0～X8(输出) | 键盘行扫描位 |
| Y0～Y9（输入） | 键盘列扫描位 |

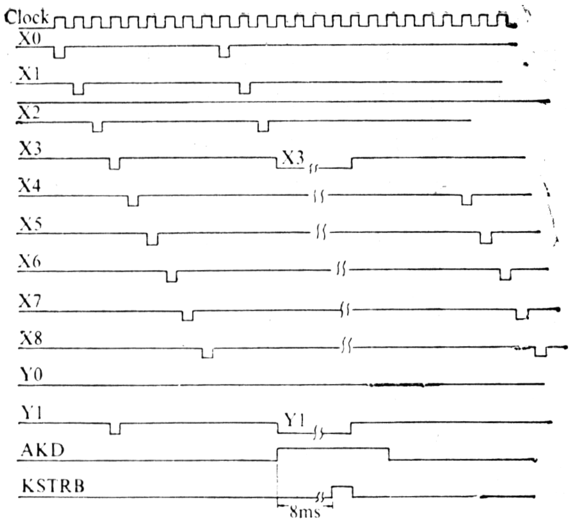



图 3.48 键盘扫描波形示意图(以键 3, X3Y1为例)

| | |
|---|---|
| SHIFT(输入) | SHIFT键输入 |
| CTRL (输入) | CONTROL键输入 |
| AKD (输出) | 键按下输出 |
| KSTRB(输出) | 数据选通输出信号，此时B1～B9信号有效 |
| OSC (输入) | 由外电路RC网络来决定 KB3600 内部时钟发生器的频率 |
| $\overline{\text{MCLR}}$ (输入) | 总清信号，只是加电时使此信号为低并持续1ms左右 |

四、键ROM分配

电路上用2716(2KB) 作为键盘ROM，它不占用系统内

表 3.26　KB3600输出端码表

| B9～B1<br>输　出 | X0 | X1 | X2 | X3 | X4 | X5 | X6 | X7 |
|---|---|---|---|---|---|---|---|---|
| Y0 | 000～003 | 028～02B | 050～053 | 078～07B | 0A0～0A3 | 0C8～0CB | 0F0～0F3 | 118～11B |
| Y1 | 004～007 | 02C～02F | 054～057 | 07C～07F | 0A4～0A7 | 0CC～0CF | 0F4～0F7 | 11C～11F |
| Y2 | 008～00B | 030～033 | 058～05B | 080～083 | 0A8～0AB | 0D0～0D3 | 0F8～0FB | 120～123 |
| Y3 | 00C～00F | 034～037 | 05C～05F | 084～087 | 0AC～0AF | 0D4～0D7 | 0FC～0FF | 124～127 |
| Y4 | 010～013 | 038～03B | 060～063 | 088～08B | 0B0～0B3 | 0D8～0DB | 100～103 | 128～12B |
| Y5 | 014～017 | 03C～03F | 064～067 | 08C～08F | 0B4～0B7 | 0DC～0DF | 104～107 | 12C～12F |
| Y6 | 018－01B | 040～043 | 068～06B | 090～093 | 0B8～0BB | 0E0～0E3 | 108～10B | 130～133 |
| Y7 | 01C～01F | 044～047 | 06C～06F | 094～097 | 0BC～0BF | 0E4～0E7 | 10C～10F | 134～137 |
| Y8 | 020～023 | 048～04B | 070～073 | 098～09B | 0C0～0C3 | 0E8～0EB | 110～113 | 138～13B |
| Y9 | 024～027 | 04C～04F | 074～077 | 09C～09F | 0C4～0C7 | 0EC～0EF | 114～117 | 13C～13F |

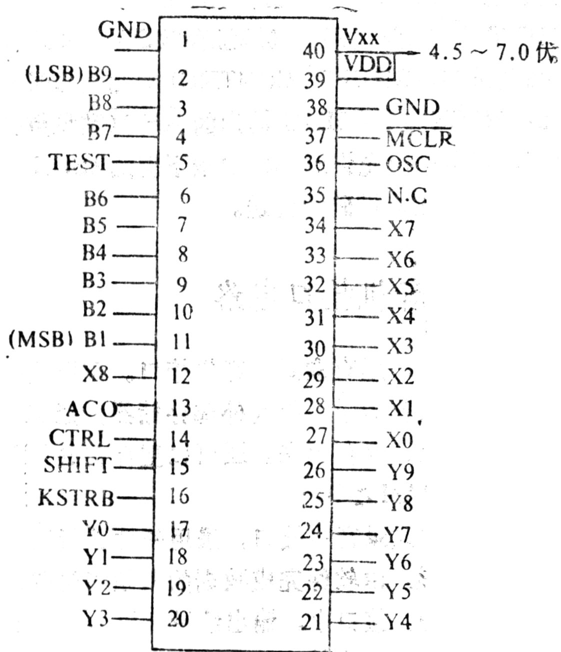



图 3.49 KB3600引脚图

存地址，它的作用是把 KB3600输出的矩阵编码转换成规定的ASCII码。实际上只用了1K地址，2716的A10信号已接地。ROM中的000～1FF放着大写字母及控制字，从200～3FF放着小写字母、大写字母及控制字。由键盘直接连的$\overline{\text{CAPSLOCK}}$(锁定键)信号接到2716的A9端，当$\overline{\text{CAPSLOCK}}$为低时选地址＄000～＄1FF，这时产生大写字母及控制码，当$\overline{\text{CAPSLOCK}}$为高时选地址＄200～＄3FF，这时可产生大、小写字母及控制码。每组X、Y连线根据CONTROL和SHIFT

键的状态共占ROM 4个单元：00地址存放字符码，01地址存放SHIFT同时按此键码，10地址存放CONTROL同时按此键码，11地址存放SHIFT、CONTROL与此键同时按下的键码。2716的$\overline{OE}$端是由MMU输出的$\overline{KBD}$(键盘数据使能）信号控制，低电平时允许2716输出按下键的ASCII码送入总线MD0～MD7，完成键码的传送。

## 3.7 盒式录音机接口电路

在CEC-I上，配有盒式录音机接口。利用该接口可将普通的盒式录音机作为学习机的外部存储器，把RAM中的信息记录在磁带上，保存起来。还可以把存在磁带上的程序或数据重新装入RAM之中。

CEC-I的盒式录音机接口，采用硬件进行信号电平匹配，波形的整形。由软件完成数据的调制和解调，进行数据记录格式的管理。接口中，输出给录音机的信号由IOU的软开关CASSO产生，并由输出端CASSO输出。IOU输出的信号经电阻R11和R12构成的电阻网络分压后，作为给录音机话筒输入（MIC）的录音信号，将调制信号记录在磁带上。读出信息时，录音机的耳机插孔（EAR）输出信号，作为接口的输入信号，输入信号经运算放大器U18判别整形后，送到数据选择器U20的输入端I0，读＄C060单元时，就可以对当前录音机输出信号进行采样。

录音机接口信号要求：

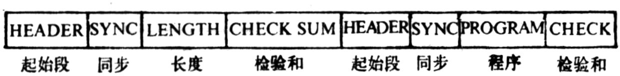
输入信号：录音机的耳机插孔（EAR）输出信号峰-峰电压值应不小于1V，输入阻抗约为12k。

输出信号：给录音机话筒输入（MIC）的输出信号约为25mV，输出阻抗约为100Ω。

数据录制在磁带上的单元模块称为记录。每个记录由引导段、同步位、数据段和检查字组成。二进制文件或机器码文件都是由一个记录组成。BASIC程序文件由两个文件组成，第一个记录数据段的内容为BASIC 程序长度，第二个记录的数据段才是BASIC程序本身。文件格式见图3.50。




（A）




（B）

图 3.50 盒式磁带格式

注：A——二进制文件或机器码

B——BASIC程序

图3.51给出了记录中各部分信息的波形。在引导段，每位由周期为1300μs的对称方波表示，即引导段是一段频率约为770Hz的方波。同步位由宽度为200μs的正方波（负方波）和宽度为250μs的负方波（正方波）组成。每一位“0”由频率为2000Hz方波的一个周期表示，记录一位“0”需500μs。每一位“1”由频率为1000Hz的方波的一个周期表示，记录一位“1”需要1000μs。在盒式录音机接口中，随机数据的平均

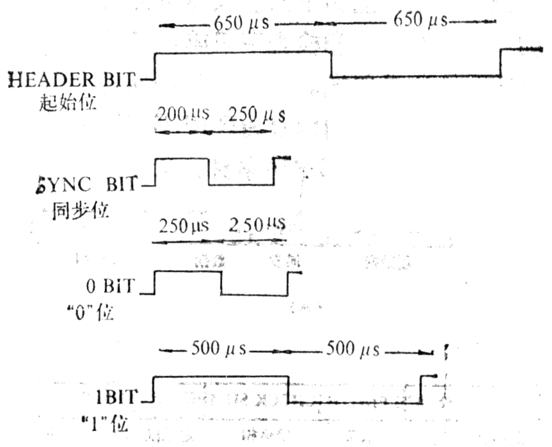



图 3.51 盒式磁带位时间关系图

传输速率为1333位/秒。

在数据记录中，首先记录低地址的数据，对于每个字节，首先记录最高位。

在写数据时，按照文件记录格式，不断地改软开关CASSO的状态，在其输出端得到所要求的波形，实现数据信号调制。改变软开关CASSO的状态，只需访问单元＄C020即可。在写数据过程中，程序按照引导段、同步位、数据段的信号调制定义、以不同的时间间隔触发软开关CASSO，得到所需要的频率的信号输出。IOU在程序的控制下，按照记录格式和数据的内容，依次输出各种频率的调制信号。将这些调制信号录在磁带上，写数据的工作就完成了。

加电或复位时，对软开关CASSO不置初值，同时也不能读出它的状态。在开始记录时，CASSO处于随机状态。不过，这并不影响数据记录的产生，仅仅是产生的输出波形和图中表示的正好相反而已，这并不影响对记录的信号进行解调。

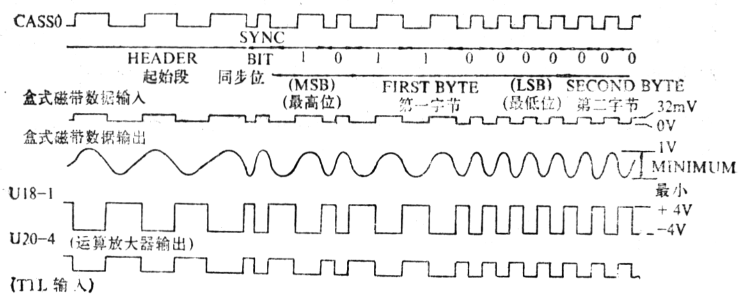



图 3.52 盒式磁带波形

在读回数据时，录音机的耳机插孔（EAR）和主机板上的“CASSOUT”连接，录音机输出信号经C15耦合后，再由R14和R15将信号衰减一半，然后送到运算放大器U15的反相输入端。信号经过录音机后，是否被反相，并不影响解调的正常进行。因为解调时，仅根据信号脉冲的宽度来判别，而不管脉冲的极性。

对输入信号的整形由U15完成。利用U15内的一个运算放大器构成过零检测器。当盒式录音机输出信号的峰-峰值为1V时，该检测器仍能正常工作。当输入信号变化时，检测器的输出在+4V和-4V之间摆动。

当U18—1为－4V时，电阻R18限制U20输入端的电流，R18和U20内输入钳位二极管将U18输出的信号转换成TTL电平。除了信号的极性外，此刻，从录音机读回的信号已恢复成CASSO的输出信号了。

现在，再看一下，录音机输出信号整形后，是怎样经U20进入数据总线。访问单元＄C060时，就可以从数据总线的D7上取得当前信号的状态。监控中，进行解调的子程序每12.8μs访问＄C060单元一次。判别D7的值是否改变。通过测量两次改变的时间间隔，子程序判别记录中的起始段、同步位、以及“0”、“1”数据，从而实现对录音机输出信号的解调。

## 3.8 游戏杆接口电路

### 3.8.1 游戏开关

在游戏接口电路中，有三个开关量的输入称为游戏开关SW0、SW1、SW2。它们都接到数据选择器U20的输入端。在这里，地址＄C06×的译码信号作为U20的使能信号，地址A0—A2作为选择控制。根据地址A0—A2的不同组合，U20可以选择某一个输入作为输出。SW0、SW1、SW2分别接在U20的I1、I2和I3，读取SW0—SW2状态的地址如表3.27所示。

游戏开关的典型接法如图3.53。

这是以输入SW0为例，对SW1和SW2可以采用同样的方法。

当开关K未被按下时，电阻R25将SW0拉为低电平。若

**表 3.27 读游戏开关地址表**

| 地 址 | 游戏开关 |
|---|---|
| $C061<br>$C069 | SW0 |
| $C062<br>$C06A | SW1 |
| $C063<br>$C06B | SW2 |

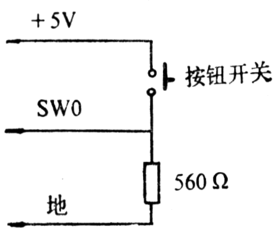



图 3.53 游戏开关接法(以SW0为例)

此刻访问 $C061，则可以从数据线上读得D7＝0。当开关 K 被按下时，SW0被接到 +5V，若访问 $C061，则可以从数据线上读得D7＝1。这样，就可以测出SW0的状态。

### 3.8.2 游戏摇杆

在游戏接口中，有 4 路模拟量输入，它们是游戏摇杆输入。这 4 路输入分别接到时基电路U19的 4 个输入端上。U20是时基电路NE558，它由 4 个独立的部分组成，每部分都有自己的触发输入、定时输入和输出。另外，每部分还有两个

输入端在内部连在一起，它们是$\overline{\text{RESET}}$和控制电压。在此处，RESET被接到+5V，控制电压也未被使用，但它能影响到内部的阀值电平，故接电容C22旁路。各部分的触发输入信号连接在一起，接到地址＄C07×译码信号上。

首先看一下，558中一个部分的工作过程，其电路的接法如图3.54。

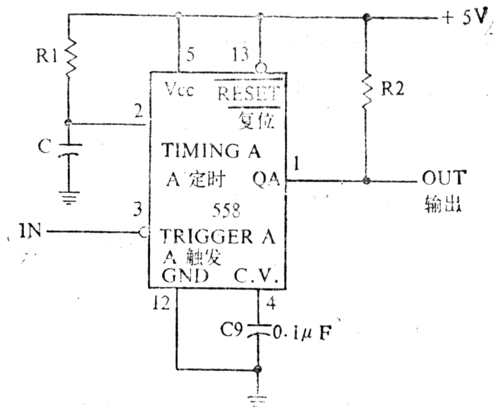



图 3.54　558中部分接线图

在NE558中，输出级是集电极开路，这样在输出端需接提拉电阻R2。平常，输出端为低电平，此时片内有一晶体管，在定时输入端和地之间构成通路。当触发输入有一负跳变信号，时基电路的输出变为高电平，定时输入端到地的通路断开。开始通过电阻R1对电容C充电。当定时输入端的电压达到某一阀值时，时基电路输出变为低电平，定时输入端对地的通路重新构成。时基电路输出端维持高电平的时间正

比于R1C值。

一旦时基电路被触发，触发信号对电路的工作不再产生影响，除非输出端已经变为低电平，才能进行下一次的触发。

在游戏接口中，每一路摇杆输入都是通过一个150kΩ的电位器接到 +5V 。摇杆的电位器和主板的定时电阻作为时基电路的充电电阻，其作用和图3.54中的R1类似。时基电路输出的正脉冲宽度由6502来测量，地址＄C07×的译码信号作为时基电路558的触发信号。558的 4 个输出分别接在数据选择器U20的I4—I7上。对这 4 路输出状态的读取方法和SW类似。读取这 4 路输出状态的地址如表3.28所示。

表 3.28 读摇杆信号地址表

| 地 址 | 摇杆信号 |
|---|---|
| ＄C064<br>＄C06C | PDL0 |
| ＄C065<br>＄C06D | PDL1 |
| ＄C066<br>＄C06E | PDL2 |
| ＄C067<br>＄C06E | PDL3 |

对于558的每一部分时基电路，其定时电容都为 0.022μf，定时电阻由主板上100Ω 的电阻和摇杆中的电位器串联而成。摇杆中的电位器阻值一般为150k，这样，可以得到时基电路

输出的最宽的正脉冲宽度为：

$$(150k+100)\Omega \times 0.022\mu f \doteq 3.3ms$$

最窄的正脉冲宽度为：

$$100\Omega \times 0.022\mu f = 2.2\mu s$$

主板上的100Ω电阻的作用在于保证外部短路或者摇杆电位器调至零时，时基电路仍能正常工作。

上面讨论了时基电路，将摇杆的电阻值转换成TTL电平脉冲信号的过程。时基电路输出的脉冲宽度和电阻成正比，只要测出脉冲宽度，就可以得到摇杆的相对位置。

监控程序中，有一个子程序可测出时基电路输出的脉冲宽度，其入口地址为＄FB1E。在此子程序中，摇杆号放在X寄存器中，执行该程序后，首先访问＄C070，产生触发时基电路的信号，清Y寄存器为0，然后作约为5μs的延时。延时完毕，按X的值读摇杆的输出状态。若D7＝0，则退出子程序，否则Y加1，然后再查是否溢出。若溢出，则Y减1后，退出子程序，否则再做10.8μs的延时。延时结束后，重复上述过程。若Y＝0，则摇杆电位器阻值很小，输出正脉冲宽度小于5μs，将电位器阻值调至零时，是可以做到的。若Y＝255，这时测到的脉冲宽度将大于等于下面的值：

$$255 \times 10.5 \doteq 2.6ms$$

但将电位器调至150kΩ时，输出脉冲宽度可达3.3ms，故Y＝255也是可以达到的。这样，摇杆所处的不同位置，可以用0至255来表示。

有一个问题需要注意，在进行多路摇杆检测时，测完一路以后，必须进行延迟，才能开始检测第二路。这是由于时基电路的特性所造成的。时基电路在其输出变为低电平以

前，不会响应触发信号。必须保证时基电路各部分都结束延时，才能重新触发。因此，两次采样检测的触发信号之间间隔不得小于4ms。

## 3.9 扬声器接口电路

在学习机的机盒内，有一只0.25W8Ω 的扬声器。在 IOU 内的一个软开关控制下，扬声器可以发出各种响声。IOU 对扬声器的控制输出端是SPKR，它输出的信号经电容 C31 和 R26耦合，加到Q3的基极。二极管CR2为 C31 提供放电回路。Q3是达林顿三极管，它放大的信号经电阻R28分压后，驱动扬声器。电容C32对驱动扬声器的信号作积分，并在Q3截止时，吸收扬声器线圈电感产生的部分能量。

控制扬声器的软开关 SPKR，对应的地址为 $C03×，该软开关有两个状态："0"和"1"。对于输出端SPKR，分别输出高电平和低电平。每当访问 $C030时，软开关的状态翻转一次，即状态由"1"变为"0"或者由"0"变为"1"。要让扬声器发出可以听到的响声，就需要有一个持续一定时间长度，其频率在音频范围内的信号去驱动扬声器。信号持续的时间长短决定发出响声的长短，声音的音调取决于信号的频率。

若要得到某种音调的声音，首先要计算好该音调的频率和周期。编制程序，进行半周期时间长度的延迟。每当半个周期时间延迟结束时，对地址 $C030访问一次，使软开关状态翻转一次，然后再进行半周期的延迟。将这种操作循环进行下去，循环上面操作的时间就是扬声器发出所要音调响

声的时间长度。

## 3.10 软盘驱动器接口电路

中华学习机上配有软盘接口电路。利用该接口可以连接一个软盘驱动器，可以从磁盘读入DOS操作系统，使用磁盘作为系统的外部存储器。软盘能在系统运行时，提供辅助存储能力，不断更换 RAM 的数据，使系统的信息存储量大大超过内存的容量，从而提高系统的处理能力。

软盘驱动器接口电路由三部分组成：固化引导程序的ROM；控制逻辑；读写数据转换电路。中华学习机的软盘驱动器接口使用6号扩展槽口。

ROM：固化着DOS BOOT0，共 256 个字节。该程序存放在输入输出空间＄C600～＄C6FF 内。启动软盘接口卡时，从＄C600 开始执行引导程序，该程序从磁盘的 0 轨0区开始读256个字节，并放入＄0800～＄08FF，即装入DOS 的BOOT1。然后再跳转执行BOOT1，继续 DOS 的引导。该程序固化在U32中，存放在U35的内部地址＄4600～＄46FF中。

控制逻辑由U41(LS259) 及相应的门电路组成，主要功能有：使能及选择驱动器，提供步进脉冲控制驱动器内步进电机；产生写请求信号；控制读／写数据调制解调电路的工作方式。

U41是8位可寻址锁存器，利用地址总线的A3A2A1作为U41的地址输入，由 000到111，可选择锁存器 Q0～Q7，A0接到数据输入 D0，用$\overline{\text{DIVSEL}}$信号（即地址C0E×的译码信号）作为输入使能信号，由$\overline{\text{RES}}$作为U41 的清除信号。8

个锁存器的输出分别作如下控制：

Q0～Q3：作为驱动步进马达的脉冲输出。

Q4：驱动器使能信号，当Q4为高时，允许驱动器工作，该信号输出后，经时基电路555做秒级的延时以后，控制开启驱动器的主电机，提供读/写数据调制解调电路的工作电源，并对U42（LS174）提供清除信号。在写数据时，根据Q4产生写请求信号。

Q5：驱动器选择信号。当Q4为高时，Q5为低选择驱动器1（该接口电路可以连接两个驱动器，在这里仅使用驱动器1，故仅考虑接一个驱动器的信号输出）。

Q6、Q7：读/写数据转换电路的工作方式控制信号。

表 3.29

| Q6 | Q7 | 读/写转换电路状态 |
|---|---|---|
| 0 | 0 | 转换读盘信号 |
| 0 | 1 | 调制写盘数据 |
| 1 | 0 | 检测写保护标志 |
| 1 | 1 | 装入写盘数据 |

控制逻辑的8位输出信号，是通过访问＄C0E0～＄C0EF这16个单元实现的。各个输出信号的状态与访问地址的对应关系如表3.30。

读/写转换电路由移位寄存器U39，PROMU40和六D触发器U42以及门电路构成。在Q6、Q7的控制下，有4种工

表 3.30

| 访问地址 | 用　　途 | |
|---|---|---|
| $C0E0 | phase 0 off （定位） | 步进马达控制位址 |
| $C0E1 | phase 0 on （定位） | |
| $C0E2 | phase 1 off （定位） | |
| $C0E3 | phase 1 on （定位） | |
| $C0E4 | phase 2 off （定位） | |
| $C0E5 | phase 2 on （定位） | |
| $C0E6 | phase 3 off （定位） | |
| $C0E7 | phase 3 on （定位） | |
| $C0E8 | power down（磁盘机 off） | |
| $C0E9 | power up （磁盘机 on） | |
| $C0EA | select 1 （选1号磁盘机） | |
| $C0EB | select 2 （选2号磁盘机，未用） | |
| $C0EC | Q5＝0 | |
| $C0ED | Q6＝1 | |
| $C0EE | Q7＝0 | |
| $C0EF | Q7＝1 | |

作方式，该电路将写磁盘的数据进行并串转换，调制以后写入磁盘，读数据时，将从磁盘读出的信号解调，经串并转换后，读到内存。

为了便于信号从磁盘上读出，保证解调的正确性，对写入磁盘的数据有如下要求：

1．最高位必须为“1”。

2．连续“0”的个数不得超过两个，每个字节最多出现一组连续的两个“0”。

对数据的编码由DOS完成，读/写数据转换电路在解调时利用了编码的特点。

写数据之前，首先要检查一下，驱动器中的磁盘，是否有写保护。置Q6、Q7为“10”，这时由U40和U42构成的时序控制器控制U39作右移操作，将驱动器输出的写保护标志移入U39，检测U39寄存的数据，若D7=1，则有写保护不能进行写操作，若D7=0，则可以进行写入操作。

写数据时，先置Q6Q7为“11”，将DOS编码后的数据6/2 GCR (Group Code Recording) 码送入U39内。再将Q6 Q7置成“10”，时序控制器进入写数据状态。这时转换电路以系统中间时钟Q3作为工作时钟。每8个周期左移U39一位，对写数据作并串转换，U39的QA为串行输出，时序电路根据QA的状态再进行信号调制。当QA=1时，时序控制器控制U42的Q0状态反转一次，即写数据输出端状态反转一次。当QA=0时，U42的Q0状态保持不变，这样经过调制的信号、各位之间间隔为4μs，当数据为“1”时，信号状态跳变一次，其情形如图3.55。

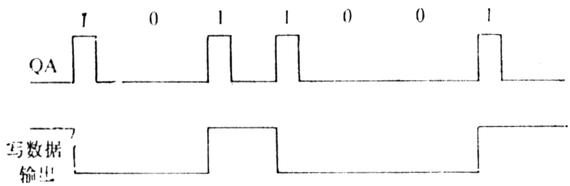



图 3.55

读数据时，置Q6Q7为“00”，时序控制器处于读状态，若读数据输入端，从磁盘上读出的信号无脉冲信号，即无表示

"1"的调制信号输入，时序电路处于等待状态，等待表示"1"的信号。当输入信号有脉冲输入时，信号的负跳沿触发时序电路，开始进行8位串行调制数据解调转换。首先将移位寄存器U39清"0"，将"1"经U39的Lin端左移，进入移位移寄存器U39。每过8个周期，若无脉冲信号，即表示"0"的信号输入，时序电路就左移一个"0"进入U39。在解调过程中，输入端表示"1"的脉冲信号，不仅表示一位数据状态，还作为串行数据的定位信号。进行解调的时序电路，根据表示"1"的信号重新进行一次解调定位。对U39作8次左移后，U39的高位输出QA=1，此时，时序电路再进入等待状态，等待表示"1"的脉冲信号。当输入表示"1"的脉冲信号时，转换电路，再重复上面的过程。

转换电路根据写入磁盘数据的编码特点，用"1"信号作为一个字节的起始位，对串行数据流进行分段，完成对读数据的解调，DOS在进行信息段同步时，也正是利用转换电路的特性，实现了软同步。

## 3.11 汉字处理电路

CEC-I学习机具有汉字处理功能。它采用主板的微处理器完成汉字处理全过程，包括实现汉字输入码到内码的转换，汉字字形点阵的查找，屏幕显示编辑以及汉字打印输出。CEC-I学习机配备一、二级国标汉字。汉字字形显示为16×16点阵。由于汉字的字形采用全点阵，字形库容量为2兆位，即256 K字节。在汉字工作方式中，汉字处理程序，以及实现输入码到内码转换的转换码表也都需要相当的存储容

量。要实现主 CPU 完成汉字处理，就必须扩充主 CPU 可访问的存储空间，提供实现汉字处理的基本环境。

### 3.11.1 汉字所用存储空间

学习机所用的微处理器 6502 可寻址 64K。在 MMU 的管理下，6502可访问主存储器中 16K ROM,64K RAM。另外，利用设置 MMU 内软开关，还可 访问和 RAM 相对应的辅存空间。其地址为 $0000— $BFFF 以及 $D000— $FFFF。用于主存储器和辅存储器之间切换的软开关有：

RAMRD；RAMWRT； ALTZP。

关于这些软开关的功能在 MMU 部分进行介绍。

在 CEC-I 学习机中，辅存空 间用做汉字处 理所需存储器的扩充。辅存空间分成 4 块。3 块为 ROM 区,1 块为RAM区。辅存分配如图3.56。

第一块地址空间 $0000— $3FFF

这 16K空间是 RAM 区。在汉字工作方式中,它作为RAM工作区。对于这一块 RAM 区，有一点需要说明，它并没有映射到一个单独 RAM 存储器。它所映射的 RAM 存 储器 就是主 RAM 里同一地址所 映射的 RAM 存储器。这 样，在辅存中访问的 16KRAM 也就是主存中同一地址的 RAM。

第二块地址空间 $4000— $7FFF。

这16K空间是 ROM 区。用于访问汉字点阵库。为实现对256K 点阵的访问，利用这 16K 空间以及存储体切换电路。切换电路提供 4 位扩展地址线，对汉字点阵库的16个存储体切换选择。从而实现对 256K （16×16K） 点阵库空间访问。存储体的切换，将在后面介绍。

第三块地址空间＄8000—＄BFFF。

这16K是 ROM 区。用于存放转换码表。在汉字输入时，利用该表，将输入码转换成内部码。考虑到汉字输入方式的扩充以及系统软件固化，该存储空间有两个存储体，在拼音输入方式中，使用第一体存放转换表。存储体切换，将在后面介绍。

第四块地址空间＄D000—＄FFFF。

这12K ROM 区用于存放汉字处理程序。

### 3.11.2 辅存储器的切换

要进行汉字处理，必须申请所需要的存储空间。这样，就需要对存储器进行切换。将当前访问的存储空间切换成辅存储器，提供辅存供汉字处理使用。

从图3.56可以看出，在地址上，辅存分为两块，一块地址空间为＄0000—＄BFFF；另一块为＄D000—＄FFFF。但实际上，在进行主存和辅存切换时，是将存储空间分成两部分进行的。第一部分为地址空间＄0200—＄BFFF，第二部分为＄0000—＄01FF和＄D000—＄FFFF。

在辅存中，空间＄0000—＄3FFF作为RAM区。此空间映射到主RAM所对应的存储器上。这样，不管是在主存对此空间访问，还是在辅存对此空间访问，均访问同一存储器。在进行主存和辅存切换时，对于此空间的使用没有任何影响。

在辅存中，除了空间＄0000—＄3FFF以外，其余均为ROM区。由于主存/辅存的切换，并不影响对地址为＄0000—＄3FFF的RAM区的使用。在切换存储空间为辅存时，仅

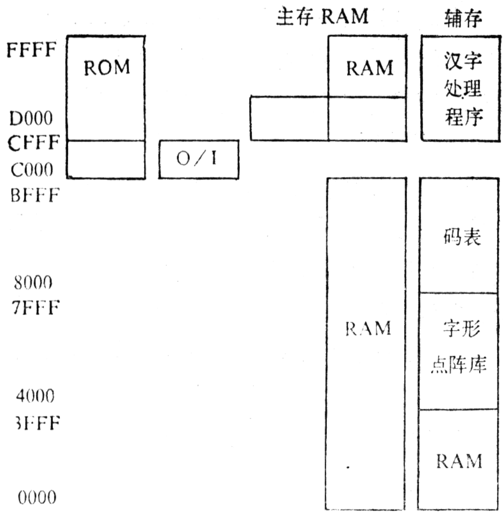


图 3.56 配上汉字处理电路的系统地址分配图

需要在辅存中进行读操作，就可以使用辅存的ROM区和RAM区。对于空间 $0200—$BFFF，仅改变软开关 RAMRD 状态，就可以确定对该空间的读操作是在主 RAM 还是在辅存进行。要将该空间的读操作切到辅存进行时，将 RAMRD 开关状态置为"1"。即执行指令

STA $C003

这样，就可以访问辅存中16K RAM区，字形点阵库 ROM 区，以及码表 ROM 区。

要将此空间切回主 RAM 区，将软开关 RAMRD 状态置"0"，即执行指令：

STA　　$C002

就可以对主 RAM 区 $0200—$BFFF 进行读写访问。

第二部分空间 $D000—$FFFF 以及 $0000—$01FF，在主存和辅存之间切换，由软开关 ALTZP 控制。把空间 $D000—$FFFF 称为存储体切换空间。在主存中，该空间为ROM 时，即使进行主存到辅存的切换，即设置ALTZP为“1”，此空间也不能切换成辅存。只有在该空间映射为RAM，如主存该空间允许读 RAM，禁止写 RAM，再置 ALTZP 为“1”，就可以将该空间切换成辅存 RAM。关于该空间在主存中进行 ROM 和 RAM 之间的切换，请见“存储体切换空间”。

当空间 $D000—$FFFF 为主存 ROM 时，执行如下指令：

```
LDA    $C080；禁止主 ROM，仅允许读主
              RAM。
STA    $C009；由主存切换到辅存。
```

就实现从主 ROM 到辅 ROM 的切换。

若要从辅存 ROM 切换到主 ROM，执行如下两条指令即可。

```
STA  $C008 ；由辅存切换到主存。
LDA  $C082 ；禁止主RAM，允许读主ROM。
```

在主存和辅存切换时，切换操作指令既不能放在主存中，也不能放在辅存中，否则切换后将会造成混乱和错误。由于主/辅存切换不影响 I/O空间，该空间可以和主存在一起使用，也可以和辅存一起使用。因此，选择I/O空间作为切换指令执行区。在 CEC-I 中，选择 $C300—$C3FF 这一页作为汉字处理的入口，以及切换指令执行区。在进入汉字

工作方式时，由 I/O空间的 $C300 单元作为入口，就可以正确地进行汉字处理。

• 在 MMU 中，考虑系统复位后，空间 $C300—$C3FFF 映射到内部 ROM，而用于汉字处理的该空间是在输入输出空间。在转向 $C300 单元执行以前，必须确保该空间在输入输出空间，因而要将软开关 SLOTC3ROM 的状态置为“1”，SLOTCXROM 状态置为“0”，即执行指令：

```
STA   $C00B
STA   $C006
```

这样，空间 $C300—$C3FF 就映射在输入输出空间。

### 3.11.3 字库 ROM 寻址方法

在汉字处理电路中，为扩大存储器容量，采用了存储体切换技术。存储体的切换，是利用对 $C0B0 单元置值来实现的。用6D触发器 U32(LS175) 寄存控制字，信号 $\overline{\text{COBX}\cdot\text{R/W}}$ 作 U32的触发时钟。U32 的 D1—D6 分别接在数据总线 MD0—MD5上，U32的 Q1—Q4 作为对空间 $4000—$7FFF 的选择存储体控制。Q6 作为对 $8000—$BFFF 选体控制信号。Q5 作为彩色显示禁止位，控制寄存器各位的具体作用见表 3.31。

汉字点阵库由两片1M位（128K 字节)Mask ROM 构成。ROM CECWL1（U33）存放汉字左侧字形点阵，ROM CECWL2（U34）存放汉字右侧字形点阵。双 2—4 译码 U31（LS139)，首先根据 $\overline{\text{EN80}}$、A15、A14 产生对辅存空间 $4000—$7FFF 的选通信号。由 Y11（5 脚）输出。再将该信号和 A0 组合，分别由 Y20（12脚）和 Y21（11脚）输出，生成对

表 3.31 单元$C0B0各位的功能说明

| 数据 | | | | | | | | 功能 |
|---|---|---|---|---|---|---|---|---|
| D7 | D6 | D5 | D4 | D3 | D2 | D1 | D0 | |
| × | × | × | × | 0 | 0 | 0 | 0 | 选择空间$4000—$7FFF的第1体 |
| × | × | × | × | 0 | 0 | 0 | 1 | 选择空间$4000—$7FFF的第2体 |
| × | × | × | × | 0 | 0 | 1 | 0 | 选择空间$4000—$7FFF的第3体 |
| × | × | × | × | 0 | 0 | 1 | 1 | 选择空间$4000—$7FFF的第4体 |
| × | × | × | × | 0 | 1 | 0 | 0 | 选择空间$4000—$7FFF的第5体 |
| × | × | × | × | 0 | 1 | 0 | 1 | 选择空间$4000—$7FFF的第6体 |
| × | × | × | × | 0 | 1 | 1 | 0 | 选择空间$4000—$7FFF的第7体 |
| × | × | × | × | 0 | 1 | 1 | 1 | 选择空间$4000—$7FFF的第8体 |
| × | × | × | × | 1 | 0 | 0 | 0 | 选择空间$4000—$7FFF的第9体 |
| × | × | × | × | 1 | 0 | 0 | 1 | 选择空间$4000—$7FFF的第10体 |
| × | × | × | × | 1 | 0 | 1 | 0 | 选择空间$4000—$7FFF的第11体 |
| × | × | × | × | 1 | 0 | 1 | 1 | 选择空间$4000—$7FFF的第12体 |
| × | × | × | × | 1 | 1 | 0 | 0 | 选择空间$4000—$7FFF的第13体 |
| × | × | × | × | 1 | 1 | 0 | 1 | 选择空间$4000—$7FFF的第14体 |
| × | × | × | × | 1 | 1 | 1 | 0 | 选择空间$4000—$7FFF的第15体 |
| × | × | × | × | 1 | 1 | 1 | 1 | 选择空间$4000—$7FFF的第16体 |
| × | × | × | 0 | × | × | × | × | 禁止彩色图形显示 |
| × | × | × | 1 | × | × | × | × | 允许彩色图形显示 |
| × | × | 0 | × | × | × | × | × | 选择空间$8000—$BFFF的第1体 |
| × | × | 1 | × | × | × | × | × | 选择空间$8000—$BFFF的第2体 |

U33和U34的选通信号。这样，偶地址访问U33，奇地址访问U34，构成一个汉字的32个字节点阵数据，存放在32个连续的地址单元中，相应的地址区域在地址低5位A0—A4由“00000”到“11111”范围内。32个字节的点阵数据的地址与汉

字字形的位置关系见图3.57。

| A4A3A2A1 \ A0 | | | | | | | | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| 0000 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0001 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0010 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 |
| 0011 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 |
| 0100 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 |
| 0101 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 |
| 0110 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 |
| 0111 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 |
| 1000 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 |
| 1001 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 |
| 1010 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1011 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1100 | 0 | 0 | 0 | | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1101 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1110 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1111 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

图 3.57

以"中"字为例，字库内字形点阵数据和从ECE-I数据总线读出的数据见表3.32。

在显示汉字时，必须查取汉字点阵。首先按字库内字形排列规则，将内码转换成显示码。显示码有13位，可以查找字形库中8192个字形，对显示码进行分解、拼装，才可得到字形库的存储体号，以及对字形点阵各字节寻址的取字形点阵地址。假设显示码为：

C12 C11 C10 C9 C8 C7 C6 C5 C4 C3 C2 C1 C0

首先要得到字形库的存储体号。它为显示码的最高4位，即C12、C11、C10、C9。应装拼成如下格式的选体控制字：

表 3.32

| 地址 A4A3A2A1A0 | 字库数据 | 读出数据 | 地址 A4A3A2A1A0 | 字库数据 | 读出数据 |
|---|---|---|---|---|---|
| $00 | 01 | 80 | $01 | 00 | 00 |
| $02 | 01 | 80 | $03 | 00 | 00 |
| $04 | 01 | 80 | $05 | 04 | 20 |
| $06 | 7F | FE | $07 | FE | 7F |
| $08 | 41 | 82 | $09 | 04 | 20 |
| $0A | 41 | 82 | $0B | 04 | 20 |
| $0C | 41 | 82 | $0D | 04 | 20 |
| $0E | 41 | 82 | $0F | 04 | 20 |
| $10 | 7F | FE | $11 | FC | 3F |
| $12 | 41 | 82 | $13 | 04 | 20 |
| $14 | 01 | 80 | $15 | 00 | 00 |
| $16 | 01 | 80 | $17 | 00 | 00 |
| $18 | 01 | 80 | $19 | 00 | 00 |
| $1A | 01 | 80 | $1B | 00 | 00 |
| $1C | 01 | 80 | $1D | 00 | 00 |
| $1E | 01 | 80 | $1F | 00 | 00 |

00××C12C11C10C9

并将此字节送入$C0B0单元，从而完成了字形库的选体。然后，再形成在存储体内逐字节读取字形点阵的地址。该地址为：

01 C8 C7 C6 C5 C4 C3 C2 C1 C0 A4 A3 A2 A1 A0

在取数开始时，A4A3A2A1A0为00000，取一个字节的字形点阵后，将其加1，一直加成“11111”为止。这样，就可以取出构成一个汉字的32个字节字形点阵。再根据屏幕点阵位置

和显示缓存区单元各位的对应关系，将字形点阵进行拼装，然后再送入特定显示缓存单元，就可以在屏幕的预定位置上显示出一个汉字。

在汉字工作方式中，采用拼音输入，转换码表放在空间 $8000—$BFFFF 的第一体，在给单元 $C0B0 送控制字时，D5为“1”，即控制字为001×××××。若选择码表第二体，则 D5 为“0”，即控制字为000×××××。

辅存 ROM 空间 $8000—$BFFF 第一体和 $D000—$FFFF、映射到 U35（27256）分别对应 U35 的内部位置 $0000—$3FFF 和 $5000—$7FFF。辅存 ROM，$8000—$BFFF 的第二体，映射到 U7（27256）内，对应 U7 内部位置 $0000—$3FFF，访问辅存空间 $8000—$BFFF 时，根据 U32 的 Q6 状态，确定选通 U7 还是 U35。当Q6=0时，选通U35；Q6=1 时，选通 U7。

输入输出空间 $C300—$C3FF，也映射到 U35内。对应 U35的内部位置为 $4300—$43FF。

### 3.11.4 汉字显示

汉字显示是在高分辨图形方式下进行的。在 CEC-I 中，高分辨图形方式的分辨率为 280×192。显示汉字时，每幕可显示汉字 17×11 个字，显示西文字符 34×11 个字符。

在高分辨图形方式中，显示控制电路将显示缓存区中点阵数据显示在屏幕时，数据的每字节高位显示在相应显示位置的右侧，低位显示在左侧。为提高系统工作效率，在设计中，将汉字点阵库数据输出端接到系统数据总线时，把字库数据输出的高、低位作了调换，即字库的 D7 接在数据总线

的MD7，D6接在MD6，以此类推。这样，CPU读出的点阵数据为 \$A3时，实际应为\$C5。这样，CPU读出的点阵数据易于拼装成CEC-I的高分辨图形显示数据，以便送入图形显示缓存区。

在汉字显示时，为了让汉字的显示清晰，禁止高分辨图形显示的彩色信号生成。这是通过对单元\$C0B0的D4置“1”来实现的。在汉字显示时，将控制字“00×0××××”送入\$C0B0单元，置6D触发器U32的输出端5Q为低电平。U32的5Q接在视频信号合成电路的彩色信号使能控制端。该控制端为低电平时，禁止彩色信号生成。因此，当5Q为低电平时，使高分辨图形显示无彩色，显示的汉字变得清晰。

## 3.12 专用集成电路功能简介

### 3.12.1 存储器管理部件（MMU）

MMU负责管理学习机的存储器系统。电路内设有软开关。根据软开关状态的设置，可进行主存储器和辅存储器的切换；进行存储体的选择和显示缓存区的页面选择。另外，MMU还将CPU的16位地址转换成行列地址，并将其分时输出。MMU可以根据其内部软开关的状态以及CPU输出的地址，确定CPU访问哪一种存储器空间，并输出相应的选择控制信号。

MMU共有40条引脚。其中，有三个定时输入：$\phi 0$、Q3和$\overline{PRAS}$；三个控制输入：$R/\overline{W}$、$\overline{INH}$、$\overline{DMA}$；以及16个地址输入A0—A15。。输出信号有16个，其中有8个是复用地址输出RA0—RA7。MMU的引脚分配见图3.58。

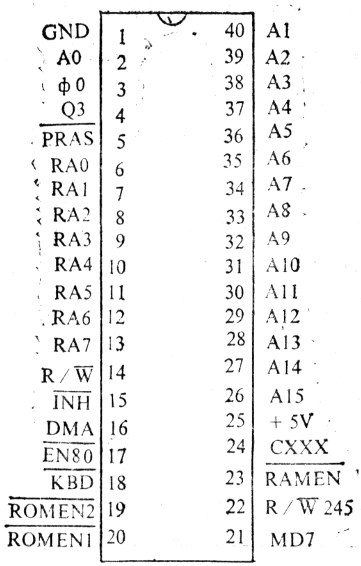



图 3.58 MMU引脚排列图

## 一、引脚信号功能

$\phi 0$：输入，系统定时信号，频率为1MHz。

Q3：输入，内部定时和选通信号，其频率为 2MHz。

$\overline{\text{PRAS}}$：输入，行地址选通信号，来自PAL电路。

R/$\overline{\text{W}}$：输入：由CPU提供的读/写信号。控制数据传送方向。

$\overline{\text{DMA}}$：输入，外部设备直接访问存储器信号，当 $\overline{\text{DMA}}$ 为低电平时，允许接口卡电路使用系统总线，并禁止主板上的CPU工作，由DMA源将数据写入RAM。

$\overline{\text{INH}}$：输入，禁止访问主板存储器信号。当 $\overline{\text{INH}}$ 为低电平时，禁示CPU访问主板上的所有存储器，包括主存储器

的ROM、RAM以及辅存储器，即MMU所管理的所有ROM、RAM存储器。$\overline{\text{INH}}$ 为低电平时。$\overline{\text{ROMEN1}}$、$\overline{\text{ROMEN2}}$、$\overline{\text{RAMEN}}$ 、$\overline{\text{EN80}}$ 都无效。

A0—A15：输入，系统地址总线。由6502提供，$\overline{\text{DMA}}$ 有效时，除外。

RA0—RA7：输出,8位复用地址线。在$\phi 0$周期($\phi 0=1$)，用来分时传送CPU 访问动态 RAM 的行列地址，这个行列地址是根据地址总线A0—A15状态进行转换的。由$\overline{\text{PRAS}}$ 信号控制行列地址的分时发送。这8位地址和地址总线的对应关系如表3.33所示。

**表 3.33 复用地址表**

| 复 用 地 址 | 行 地 址 | 列 地 址 |
|---|---|---|
| RA0 | A0 | A9 |
| RA1 | A1 | A6 |
| RA2 | A2 | A10 |
| RA3 | A3 | A11 |
| RA4 | A4 | A12 |
| RA5 | A5 | A13 |
| RA6 | A7 | A14 |
| RA7 | A8 | A15 |

$\overline{\text{EN80}}$ ：输出，该信号低电平有效。允许访问辅、存储器控制信号。

该信号有效时，可以访问辅存空间＄0000—＄BFFF 及＄D000—＄FFFF

$\overline{\text{RAMEN}}$ ：输出，该信号低电平有效。允许访问主RAM

控制信号。

该信号有效时，可以访问主ROM ＄0000—＄BFFF 及＄D000—＄FFFF。

$\overline{\text{KBD}}$：输出，该信号低电平有效。读键盘输入数据选通信号。

读＄C00×或＄C01×时，可以从数据线 MD0—MD6 上得到键盘输入码。

MD7：输出，软开关状态输出位。

对＄C011—＄C018进行读操作时，MD7 端输出相应的软开关状态。

$\overline{\text{ROMEN1}}$：输出，该信号低电平有效。

有效时，允许对ROM空间＄C100—＄DFFF进行访问。这部分包括内部 ROM 空间＄C100—＄CFFF和 ROM 空间＄D000—＄DFFF。

$\overline{\text{ROMEN2}}$：输出，该信号低电平有效。

访问ROM空间＄E000—＄FFFF时，该信号有效。

C×××：输出，该信号高电平有效。

访问C×××时，除访问内部ROM＄C100—＄CFFF及C0××以外，该信号有效。

R/$\overline{\text{W}}$245：输出，该信号控制I/O数据总线与系统数据总线之间流通方向。

在下列情况下，该信号为高电平：I/O数据总线通向系统数据总线。

（1）$\overline{\text{DMA}}$ 信号有效（即为低电平时），$\overline{\text{DMA}}$ 源发出的数据从I/O数据总线，经系统数据总线写入RAM。

（2）当$\overline{INH}$信号有效，即为低电平，CPU利用 I/O 数据总线读取数据。

（3）访问C×××时，除了对＄C00×、C01×及内部ROM ＄C100—＄CFFF 的访问以外、CPU从I/O 数据总线读取数据。

2．软开关

在MMU 中设有软开关，供用户使用。利用这些软开关，可使MMU处于不同的工作方式中，并按使用者的意图，对存储体空间进行多种分配一组合，使存储空间得到灵活使用。在MMU中，软开关大致可分为四大类：(1) 主存/辅存切换控制；(2)内部ROM空间和I/O空间的切换；(3)空间＄D000—＄FFFF的选择；(4)显示缓冲区页面的选择。

1．主存/辅存切换控制

这类开关有4个，利用对指定地址进行读操作，完成对软开关的设置。软开关与相应地址的对应关系见表3.34。

表 3.34 主/辅存切换软开关地址表

| 软开关 | 置位 | 复位 | 读状态 |
|---|---|---|---|
| 80STORE | ＄C001 | ＄C000 | ＄C018 |
| RAMRD | ＄C003 | ＄C002 | ＄C013 |
| RAMWRT | ＄C005 | ＄C004 | ＄C014 |
| ALTZP | ＄C009 | ＄C008 | ＄C016 |

80STORE：控制主存/辅存切换空间区段的范围。

为ON时，可根据软开关HIRES、PAGE2的不同设置选择文本显示缓冲区第一页＄0400—＄07FF 和 高 分辨图形缓

冲区第一页＄2000—＄3FFF在主存或在辅存之中。

为OFF时，则存储空间＄0200—＄BFFF在主存/辅存空间的切换。完全受RAMRD和RAMWRT控制。

RAMRD：选择读操作，在主存或在辅存进行。

为ON时，选择对空间＄0200—＄BFFF的读操作，在辅存进行。

为OFF时，选择对空间＄0200—＄BFFF的读操作，在主存进行。

RAMWRT：选择写操作，在主存或在辅存进行。

为ON时，对空间＄0200—＄BFFF的写操作在辅存进行。

为OFF时，对空间＄0200—＄BFFF的写操作在主存进行。

ALT2P：选择体RAM在主存或在辅存。

为ON时，将＄0000—＄01FF和体RAM＄D000—＄FFFF映射到辅存。

为OFF时，这两块空间映射在主存上。

2．内部ROM空间和I/O空间切换控制

这类软开关有两个，它们利用写操作完成其设置。见表3.35。

**表 3.35　内部ROM和I/O空间切换软开关地址表**

| 软开关 | 置位 | 复位 | 读状态 |
|---|---|---|---|
| SLOTCXROM | ＄C007 | ＄C006 | ＄C015 |
| SLOTC3ROM | SC00B | ＄C00A | ＄C017 |

SLOTCXROM：为ON时，空间＄C100—＄CFFF 属 于内部ROM。

为OFF时，对空间＄C100—＄CFFF的访问在I/O ROM里进行。

SLOTC3ROM：为ON时，空间C3××映射到I/O ROM，即这256个字节属于槽口ROM。

为OFF时，空间C3××映射到内部ROM。

软开关SLOTCXROM和SLOTC3ROM都可控制空间＄C3××在I/O空间与内部ROM之间的切换。只要这两个软开关中有一个的状态是置空间＄C3××在内部ROM，那么＄C3××这一页空间就在内部ROM内。要将空间＄C3××切到I/O空间，则要求这两个软开关的状态都是置 ＄ C3×× 这一页在I/O空间。

3．为空间＄D000—＄FFFF的选择控制

空间＄D000—＄FFFF可以映射到ROM区或者RAM区；也可以将读操作映射到ROM区，同一地址的写操 作 映 射 在RAM区；还可以对RAM进行写保护。另外，空间 ＄D000—＄DFFF还可以映射到两个4K的RAM存储体上。对这 些 使用方式的选择，是通过访问＄C080—＄C08F这 16 个单元来完成的。

为了构成对地址访问的各种组合，设有三个状态：ROM读使能，RAM写使能，RAM第一体。ROM读使能为 “ON”时，可以读ROM；为“OFF”时，可以读RAM。RAM 写使能为“ON”时，可以写RAM；为“OFF”时，禁止写RAM即RAM写保护。RAM第一体为“ON”时，选择4KRAM 第 一 体；为“OFF”时，选择RAM第二体。

进行选择控制时，要求对一个地址进行访问时，就能完成一种使用方式的选择。即设置上面讲的三种状态为当前值。这里所给地址为＄C080—＄C08F。故有4位地址A3—A0作为状态设置位。

ROM读使能信号为：A0⊕A1。

RAM写使能信号为：A0。

RAM第一体信号为：A3。

4．显示缓存区页面选择软开关

软开关HIRES、PAGE2和80STORE的各种状态组合，可以选择显示缓存区空间映射在主存还是在辅存，以及当前屏幕的显示缓存区是在显示第1页面还是第2页面。

软开关HIRES和PAGE2是通过访问如表3.36所示的地址完成其状态的复位和置位，并可读出软开关的当前状态。

当80STORE状态为“ON”时，显示缓存区的第1页可以在PAGE2的选择下，映射在主存或辅存。PAGE2所能选择的页面大小由HIRES确定。

**表 3.36 软开关HIRES、PAGE2地址表**

| 软开关 | 置位地址 | 复位地址 | 读状态 |
|---|---|---|---|
| HIRES | ＄C057 | ＄C056 | ＄C01D |
| PAGE2 | ＄C055 | ＄C054 | ＄C01C |

注：这两个软开关的状态实际上是从IOU读出。

若HIRES为“ON”时，PAGE2可以选择文本缓存区＄0400—＄07FF和高分辨图形缓存区＄2000—＄3FFF在主存或在辅存。若HIRES为“OFF”时，PAGE2仅能选择文本

缓存区 $ 0400— $ 07FF在主存或在辅存。

当PAGE2为“ON”时，PAGE2所能选择的显示缓存区映射到辅存。当PAGE2为“OFF”时，相应的显示缓存区映射在主存中。

表3.37，给出了80STORE为“ON”时，HIRES和 PAGE2的状态与显示缓存区地址映射的关系。

表 3.37 显示缓存区主/辅存切换

| 80STORE | HIRES | PAGE2 | 文本显示缓存区 $0400-$07FF | 高分辨图形显示缓存区 $2000-$3FFF |
|---|---|---|---|---|
| ON | OFF | OFF | 主 存 | 主 存 |
| ON | OFF | ON | 辅 存 | 主 存 |
| ON | J | OFF | 主 存 | 主 存 |
| ON | ON | ON | 辅 存 | 辅 存 |

当80STORE为“OFF”时，HIRES和PAGE2决定屏幕显示方式以及存放当前显示数据的显示缓存区的页面。关于这部分的详细介绍见“IOU的软开关”。

### 3.12.2 输入输出部件（IOU）

输入输出部件控制屏幕显示，产生读显示缓存区的地址，并将读出的显示数据和视频显示控制信号一起送视频信号合成器，也产生给录音机和扬声器的输出信号。另外，还可以产生4个指示器输出信号。

为实现多种显式方式，并产生一系列的输出信号，IOU 内

设置了许多软开关。下面着重介绍IOU的引脚功能和各软开关的功能。

一、IOU引脚功能

IOU是个40条引脚的芯片，它的引脚分配如图3.59所示，

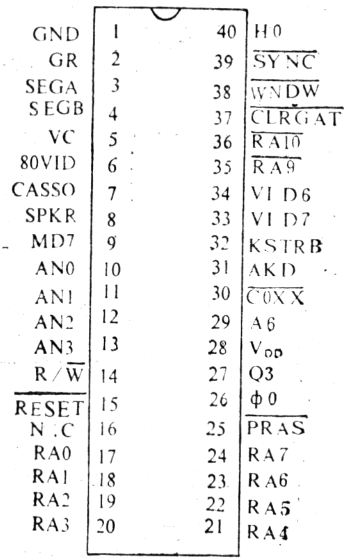



图 3.59 IOU引脚分配

引脚功能如下：

GND：输入，电源及信号的公共地。

$V_{DD}$：输入，+5V电源。

$\phi 0$：输入，主时钟信号，频率为1MHz。

Q3：输入，内部定时信号，频率为2MHz。

$R/\overline{W}$：输入，6502发出的读写信号。用于控制IOU内部专用单元的读写操作。

A6：输入，6502的地址线，用于IOU内部单元的地址译码。

$\overline{\mathrm{C0}\times\times}$：输入，IOU内部地址译码使能信号，该信号为低电平有效。当6502访问＄C000—＄C0FF 时，此信号有效，允许IOU产生访问其内部专用单元的译码。

VID6、VID7：输入，显示数据的位6和位7。作为显示控制位，决定显示属性。

AKD：输入，任一键按下的标志信号，来自键盘编码器KB3600。有键被按下时，AKD为高电平。

$\overline{\mathrm{KSTRB}}$：输入，键盘选通信号，来自键盘编码器KB3600。

$\overline{\mathrm{RAS}}$：输入，行地址选通信号，在$\phi$1期间，控制IOU在复用地址输出RA0—RA7上，分时输出行地址和列地址。在$\phi$0期间，IOU在$\overline{\mathrm{RAS}}$的控制下，对MMU输出的行地址采样。

GR：输出，图形方式使能信号。当IOU内的软开关TEXT为“1”时，即为文本显示方式，该输出为低电平。当TEXT为“0”时，即为图形方式，该输出为高电平。

SEGA、SEGB、VC：输出，显示垂直计数器中的三位。用作字符点阵库的低3位地址A0、A1、A2。在文本方式和图形方式中，它们分别取值如表3.38。文本方式中，这三个信号选择字符行所占区域的扫描线号，即选择8条扫描线中的某一条。在图形方式中，SEGA用于选择屏幕的奇数列或偶数列的图形点阵，SEGB用于选择高或低分辨图形点阵的存储区。在低分辨图形方式中，VC用于选择上部色块点阵或下面色块点阵。

$\overline{\mathrm{80VID}}$：输出，80列显示使能信号。当IOU内软开关80

**表 3.38 SEGA、SEGB、VC取位表**

| | SEGA | SEGB | VC |
|---|---|---|---|
| 文本方式 | VA | VB | VC |
| 图形方式 | H0 | $\overline{\text{HIRES}}$ | VC |

COL置为"1"时，该信号有效，为低电平。当80COL为"0"时，该信号无效。此信号可控制PAL电路产生$\overline{\text{LDPS}}$和$\overline{\text{VID7M}}$。

CASSO：输出，录音机接口输出信号。该信号分压后，作为送给录音机的录音信号。

SPKR：输出，扬声器输出信号，此信号放大后推动扬声器。

MD7：输出，IOU内部软开关状态输出。该信号接在数据总线最高位，当读指定的存储单元时，可以从数据总线的D7位得到相应软开关的状态。

AN0—AN3：输出，指示器输出。它们的输出电平是通过对指示单元访问时得到。

$\overline{\text{RESET}}$：双向，系统复位信号。加电时，IOU内的加电复位电路产生复位信号输出。在外部复位时，作为复位信号输入，对IOU内部状态复位。

RA0—RA7：双向，复用地址线。在$\phi 1$期间，输出访问显示缓存区的行列地址。在$\phi 0$期间，输入由MMU发出的行地址，用于对IOU内部专用单元的地址译码。

$\overline{\text{SYNC}}$：输出，视频水平同步信号。在屏幕显示每行结束进行同步，低电平有效。每个64$\mu$s的周期产生一个负脉冲，

负脉冲宽度为4μs

$\overline{CLRGAT}$：输出，彩色同步信号的选通信号。在文本方式下，该信号为高电平，禁止彩色同步信号输入到视频信号合成电路。图形方式下，在$\overline{SYNC}$信号有效后，该信号产生一个宽度约为4μs的负脉冲信号，允许彩色同步信号输入到视频信号合成电路，产生该负脉冲的周期为64μs。

$\overline{WNDW}$：输出，显示消隐信号。在显示消隐期间，此信号为高电平，禁止显示点阵ROM输出。在显示有效期间，此信号为低电平。在每一帧显示过程中，每个64μs周期内，该信号为低电平，时间长度为40μs。

$\overline{RA9}$、$\overline{RA10}$：输出，视频显示控制位。作为显示点阵ROM的地址A9和A10，这两个信号在GR和ALTCHRSET的状态控制下，取VID6、VID7的不同组合作为输出。其对应关系如表3.39。

**表 3.39　$\overline{RA9}$、$\overline{RA10}$取值表**

| GR | ALTCHARSET | $\overline{RA9}$ | $\overline{RA10}$ |
|---|---|---|---|
| 1 | × | VID6 | VID7 |
| × | 1 | VID6 | VID7 |
| 0 | 0 | VID6·VID7 | AL·VID6＋VID7 |

注：AL信号不断在“0”和“1”之间变化。

## 二、软开关

IOU内的软开关，根据其用途的不同，大致可以分为三类：显示方式控制；录音机、扬声器接口输出控制；指示器输出

控制。

1．显示方式控制

这类软开关有7个。通过对指定地址的访问，实现软开关的设置。有些软开关的状态必须由写操作设置。绝大部分软开关的状态都能读出。关于软开关与相应地址的关系见表3.40。

**表 3.40 控制显示方式软开关地址表**

| 软开关 | 置位 | 复位 | 读状态 | 注 |
|---|---|---|---|---|
| 80STORE | $C001 | $C000 | —— | 1 |
| 80COL | $C00D | $C00C | $C01F | 1 |
| ALTCHARSET | $C00F | $C00E | $C01E | 1 |
| TEXT | $C051 | $C050 | $C01A | |
| MIXED | $C053 | $C052 | $C01B | |
| PAGE2 | $C055 | $C054 | $C01C | |
| HIRES | $C057 | $C056 | $C01D | |

注1：这些软开关状态的设置需对相应单元进行写操作。

关于软开关80STORE的功能已在MMU部分介绍了，这里就软开关控制显示方式的功能进行介绍时，将80STORE处于“OFF”状态。

80COL：选择80列字符显示工作方式。

为ON时，允许80列字符显示方式。

为OFF时，禁止80列字符显示方式。

ALTCHARSET：选择替代字符集。

为ON时，在文本方式中，所显示的字符属于替代字符集。

为OFF时，在文本方式中，所显示的字符属于基本字符

集。

TEXT：选择文本显示方式。

为ON时，显示方式为文本方式，显示字符。

为OFF时，显示方式为图形方式，再根据HIRES的状态确定是低分辨图形显示还是高分辨图形显示。

MIXED：选择字符和图形混合显示方式。

为ON时，且TEXT为OFF，即处于图形显示方式，允许当前显示方式为字符和图形混合显示。

为OFF时，禁止字符和图形混合显示。

PAGE2：选择显示缓存区第2页面。

为ON时，当前屏幕显示的内容为显示缓存区第2页面的显示数据。

为OFF时，当前屏幕显示内容为显示缓存区第1页面的显示数据。

2．扬声器、录音机输出控制

这部分软开关有两个，它们和前面讲的软开关有些不一样，即不能明确地设置当前的软开关的状态，只是访问指定地址一次，软开关状态翻转一次。软开关的当前状态也无法读出。软开关和对应地址关系见表3.41。

**表 3.41 控制输出软开关地址表**

| 软开关 | 访问地址 |
|---|---|
| CASSO | $C02X |
| SPKR | $C03X |

软开关CASSO控制产生给录音机的输出，通过控制访

问地址 $C02X的时间间隔，得到所需宽度的正负方波输出。

● 软开关 SPKR 控制产生给扬声器的输出，也是通过控制访问地址 $C03X 的时间间隔．在其输出端得到规定频率的方波输出。

3．指示器输出控制

这部分有 4 个软开关，它们是通过对指定地址进行访问，来设置软开关的状态。它们当前状态，不能读取出来。软开关的相应地址见表 3.42 。

表 3.42 设指示器输出软开关地址表

| 软开关 | 置位 | 复位 |
|---|---|---|
| AN0 | $C059 | $C058 |
| AN1 | $C05B | $C05A |
| AN2 | $C05D | $C05C |
| AN3 | $C05F | $C05E |

这 4 个软开关 AN0、AN1、AN2、AN3 的状态分别在 IOU 的引脚 AN0、AN1、AN2、AN3 输出。

### 3.12.3 可编程阵列逻辑 (PAL)

在 CEC-I 中，使用PAL电路产生系统的定时信号和控制信号。使用的 PAL 电路有 20 条引脚。有 8 个信号输入端，8 个信号输出端，另外，还有一个主定时信号和一个主定时使能信号。

引脚分配见图 3.60 。

图中信号说明：

14M：输入，14MHz 的主定时信号。

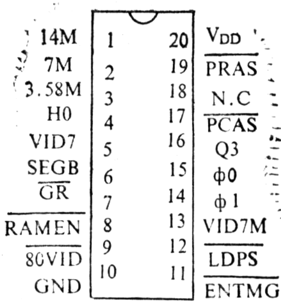



图 3.60 PAL 电路引脚排列

7M：输入， 7MHz 的定时信号。

3.58M：输入， 3.58MHz 的定时信号。

H0：输入，视频水平计数器的第 0 位，用来控制产生系统主频周期扩展。

VID7：输入，视频显示数据第 7 位。

SEGB：输入，视频显示。由 IOU 提供，在文本方式，SEGB 为VB，在图形方式， SEGB 为 $\overline{HIRES}$ 。

$\overline{GR}$：输入，为 IOU 提供图形方式使能信号 GR 的非信号。作为使 PAL 电路提供图形显示定时信号的使能控制。

$\overline{RAMEN}$：输入信号， RAM 使能信号，即 $\overline{CAS}$ 使能信号。

$\overline{80VID}$：输入， 80 列字符显示使能信号，该信号为低电平时，控制 PAL 电路产生作 80 列显示的控制信号。

GND：输入，电源和信号的公共地。

ENTMG：输入，主定时使能信号。

$V_{DD}$：输入，+5V电源。

$\overline{\text{LDPS}}$：输出，视频显示电路中，移位寄存器的装入使能信号。

在80列字符显示时，$\overline{\text{LDPS}}$的频率为2MHz。

在40列字符显示时，$\overline{\text{LDPS}}$的频率为1MHz。

VID7M：输出，视频显示电路中移位寄存器的使能信号。

信号VID7的定义由表3.43给出。

表3.43

| 信号 | 文本方式 | | 图形方式 | |
|---|---|---|---|---|
| | 40列显示 | 80列显示 | 高分辨 | 低分辨 |
| VID7M | 7MHz的方波 | 低电平 | 低电平 | 7MHz的方波 |

$\phi 0$：输出，作为系统定时信号$\phi 0$，其频率为1MHz。

$\phi 1$：输出，作为系统定时信号$\phi 1$，其频率为1MHz。

Q3：输出，内部定时选通信号，信号频率为2MHz。

$\overline{\text{PRAS}}$：输出，复用地址的行地址选通信号，频率为2MHz。

$\overline{\text{PCAS}}$：输出，复用地址的列地址选通信号，当$\overline{\text{RAMEN}}$信号为低电平时，$\overline{\text{PCAS}}$的频率为2MHz。

当$\overline{\text{RAMEN}}$信号为高电平时，$\overline{\text{PCAS}}$的频率为1MHz。

## 3.13 打印机部件

### 3.13.1 打印机接口卡

打印机接口卡是在主机送出的$\overline{\text{DEVIC}}$信号、$\overline{\text{I/OSEL}}$信号及$\overline{\text{I/OSTROBE}}$信号控制下，使接口卡上的EPROM工作，直接控制打印机。

中华学习机在出厂前已把选择开关放在第一槽，当打印机卡插在主机的扩充槽时，主机的$\overline{\text{I/OSEL1}}$低有效，$\overline{\text{DEVSE1}}$低有效。

如前所述，当$\overline{\text{DEVSE1}}$低信号作用时，接口卡上的逻辑电路工作，地址单元为：$ C090～$ C09F，由6502选址16个I/O地址中的一个。当$\overline{\text{I/OSEL1}}$低信号作用时，使能该接口卡的EPROM（2716），同时可用地址的最低8位选择256个存储单元中的一个，地址单元为：$ C100～$ C1FF。$\overline{\text{I/OSTROBE}}$信号低作用时，选择扩充ROM空间，地址为：$ C800—$ CFFF。

在硬件上打印机卡主要由三大部分组成：1、2716 EPROM控制电路；2、打印机状态检测电路；3、数据输出电路。

一、2716EPROM控制电路

请参阅图3.61。

在打印机卡上，外设卡ROM及扩充ROM是放在一个2K2716EPROM里，2716的地址线A0～A7直接连接地址总线的A0～A7，而A8，A9，A10通过U2（74LS08）的三个与

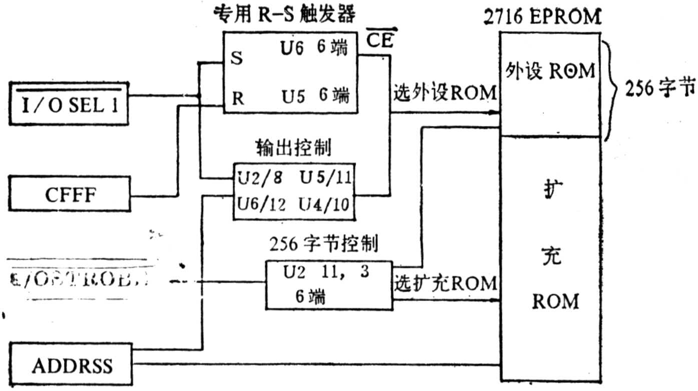



图 3.61

门控制连接到地址总线上。当$\overline{\text{I/OSEL1}}$低有效时，只选外设卡 ROM 的 256 个单元，这时 U2 的三个输出端（74LS08 的 11，3，6）都为低，使信号 2716 的A8,A9,A10 地线为低，这表示打印机的 ROM 单元在 2716 的开始 256 个单元。而当$\overline{\text{I/OSEL1}}$高无效时，$\overline{\text{I/OSTROBE}}$选址2K扩充ROM，但在 A8,A9,A10 为 0 时，编程上是不用这低 256 个字节单元（和外设 ROM256 个单元在物理地址是重合的）。

当$\overline{\text{I/OSEL1}}$信号为低有效时，一路使U6（74LS10输出 6 端）和U5（LS00 输出 6 端）组成的 R-S 触发器置位，U6 的 6 脚为低使 2716的$\overline{\text{CE}}$使能。另路若在不检测 BUSY、ACK 状态的情况下（地址线 A6,A7 不同时为 1 时），通过 U4(74LS14输出 10 端)，U5（74LS00 输出 11 端）、U2（74LS08输出 8 端）使2716 $\overline{\text{OE}}$为低，从而使 2716输出

能使。因 $\overline{\text{I/OSEL1}}$ 信号为低直接控制 U2 的三个门，使输出 11，3、6 端都为低，此时只可寻址外设 ROM。（也就是 2716 的低 256个字节）。

当选择扩充 ROM 时，$\overline{\text{I/OSTROBE}}$信号为低，并通过 U2（LS08 输出 8 端）使 2716 的 $\overline{\text{OE}}$ 为低，另外，这时$\overline{\text{I/OSEL1}}$也为低（因选址扩充 ROM 之前，总要先选外设 ROM），因而扩充 ROM 使能。每个外设卡都有单独使用扩充 ROM 的功能。在启动外设卡时首先访问专用单元 CFFF，使信号 $\overline{\text{CFFF}}$ 为低。线路上通过 U3（LS133 输出 9 端）为低，经U6（LS10输出 6 端），U5（LS00 输出 6 端）使专用触发器复位，2716 的 $\overline{\text{CE}}$ 为高。但启动程序下一条指令又使信号 $\overline{\text{I/OSEL1}}$ 低有效，至使该卡可使用扩充 ROM。在专用 R-S 触发器置位选择扩充 ROM时 $\overline{\text{I/OSEL1}}$ 为高，U2(LS08输出11，3，6端)使能，地址线 A8，A9，A10 通过 2716的A8，A9，A10 从而选址 2K 空间。

地址线 A0—A11 分别接到 U3（LS133）的输入端，$\overline{\text{I/OSTROBE}}$ 通过 V2(LS08 输出 8 端)，U4(LS14输出 2 端）接到 U3 的输入端，当选择扩充 ROM 时并地址为 CFFF，U3 的输出端为低电平使U6(LS00输出 6 端)为高，从而禁止2716工作。

二、打印机状态检测电路

主要由U9（LS251）多路器完成，连接如图3.62，(注：当打印机卡接一槽时，N＝1）。

当打印机已准备好去接收数据时，打印机发出 $\overline{\text{ACK}}$回答信号，并 BUSY信号为低电平。而打印机处于“忙”状态时或

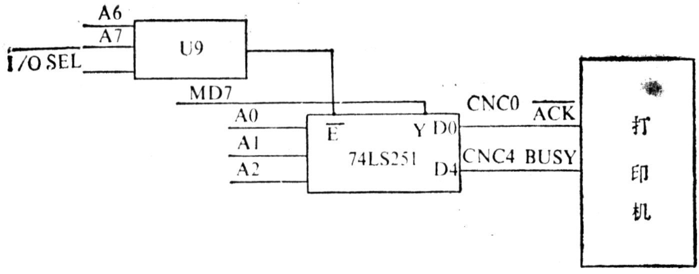



图 3.62

"OFF-LINE"状态时，BUSY 信号为高电平。当 BUSY为低时 CPU 向打印机送数据，BUSY 为高时 CPU 处于等待状态。

当 $\overline{\text{I/OSEL1}}$低有效时，经U4（LS14 输出 10 端）反门为高，连接 U6 输入 13 端，当 A6，A7 地址线都为高时 U6（LS10 输出12端）为低，译地址为 C1CX 从而使能 LS251 由软件控制，硬件上通过 A0，A1，A2连接LS251的S2，S1，S0端。当寻址C1C4 时，74LS251 的 D4 端数据输入端选通，这时打印机的 BUSY 信号经U4（LS14 输出 4 端），U5（LS00 输出 3端）两级门送入 LS251 并由 Y 输出，直接连到数据总线 MD7，主机通过 MD7 就可检测出 BUSY 状态。当译码地址为 \$C1C0时，打印机的 $\overline{\text{ACK}}$ 信号经U4（LS14 输出 12 端）反门，送入 LS251 并由 Y 输出，直接连到数据总线 MD7，由主机检测 $\overline{\text{ACK}}$ 状态。

三、数据输出电路

数据输出电路由三部分组成：〈1〉、写信号电路，〈2〉、

数据输出电路，〈3〉、发选通脉冲电路。见图3.63。主机来的 $R/\overline{W}$ 信号在 $\phi 0$ 期间，$\overline{DEVSEL1}$ 低有效时，通过U6（LS10 输出 8 端），U5（LS00 输出 8 端）形成高信号，使能U8 数据锁存器（74LS373）。

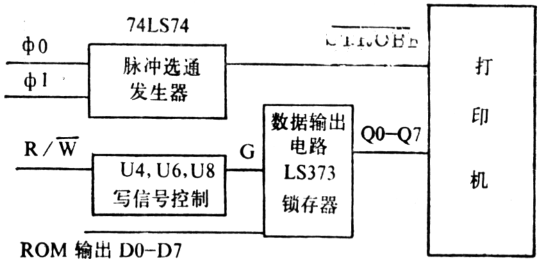



图 3.63

U1（74LS74）是选通脉冲发生器。在未发写信号前 $\overline{STROBE}$ 信号端（$\overline{Q2}$，输出8端）为高电平。当写信号来到时使 Q1（5端）为高，在紧接着 $\phi 1$ 上升沿时使 $\overline{Q2}$ 为低，$\overline{STROBE}$ 由高变低。接着 $\phi 0$ 的上升沿使 Q1 为低、又接着另一个 $\phi 1$ 上沿时使 $\overline{STROBE}$（$\overline{Q2}$）为高。从而形成1μs 宽的负脉冲信号。此信号将 LS373 中锁存的输出数据送到打印机的缓冲器中。

数据输出电路是 U8（74LS373 数据锁存器）。在写信号结束之前数据已在数据总线上，当写信号一结束，数据锁存入 U8，当选通脉冲低作用时，数据从输入端送到打印机的数据缓冲器。

### 3.13.2 打印机的控制命令字符和软开关

打印机通过打印机接口与主机系统相连接后，成为受控于主机系统的一个外部设备。它具有接收并处理由主机送来的控制命令和打印数据的能力。通过打印机对这些命令的执行和处理，可以控制和改变打印数据的格式、走纸量和字符形状等等。还可以将输出的数据作为图象信息进行打印，以达到打印汉字的目的。

表 3.44 列出了打印机的控制命令字符表，这些字符可以用 BASIC 语言中的 PRINT CHR＄（m）的语句送给打印机，以达到控制、指挥打印机动作的目的。其中（m）中的 m 是该命令字符的十进制数据代码。

表3.45列出了打印机的控制软开关，是指在主机系统中的打印机接口上所设置的单一地址单元，它是在进行打印时，由在该接口上的驱动控制软件进行识别处理的另一种控制打印机动作的方式。利用这些控制软开关进行打印机的动作控制，对程序员来说无疑是减轻了许多负担。

表3.45中，① SLOT 为打印机接口所占用的槽号，②控制硬拷贝的输出寄存器为 1912＋SLOT，该寄存器中的8位数据信息含义如下：

| U | D | I | L | | | P | |
|---|---|---|---|---|---|---|---|
| 行方式 | 放大 | 反相 | 异或 | 或 | 与 | HI-RES 第二页 | HI-RES 第一页 |
| 128 | 64 | 32 | 16 | 8 | 4 | 2 | 1 |

**表 3.44 打印机的控制命令字符表**

| | 控制字符 | 十六进制代码 | 十进制代码 | 控 制 功 能 |
|---|---|---|---|---|
| 打印动作 | CTRL-M | 0D | 13 | 送回车字符，完成打印缓冲区数据打印 |
| | CTRL-J | 0A | 10 | 完成打印，并走纸一行 |
| | CTRL-K | 0B | 11 | 功能同CTRL-M |
| | CTRL-H | 08 | 8 | 退格符，从打印缓冲区删去一个字符 |
| | CTRL-G | 07 | 7 | 响铃字符，使打印机鸣3秒 |
| | CTRL-L | 0C | 12 | 走纸到下一页的页首 |
| 打印方式控制 | CTRL-N | 0E | 14 | 置放大字符打印方式 |
| | CTRL-O | 0F | 15 | 置压缩字符打印方式 |
| | CTRL-T | 14 | 20 | 清除放大字符打印方式 |
| | CTRL-R | 12 | 18 | 清除压缩字符打印方式 |
| | CTRL-Q | 11 | 17 | 启动高分辨率图象的硬拷贝 |
| | CTRL-W | 17 | 23 | 夹在二个CTRL-W间的字母按小写字母打印 |
| 走纸控制设置 | NUL | 00 | 00 | 设置命令的终结标志 |
| | ESC 0 | 1B 30 | 27 48 | 设置行间隔为1/8英寸 |
| | ESC 2 | 1B 32 | 27 50 | 设置行间隔为1/6英寸 |
| | ESC A m | 1B 41 m | 27 65 m | 设置行间隔为m/72英寸 |
| | ESC 3 n | 1B 33 n | 27 51 n | 设置行间隔为n/216英寸 |
| | ESC C m | 1B 43 m | 27 67 m | 设置每页的间隔行数，m在1～127之间 |

续表

| | 控制字符 | 十六进制代码 | 十制进代码 | 控制功能 |
|---|---|---|---|---|
| 走纸控制设置 | ESC C O m<br>ESC D $n_1$ $n_2$<br>… n k 0 | 1B 43 30 m<br>1B 44 $n_1$ $n_2$<br>… nR 33 | 27 67 48 m<br>27 68 $n_1$ $n_2$<br>… nk 48 | 设置每页间的间隔为n时，n在1～22之间<br>设置k个表格定位，其中nk必须在1～233间，正常打印≤79，压缩打印≤131 |
| 打印控制位图象 | ESC K $n_1$ $n_2$<br>ESC L $n_1$ $n_2$ | 1B 4B $n_1$ $n_2$<br>1B 4C $n_1$ $n_2$ | 27 75 $n_1$ $n_2$<br>27 76 $n_1$ $n_2$ | 由文本打印变成标准密度的位图象打印<br>由文本打印变成倍密度位图象打印 |
| | $I^c$ | 09 | 09 | 移至打印头到表格指定位置，须与ESC D $n_1$ $n_2$ ……nk命令连用 |

当该寄存器中某一位为 1 时，便执行相应的操作。

其寄存器的各位含义如下：

（1）P参数为高分辨图形页选择。

P＝1 打印高分辨图形第一页

P＝2 打印高分辨图形第二页

P＝3 将第一、第二高分辨图形并列进行打印

（2）L 参数决定二页高分辨图形逻辑操作。

L＝0 无逻辑操作

L＝4 进行与操作

表 3.45 打印机的控制软开关表

| | 软开关 | 控制功能 |
|---|---|---|
| 1 | POKE1656+SLOT,n | 设置打印宽度(n个字符/行) |
| 2 | POKE1528+SLOT,255 | 禁止执行换行(LF) |
| | POKE1528+SLOT,0 | 释放LF |
| 3 | POKE1912+SLOT,M | 设置高分辨率图形打印方式 |
| | M=U+D+I+L+P | (U,D,I,L,P参数说明见后面的介绍) |
| 4 | POKE1272+SLOT,255 | 初始化接口 |
| 5 | POKE1144+SLOT,76 | 设置倍密度位图象打印(960点/行) |
| | POKE1144+SLOT,75 | 设置标准密度位图象打印(480点/行) |
| 6 | POKE1400+SLOT,YY | 将控制字符变为小写字母 |

L=8 进行或操作

L=16 进行异或操作

(3) I参数。

I=0 表示正向打印

I=32 表示反向打印

(4) D参数。

D=0 正常打印

D=64 放大打印方式

(5) U参数。

U=0，图象方式，执行PRINT CHR$ (17)时，对整幅图象进行打印。

U＝128，行方式，执行 PRINT CHR＄（17）时，仅打印该图象的一行。

由这些参数的总和便可获得所需要的硬拷贝方式寄存器的数值。

# 附　　录

## 附录A　助记符指令表，指令组定义

R6500微处理器指令系统——按字母顺序

| | |
|---|---|
| ADC | 带进位加法 |
| AND | 逻辑与 |
| ASL | 右移 |
| BCC | 进位为“0”分枝 |
| BCS | 进位为“1”分枝 |
| BEQ | 结果为“0”分枝 |
| BIT | 位测试 |
| BMI | 结果为负分枝 |
| BNE | 结果不为“0”分枝 |
| BPL | 结果为正分枝 |
| BRK | 强制暂停 |
| BVC | 溢出为“0”分枝 |
| BVS | 溢出为“1”分枝 |
| CLC | 清进位标志 |
| CLD | 清十进制方式 |
| CLI | 清中断禁止位 |
| CLV | 清溢出标志 |
| CMP | 累加器与存储器比较 |
| CPX | 变址寄存器 X与存储器比较 |
| CPY | 变址寄存器Y与存储器比较 |
| DEC | 存储器减1 |
| DEX | 变址寄存器X减1 |

| | |
|---|---|
| DEY | 变址寄存器Y减1 |
| EOR | 逻辑异或 |
| INC | 存储器加1 |
| INX | 变址寄存器X加1 |
| INY | 变址寄存器Y加 1 |
| JMP | 转移 |
| JSR | 转子 |
| LDA | 送累加器 |
| LDX | 送变址寄存器X |
| LDY | 送变址寄存器Y |
| LSR | 右移 |
| NOP | 空操作 |
| ORA | 逻辑或 |
| PHA | 累加器压入堆栈 |
| PHP | 处理器状态压入堆栈 |
| PLA | 堆栈弹回累加器 |
| PLP | 堆栈弹回处理器状态 |
| ROL | 循环左移 |
| ROR | 循环右移 |
| RTI | 中断返回 |
| RTS | 子程序返回 |
| SBC | 带进位的减法 |
| SEC | 置进位标志 |
| SED | 置十进制方式 |
| SEI | 置中断禁止位 |
| STA | 存累加器 |
| STX | 存变址寄存器X |
| STY | 存变址寄存器Y |
| TAX | 累加器送变址寄存器X |

| | |
|---|---|
| TAY | 累加器送变址寄存器Y |
| TSX | 栈指针送变址寄存器X |
| TXA | 变址寄存器X送累加器 |
| TXS | 变址寄存器X送栈指针 |
| TYA | 变址寄存器Y送累加器 |

## A.1 前言

微处理器指令安排被分为三个基本组。第一组具有最大灵活性寻址和由最通用的指令组成，如加载，加，存储等等。第二组包括读，修改写指令，如移位，加1，减1和寄存器 X 传送指令、第三组包含全部剩下的指令，包括所有堆栈操作，寄存器Y，X和Y的比较以及不自然地符合进入组1或组2的指令。

组1有8条指令，组2有8条指令，组3有39条指令。

3组由编组操作码模式而得到，组1给出最大灵活值寻址（16位寻址组合）；组2指令给出8种组合；组3指令基本上单独地译码。

## A.2 组1指令

组1指令是：带进位加法（ADC），逻辑与（AND），比较（CMP），异或（EOR），加载累加器（LDA），逻辑或（ORA），带借位的减法（SBC）和存累加器（STA）。这些指令的每一条都有可能的16位寻址方式。因此，在R6502到R6507，R6512到R6515只有8种有用的方式已经被使用。

组1的寻址方式是：立即的，零页，零页X变址，绝对，绝对X变址，绝对Y变址，变址间接，间接变址，未用的8种寻址方式是被用在将来R6500产品系列中，并允许辅助的在芯片上的寄存器，在芯片上的I/O口的寻址以及允许处理2字节字。

## A.3 组 2 指令

组 2 指令首先是读，修改，写指令。组 2 指令里真正有两类。第一类的成分是移位和循环移位指令，即：右移（LSR），左移（ASL），循环左移（ROL），循环右移（ROR）。

第二类包括存储器加1(INC)和存储器减1(DEC)指令以及两条变址寄存器X指令即送变址寄存器X(LDX)和存变址寄存器X(STX)。由于这些指令具有位模式，所以一般都有8种寻址方式，因此，允许向上扩展，只定义了如下寻址方式：零页，零页X变址，绝对，绝对X变址和特定的累加器(或寄存器)方式。四种移位指令都具有累加器A操作；尽管加1和减1累加器为了其它用途而已被保留，加1或减1的加载X和存储X指令也有累加器方式。从A加载到X已用固有记忆符TAX来指定，也包括在这一类中的是X-1的特定功能，它是存储X特殊情况中的一种。也包括在X编码这一类的是TSX和TXS指令。

全部组1指令的寻址方式对每条指令都有用。在组2指令的情况下，另一寻址方式具有加载到累加器，而其它特殊编码也已在这基本组里被执行。然而组2指令的主要功能是使用适当的变址来完成某一存储器操作。

应该注意到X指令具有特殊寻址方式的文件编制的作用，在文件编制中寄存器Y被用于全部变址操作；这样，由X代替零页变址，X指令就具有Y零页变址，而用X代替现有的绝对变址，X指令就具有Y绝对变址。

## A.4 组3指令

组3指令真正可分为两大类：修改Y寄存器指令，加载Y(LDY)，存变址寄存器Y(STY)，变址寄存器Y与存储器比较(CPY)，变址寄存器X与存储器比较(CPX)，对于组3指令实际上占用OP CODE(操作码)空间的一半。变址寄存器X加1(INX)和变址寄存器Y加1(INY)是X比较和Y比较指令的特殊子集，而所有的分枝指令是在组3指令中。

这组指令由全部分枝指令组成：BCC，BCS，BEQ，BMI，BNE，BPL，BVC和BVS。所有的标志操作也是专用一种寻址方式；它们是：CLC，SEC，CLD，SED，CLI，SEI和CLV。所有的压入和弹回

指令以及堆栈操作指令是组3指令。这些指令包括：BRK，JSR，PHA，PHP，PLA和PLP。JMP和BIT指令也被包括在这组中、这组的各部分没有可采用的公共寻址方式。加载Y，存储Y，位测试，X比较和Y比较具有零页和绝对寻址方式，而所有的Y和X指令允许零页变址操作和立即数寻址方式。

# 附录B　带有操作码，执行周期和存储要求的指令表

常用标志含义如下：

| | |
|---|---|
| A | 累加器 |
| X，Y | 变址寄存器 |
| M | 存储器 |
| P | 处理器状态寄存器 |
| S | 堆栈指针 |
| ✓ | 改变 |
| — | 不改变 |
| + | 加 |
| ∧ | 逻辑与 |
| — | 减 |
| ⊻ | 异或 |
| ↑ | 弹出堆栈 |
| ↓ | 压入堆栈 |
| → | 传送到 |
| ← | 传送到 |
| ∨ | 逻辑或 |
| PC | 程序计数器 |
| PCH | 程序计数器高位 |

| | |
|---|---|
| PCL | 程序计数器低位 |
| OPER | 操作数 |
| # | 立即寻址方式 |

注解：在每张表的顶端插入一参考数字（Ref：××）用以直接表示用户在R6500微计算机系列程序设计手册中的有关章节，在那部分中指令被定义和被论述过。

## ADC 带进位加 ADC

| | N | Z | C | I | D | V |
|---|---|---|---|---|---|---|
| 操作：A+M+C→A，C | ✓ | ✓ | ✓ | - | - | ✓ |

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 立即型 | ADC # oper | 66 | 2 | 2 |
| 零页 | ADC oper | 65 | 2 | 3 |
| 零页X变址型 | ADC oper，X | 76 | 2 | 4 |
| 绝对型 | ADC oper | 6D | 3 | 4 |
| 绝对X变址型 | ADC oper，X | 7D | 3 | 4 * |
| 绝对Y变址型 | ADC oper，Y | 79 | 3 | 4 * |
| 变址间接型 | ADC (oper，X) | 61 | 2 | 6 |
| 间接变址型 | ADC (oper，Y) | 71 | 2 | 5 * |

* 如果有跨页则加一个周期

## AND 逻辑与 AND

累加器逻辑与

操作：A∧M→A

N Z C I D V
✓ ✓ — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 立即型 | AND # oper | 62 | 2 | 2 |
| 零页 | AND oper | 25 | 2 | 3 |
| 零页X变址型 | AND oper，X | 35 | 2 | 4 |
| 绝对型 | AND oper | 2D | 3 | 4 |
| 绝对X变址型 | AND oper，X | 3D | 3 | 4* |
| 绝对Y变址型 | AND oper，Y | 39 | 3 | 4* |
| 变址间接型 | AND (oper，X | 21 | 2 | 6 |
| 间接变址型 | AND (oper)，Y | 31 | 2 | 5* |

* 如果有跨页则加 1 个周期

## ASL 左移 ASL

操作：C ←— | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 | ←— 0

N Z C I D V
✓ ✓ ✓ — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 累加器型 | ASL A | 0A | 1 | 2 |
| 零页 | ASL oper | 06 | 2 | 5 |
| 零页X变址型 | ASL oper，X | 16 | 2 | 6 |
| 绝对 | ASL oper | 0E | 3 | 6 |
| 绝对X变址型 | ASL oper，X | 1E | 3 | 7 |

## BCC进位为"0"分枝 BCC

操作：C=0 分枝

N Z C I D V
— — — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 相 对 型 | BCC oper | 90 | 2 | 2* |

* 如果分枝发生在同页上则加 1 。
* 如果分枝发生在不同页上则加 2 。

## BCS 进位为"1"分枝 BCS

操作：C=1 分枝

N Z C I D V
— — — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 相 对 型 | BCS oper | B0 | 2 | 2* |

* 如果分枝发生在同一页上则加 1 。
* 如果分枝发生在下一页上则加 2 。

## BEQ 结果为"0"分枝 BEQ

操作：Z=1 分枝

N Z C I D V
— — — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 相 对 型 | BEQ oper | F0 | 2 | 2* |

* 如果分枝发生在同一页上则加 1 。
* 如果分枝发生在下一页上则加 2 。

## BIT　位测试　BIT

N Z C I D V

操作：$A \wedge M$，$M_7 \to N$，$M_6 \to V$　　$M_7$✓ — — — $M_6$

位 6 和位 7 被传送到状态寄存器

如果 $A \wedge M$ 的结果是零则 $Z=1$，否则 $Z=0$。

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 零　页 | BIT　oper | 24 | 2 | 3 |
| 绝对型 | BIT　oper | 2C | 3 | 4 |

## BMI　结果为负分枝　BMI

N Z C I D V

操作：$N=1$ 分枝

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 相对型 | BMI　oper | 30 | 2 | 2* |

* 分枝发生在同一页上则加 1。
* 分枝发生在不同页上则加 2。

## BNE　结果不为“0”分枝　BNE

N Z C I D V

操作：$Z=0$ 分枝　　— — — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 相对型 | BNE　oper | D0 | 2 | 2* |

* 如果分枝发生在同一页上则加 1。
* 如果分枝发生在不同页上则加 2。

## BPL　　　　BPL

操作：N=0 分枝

N Z C I D V
— — — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 相 对 型 | BPL　　oper | 10 | 1 | 2* |

* 如果分枝发生在同页上则加 1。
* 如果分枝发生在不同页上则加 2。

## BRK　强制暂停　　　　BRK

操作：强制中断 PC+2↓P↓

N Z C I D V
— — — 1 — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐 含 型 | BRK | 00 | 1 | 7 |

* BRK命令不能用置 I 位屏蔽

## BVC　溢出为"0"分枝　　　　BVC

操作：V=0 分枝

N Z C I D V
— — — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 相 对 型 | BVC　　oper | 50 | 2 | 2* |

* 如果分枝发生在相同的页则加 1。
* 如果分枝发生在不同的页则加 2。

## BVS　溢出为“1”分枝　BVS

操作：V=1 分枝

N Z I C D Λ
— — — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 相 对 型 | BVS　　oper | 70 | 2 | 2* |

* 如果分枝发生在同一页上则加1。
* 如果分枝发生在不同页上则加2。

## CLC　清进位标志　CLC

操作：0→C

N Z C I D V
— — 0 — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐 含 型 | CLC | 18 | 1 | 2 |

## CLD　清十进制方式　CLD

操作：0→D

N Z C I D V
— — — — 0 —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐 含 型 | CLD | D8 | 1 | 2 |

## CLI 清中断禁止位

操作：0→I

N Z C I D V
— — — 0 — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐含型 | CLI | 58 | 1 | 2 |



## CLV 清溢出标志

操作：0→V

N Z C I D V
— — — — — 0

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐含型 | CLV | B8 | 1 | 2 |



## CMP 累加器与存储器比较

操作：A—M

N Z C I D V
✓ ✓ ✓ — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节码 | 周期码 |
|---|---|---|---|---|
| 立即型 | CMP #oper | C9 | 2 | 2 |
| 零页 | CMP oper | C5 | 2 | 3 |
| 零页X变址型 | CMP oper, X | D5 | 2 | 4 |
| 绝对型 | CMP oper | CD | 3 | 4 |
| 绝对X变址型 | CMP oper, X | DD | 3 | 4* |
| 绝对Y变址型 | CMP oper, Y | D9 | 3 | 4* |
| 变址间接型 | CMP (oper, X) | C1 | 2 | 6 |
| 间接变址型 | CMP (oper), Y | D1 | 2 | 5* |

* 如果跨页则加1。

## CPX 变址寄存器X与存储器比较

操作：X—M

N Z C I D V
✓ ✓ ✓ — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 立 即 型 | CPX #oper | EO | 2 | 2 |
| 零 页 | CPX oper | E4 | 2 | 3 |
| 绝 对 值 | CPX oper | EC | 3 | 4 |



## CPY 变址寄存器 Y 与存储器比较

操作：Y—M

N Z C I D V
✓ ✓ ✓ — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 立 即 型 | CPY #oper | C0 | 2 | 2 |
| 零 页 | CPY oper | C4 | 2 | 3 |
| 绝 对 型 | CPY oper | CC | 3 | 4 |

## DEC　存储器减 1　　DEC

操作：M—1→M　　N Z C I D V ✓✓ - - - -

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 零　　页 | DEC　oper | C6 | 2 | 5 |
| 零页X变址型 | DEC　oper，X | D6 | 2 | 6 |
| 绝　　对 | DEC　oper | CE | 3 | 6 |
| 绝对X变址型 | DEC　oper，X | DE | 3 | 7 |

## DEX　变址寄存器减 1　　DEX

操作：X—1→X　　N Z C I D V ✓✓ - - - -

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐 含 型 | DEX | CA | 1 | 2 |

## DEY　变址Y寄存器减 1　　DEY

操作：Y—1→Y　　N Z C I D V ✓✓ - - - -

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐 含 型 | DEY | 88 | 1 | 1 |

## EOR　逻辑异或　　EOR

操作：A⊻M→A　　N Z C I D V　✓✓ - - - -

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 立即型 | EOR #oper | 49 | 2 | 2 |
| 零页 | EOR oper | 45 | 2 | 3 |
| 零页X变址型 | EOR oper, X | 55 | 2 | 4 |
| 绝对 | EOR oper | 4D | 3 | 4 |
| 绝对X变址型 | EOR oper, X | 5D | 3 | 4* |
| 绝对Y变址型 | EOR oper, Y | 59 | 3 | 4* |
| 变址间接型 | EOR (oper, X) | 41 | 2 | 6 |
| 间接变址型 | EOR (oper), Y | 51 | 2 | 5* |

* 如果跨页则加1。

## INC　存储器加1　　INC

操作：M+1→M　　N Z C I D V　✓✓ - - - -

| 寻址方式 | 汇编语言格式 | 操作码 | 节字数 | 周期数 |
|---|---|---|---|---|
| 零页 | INC oper | E6 | 2 | 5 |
| 零页X变址型 | INC oper, X | F6 | 2 | 6 |
| 绝对 | INC oper, X | EE | 3 | 6 |
| 绝对X变址型 | INC oper, X | FE | 3 | 7 |

## INX 变址寄存器 X 加 1 INX

操作：X+1→X

N Z C I D V
✓ ✓ - - - -

| 寻址方式 | 汇编语言格式 | 操作码 | 节字数 | 周期数 |
|---|---|---|---|---|
| 隐 含 型 | INX | E8 | 1 | 2 |

## INY 变址寄存器 Y 加 1 INY

操作：Y+1→Y

N Z C I D V
✓ ✓ - - - -

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐 含 型 | INY | C8 | 1 | 2 |

## JMP 转移 JMP

操作： (PC+1)→PCL
(PC+2)→PCH

N Z C I D V
- - - - - -

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 绝 对 型 | JMP oper | 4C | 3 | 3 |
| 间 接 型 | JMP (oper) | 6C | 3 | 5 |

## JSR 转子 JSR

操作：PC+2↓，(PC+1)→PCL
(PC+2)→PCH

N Z C I D V
— — — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 绝对型 | JSR oper | 20 | 3 | 6 |

## LDA 送累加器 LDA

操作：M→A

N Z C I D V
√ √ — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 立即型 | LDA #oper | A9 | 2 | 2 |
| 零页 | LDA oper | A5 | 2 | 2 |
| 零页X变址型 | LDA oper，X | B5 | 2 | 4 |
| 绝对型 | LDA oper | AD | 3 | 4 |
| 绝对X变型址 | LDA oper，X | BD | 3 | 4* |
| 绝对Y变址型 | LDA oper，Y | B9 | 3 | 4* |
| 变址间接型 | LDA (oper，X) | A1 | 2 | 6 |
| 间接变址型 | LDA (oper)，Y | B1 | 2 | 5* |

* 如果跨页则加1。

## LDX　送变址寄存器 X　　LDX

操作：M→X

| N | Z | C | I | D | V |
|---|---|---|---|---|---|
| √ | √ | — | — | — | — |

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 立即型 | LDX #oper | A2 | 2 | 2 |
| 零页 | DDX oper | A6 | 2 | 3 |
| 零页Y变址型 | LDX oper, Y | B6 | 2 | 4 |
| 绝对型 | LDX oper | AE | 3 | 4 |
| 绝对Y变址型 | LDX oper, Y | BE | 3 | 4# |

* 当跨页时则加1。

## LDY　送变址寄存器　　LDY

操作：M←Y

| N | Z | C | I | D | V |
|---|---|---|---|---|---|
| √ | √ | — | — | — | — |

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 立即型 | LDY #oper | A0 | 2 | 2 |
| 零页 | LDY oper | A4 | 2 | 3 |
| 零页X变址型 | LDY oper, X | B4 | 2 | 4 |
| 绝对型 | LDY oper | AC | 3 | 4 |
| 绝对X变址型 | LDY oper, X | BC | 3 | 4* |

*当跨页时加1。

## LSR　右移　　LSR

M或A

操作：0 → | 7 | 6 | 5 | 4 | 2 | 1 | 0 | → C

N Z C I D V
0 ✓ ✓ – – –

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 累加器型 | LSR　A | 4A | 1 | 2 |
| 零　页 | LSR　oper | 46 | 2 | 5 |
| 零页X变址型 | LSR　oper，X | 56 | 2 | 6 |
| 绝对型 | LSR　oper | 4E | 3 | 6 |
| 绝对X变址型 | LSR　oper，X | 5E | 3 | 7 |

## NOP　空操作　　NOP

操作：空操作（2 周期）

N Z C I D V
– – – – – –

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐含型 | NOP | EA | 1 | 2 |

## ORA　逻辑或　　ORA

操作：A∨M→A

N Z C I D V
✓ ✓ – – – –

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 立即型 | ORA　#oper | 09 | 2 | 2 |
| 零　页 | ORA　oper | 05 | 2 | 3 |
| 零页X变址型 | ORA　oper，X | 15 | 2 | 4 |

(续)

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 绝 对 型 | ORA oper | 0D | 3 | 4 |
| 绝对X变址型 | ORA oper, X | 1D | 3 | 4• |
| 绝对Y变址型 | ORA oper, Y | 19 | 3 | 4• |
| 变址间接型 | ORA (oper, X) | 01 | 2 | 6 |
| 间接变址型 | ORA (oper), Y | 11 | 2 | 5• |

•有跨页时则加1。

## PHA 累加器压入堆栈 PHA

操作：A↓

N Z C I D V
— — — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐 含 型 | PHA | 48 | 1 | 3 |

## PHP 处理器状态压入堆栈 PHP

操作：P↓

N Z C I D V
— — — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐 含 型 | PHP | 08 | 1 | 3 |

## PLA 堆栈弹回累加器 PLA

操作：A↑

N Z C I D V
✓ ✓ — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐含型 | PLA | 68 | 1 | 4 |

## PLP 堆栈弹回处理器状态 PLP

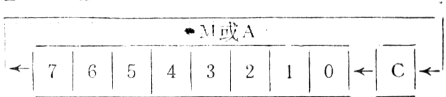
操作：P↑

N Z C I D V
来自堆栈

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐含型 | PLP | 28 | 1 | 4 |

## ROL 循环左移 ROL

操作：

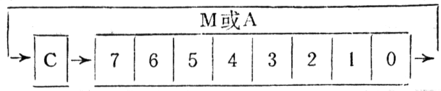



N Z C I D V
✓ ✓ ✓ — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 累加器型 | ROL A | 2A | 1 | 2 |
| 零页 | ROL oper | 26 | 2 | 5 |
| 零页X变址型 | ROL oper，X | 36 | 2 | 6 |
| 绝对型 | ROL oper | 2E | 3 | 6 |
| 绝对X变址型 | ROL oper，X | 3E | 3 | 7 |

## ROR 循环右移 ROR

操作：




N Z C I D V
√ √ √ — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 累加器型 | ROR A | 6A | 1 | 2 |
| 零 页 | ROR oper | 66 | 2 | 5 |
| 零页X变址型 | ROR oper, X | 76 | 2 | 6 |
| 绝 对 型 | ROR oper | 6E | 3 | 6 |
| 绝对X变址型 | ROR oper, X | 7E | 3 | 7 |

## RTI 中断返回 RTI

N Z C I D V
来自堆栈

操作：P↑ PC↑

| 寻方址式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐 含 型 | RTI | 40 | 1 | 6 |

## RTS 子程序返回 RTS

N Z C I D V
— — — — — —

操作：PC↑，PC＋1→PC

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐 含 型 | RTS | 60 | 1 | 6 |

## SBC 带借位的减法 SBC

操作： A—M—$\overline{C}$→A

N Z C I D V
✓ ✓ ✓ — — ✓

注：$\overline{C}$借位

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 立即型 | SBC #oper | E9 | 2 | 2 |
| 零页 | SBC oper | E5 | 2 | 3 |
| 零页X变址型 | SBC oper, X | F5 | 2 | 4 |
| 绝对型 | SBC oper | ED | 3 | 4 |
| 绝对X变址型 | SBC oper, X | FD | 3 | 4* |
| 绝对Y变址型 | SBC oper, Y | F9 | 3 | 4* |
| 变址间接型 | SBC (oper, X) | E1 | 2 | 6 |
| 间接变址型 | SBC (oper), Y | F1 | 2 | 5 |

* 当跨页时则加1。

## SEC 置进位标志 SEC

操作：1→C

N Z C I D V
— — 1 — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐含型 | SEC | 38 | 1 | 2 |

## SED 置十进制方式 SED

操作：1→D

N Z C I D V
— — — — 1 —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐含型 | SED | F8 | 1 | 2 |

## SEI　置中断禁止位　　SEI

操作：1→I

| N | Z | C | I | D | V |
|---|---|---|---|---|---|
| — | — | — | 1 | — | — |

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐含型 | SEI | 78 | 1 | 2 |

## STA　存累加器　　STA

操作：A→M

| N | Z | C | I | D | V |
|---|---|---|---|---|---|
| — | — | — | — | — | — |

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 零页 | STA oper | 85 | 2 | 3 |
| 零页X变址型 | STA oper, X | 95 | 2 | 4 |
| 绝对 | STA oper | 8D | 3 | 4 |
| 绝对X变址型 | STA oper, X | 9D | 3 | 5 |
| 绝对Y变址型 | STA oper, Y | 99 | 3 | 5 |
| 变址间接型 | STA (oper, X) | 81 | 2 | 6 |
| 间接变址型 | STA (oper), Y | 91 | 2 | 6 |

## STX　存变址寄存器X　　STX

操作：X→M

| N | Z | C | I | D | V |
|---|---|---|---|---|---|
| — | — | — | — | — | — |

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 零　　页 | STX　oper | 86 | 2 | 3 |
| 零页Y变址型 | STX　oper, Y | 96 | 2 | 4 |
| 绝　对　型 | STX　oper | 8E | 3 | 4 |

**STY　存变址寄存器 Y**　　　　STY

操作：Y→M

N Z C I D V
— — — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 零　　页 | STY　oper | 84 | 2 | 3 |
| 零页X变址型 | STY　oper, X | 94 | 2 | 4 |
| 绝　对　型 | STY　oper | 8C | 3 | 4 |

**TAX　累加器送变址寄存器 X**　　　　TAX

操作：A→X

N Z C I D V
✓ ✓ — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 期周数 |
|---|---|---|---|---|
| 隐　含　型 | TAX | AA | 1 | 2 |

## TAY　累加器送变址寄存器Y　　TAY

操作：A→Y

N Z C I D V
✓ ✓ — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐　含　型 | TAY | A8 | 1 | 2 |

## TYA　变址寄存器Y送累加器　　TYA

操作：Y→A

N Z C I D V
✓ ✓ — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐　含　型 | TYA | 98 | 1 | 2 |

## TSX　栈指针送变址寄存器X　　TSX

操作：S→X

N Z C I D V
✓ ✓ — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐　含　型 | TSX | BA | 1 | 2 |

## TXA 变址寄存器X送累加器 TXA

操作：X→A

N Z C I D V
✓ ✓ — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐　含　型 | TXA | 8A | 1 | 2 |

## TXS 变址寄存器X送栈指针 TXS

操作：X→S

N Z C I D V
— — — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐　含　型 | TXS | 9A | 1 | 2 |

# 附录C 字母、字符显示码表(基本字符组)

| | 反向显示 | | 闪烁显示 | | 正向显示 | | 正向显示 | |
|---|---|---|---|---|---|---|---|---|
| | 大写字母 | 特殊字符 | 大写字母 | 特殊字符 | 大写字母 | 特殊字符 | 大写字母 | 小号字母 |
| | $00-$1F | $20-$3F | $40-$5F | $60-$7F | $80-$9F | $A0-$BF | $C0-$DF | $E0-$FF |
| 00 | @ | | @ | | @ | | @ | ` |
| 01 | A | ! | A | ! | A | ! | A | a |
| 02 | B | ″ | B | ″ | B | ″ | B | b |
| 03 | C | # | C | # | C | # | C | c |
| 04 | D | $ | D | $ | D | $ | D | d |
| 05 | E | % | E | % | E | % | E | e |
| 06 | F | & | F | & | F | & | F | f |
| 07 | G | ′ | G | ′ | G | ′ | G | g |
| 08 | H | ( | H | ( | H | ( | H | h |
| 09 | I | ) | I | ) | I | ) | I | i |
| 0A | J | * | J | * | J | * | J | j |
| 0B | K | + | K | + | K | + | K | k |
| 0C | L | , | L | , | L | , | L | l |
| 0D | M | — | M | — | M | — | M | m |
| 0E | N | · | N | · | N | · | N | n |
| 0F | O | / | O | / | O | / | O | o |
| 10 | P | ϕ | P | ϕ | P | ϕ | P | p |
| 11 | Q | 1 | Q | 1 | Q | 1 | Q | q |
| 12 | R | 2 | R | 2 | R | 2 | R | r |

## TXA　变址寄存器 X 送累加器　　TXA

操作：X→A

N Z C I D V
√ √ — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐　含　型 | TXA | 8A | 1 | 2 |

## TXS　变址寄存器 X 送栈指针　　TXS

操作：X→S

N Z C I D V
— — — — — —

| 寻址方式 | 汇编语言格式 | 操作码 | 字节数 | 周期数 |
|---|---|---|---|---|
| 隐　含　型 | TXS | 9A | 1 | 2 |

# 附录C 字母、字符显示码表(基本字符组)

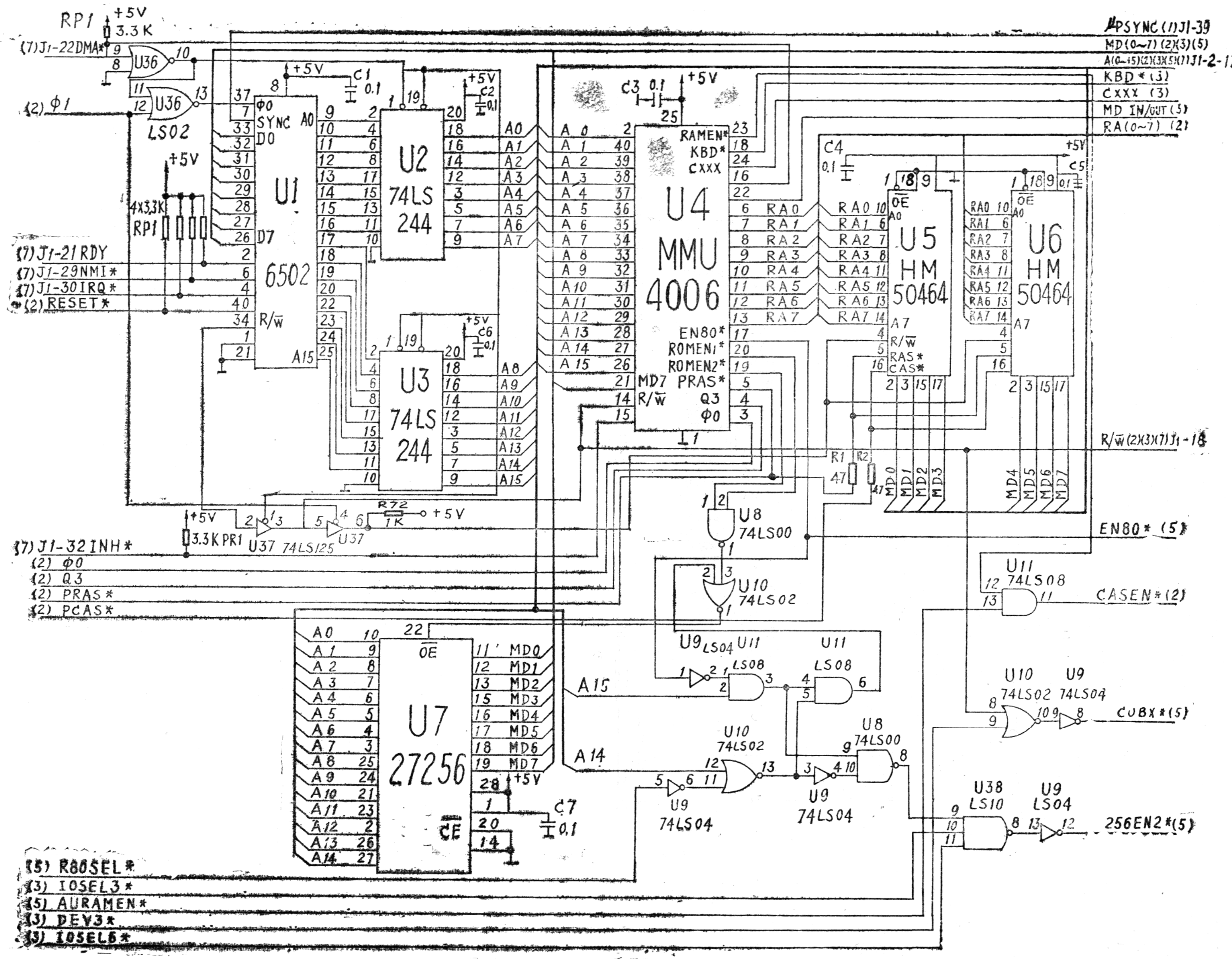
| | 反向显示 | | 闪烁显示 | | 正向显示 | | 正向显示 | |
|---|---|---|---|---|---|---|---|---|
| | 大写字母 | 特殊字符 | 大写字母 | 特殊字符 | 大写字母 | 特殊字符 | 大写字母 | 小号字母 |
| | \$00-\$1F | \$20-\$3F | \$40-\$5F | \$60-\$7F | \$80-\$9F | \$A0-\$BF | \$C0-\$DF | \$E0-\$FF |
| 00 | @ | | @ | | @ | | @ | 、 |
| 01 | A | ! | A | ! | A | ! | A | a |
| 02 | B | " | B | " | B | " | B | b |
| 03 | C | # | C | # | C | # | C | c |
| 04 | D | $ | D | $ | D | $ | D | d |
| 05 | E | % | E | % | E | % | E | e |
| 06 | F | & | F | & | F | & | F | f |
| 07 | G | ' | G | ' | G | ' | G | g |
| 08 | H | ( | H | ( | H | ( | H | h |
| 09 | I | ) | I | ) | I | ) | I | i |
| 0A | J | * | J | * | J | * | J | j |
| 0B | K | + | K | + | K | + | K | k |
| 0C | L | , | L | , | L | , | L | l |
| 0D | M | — | M | — | M | — | M | m |
| 0E | N | . | N | . | N | . | N | n |
| 0F | O | / | O | / | O | / | O | o |
| 10 | P | ϕ | P | ϕ | P | ϕ | P | p |
| 11 | Q | 1 | Q | 1 | Q | 1 | Q | q |
| 12 | R | 2 | R | 2 | R | 2 | R | r |

续表

| | 反向显示 | | 闪烁显示 | | 正向显示 | | 正向显示 | |
|---|---|---|---|---|---|---|---|---|
| | 大写字母 | 特殊字符 | 大写字母 | 特殊字符 | 大写字母 | 特殊字符 | 大写字母 | 小写字母 |
| | \$00-\$1F | \$20-\$3F | \$40-\$5F | \$60-\$7F | \$80-\$9F | \$A0-\$BF | \$C0-\$DF | \$E0-\$FF |
| 13 | S | 3 | S | 3 | S | 3 | S | s |
| 14 | T | 4 | T | 4 | T | 4 | T | t |
| 15 | U | 5 | U | 5 | U | 5 | U | u |
| 16 | V | 6 | V | 6 | V | 6 | V | v |
| 17 | W | 7 | W | 7 | W | 7 | W | w |
| 18 | X | 8 | X | 8 | X | 8 | X | x |
| 19 | Y | 9 | Y | 9 | Y | 9 | Y | y |
| 1A | Z | : | Z | : | Z | : | Z | z |
| 1B | 〔 | ; | 〔 | ; | 〔 | ; | 〔 | { |
| 1C | ＼ | < | ＼ | < | ＼ | < | ＼ | \| |
| 1D | 〕 | = | 〕 | = | 〕 | = | 〕 | } |
| 1E | ∧ | > | ∧ | > | ∧ | > | ∧ | ～ |
| 1F | — | ? | — | ? | — | ? | — | ■ |

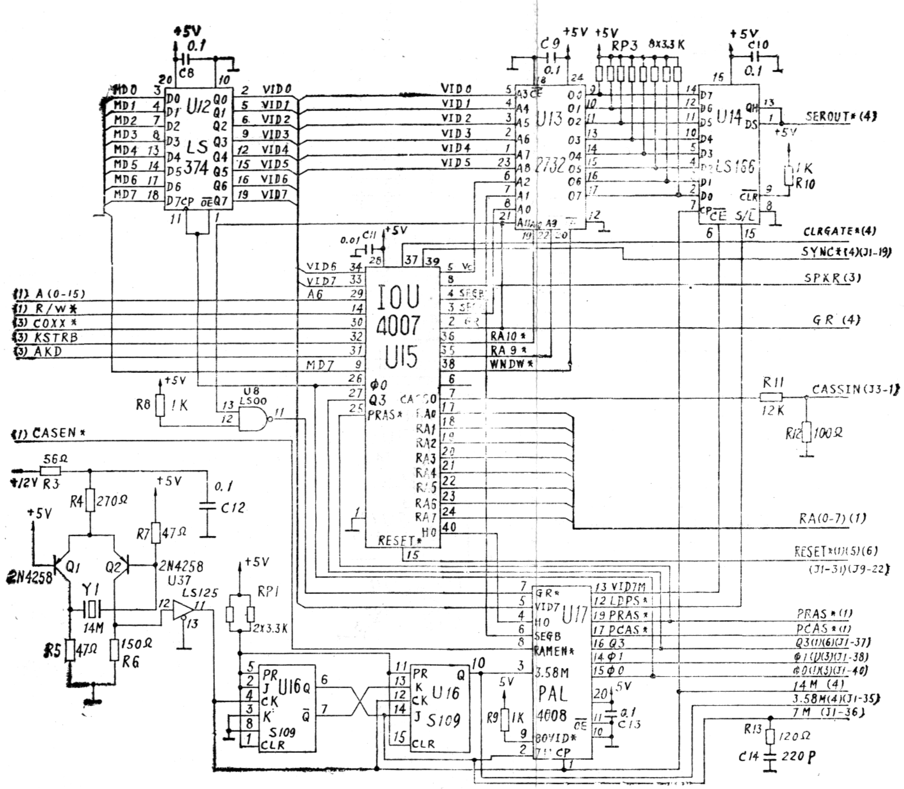
# 附录D　CEC—I中华学习机逻辑图

（附图1—附图7）



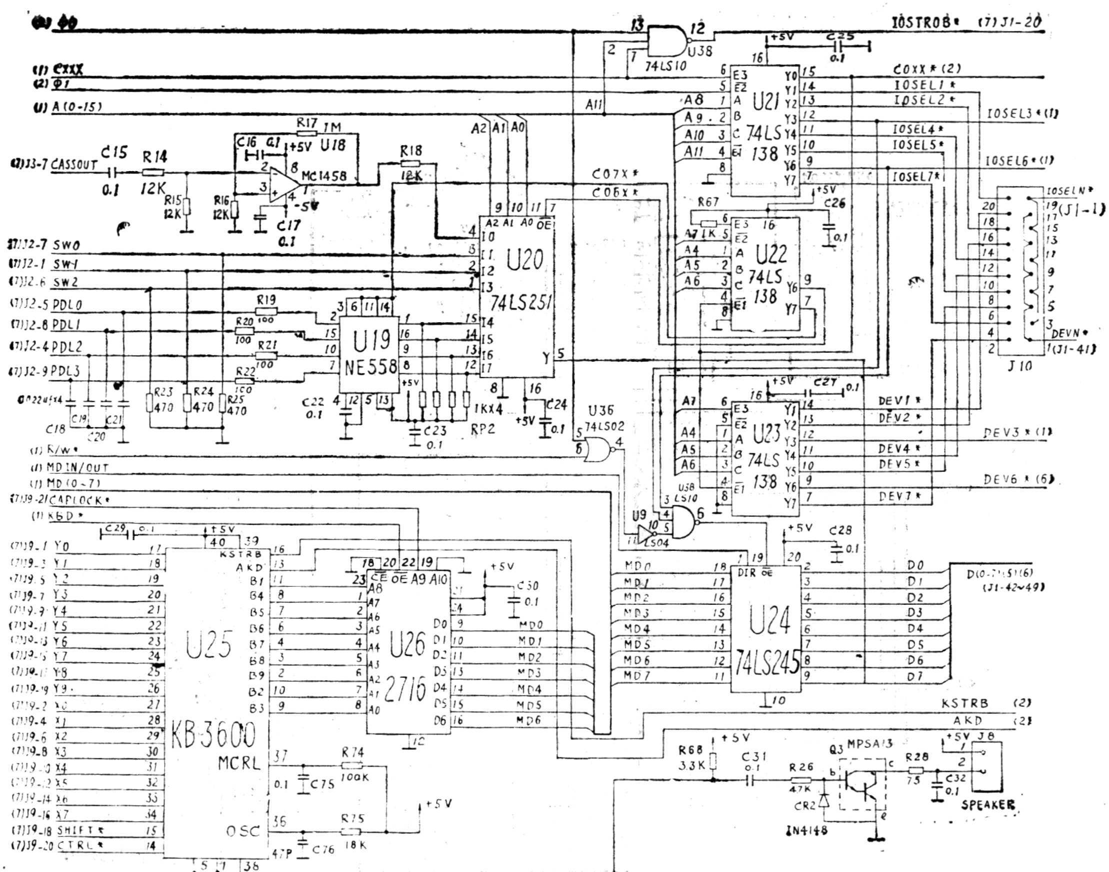
RP1 +5V 3.3K
(7)J1-22DMA*
U36
LS02
(2) φ1
φ0
SYNC
D0
D7
U1
6502
R/W
A0
A15
U2
74LS
244
U3
74LS
244
U4
MMU
4006
RAMEN*
KBD*
CXXX
EN80*
ROMEN1*
ROMEN2*
PRAS*
Q3
φ0
MD7
R/W
C3 0.1 +5V
C4
U5
HM
50464
U6
HM
50464
OE
RAS*
CAS*
μPSYNC (1)J1-39
MD(0~7) (2)(3)(5)
A(0~15)(2)(3)(5)(7)J1-2-17
KBD* (3)
CXXX (3)
MD IN/OUT (5)
RA(0~7) (2)
R/W(2)(3)(7)J1-18
EN80* (5)
(7) J1-21 RDY
(7) J1-29 NMI*
(7) J1-30 IRQ*
(2) RESET*
4X3.3K
RP1
(7) J1-32 INH*
(2) φ0
(2) Q3
(2) PRAS*
(2) PCAS*
U37 74LS125
R72 1K +5V
3.3K PR1
U8 74LS00
U10 74LS02
U11 74LS08
CASEN*(2)
U9 LS04
U11 LS08
A15
A14
U10 74LS02
U9 74LS04
U8 74LS00
U10 74LS02
U9 74LS04
CUBX*(5)
U38 LS10
U9 LS04
256EN2*(5)
U7
27256
OE
CE
C7 0.1
(5) R80SEL*
(3) IOSEL3*
(5) AURAMEN*
(3) DEV3*
(3) IOSEL6*


附图 1

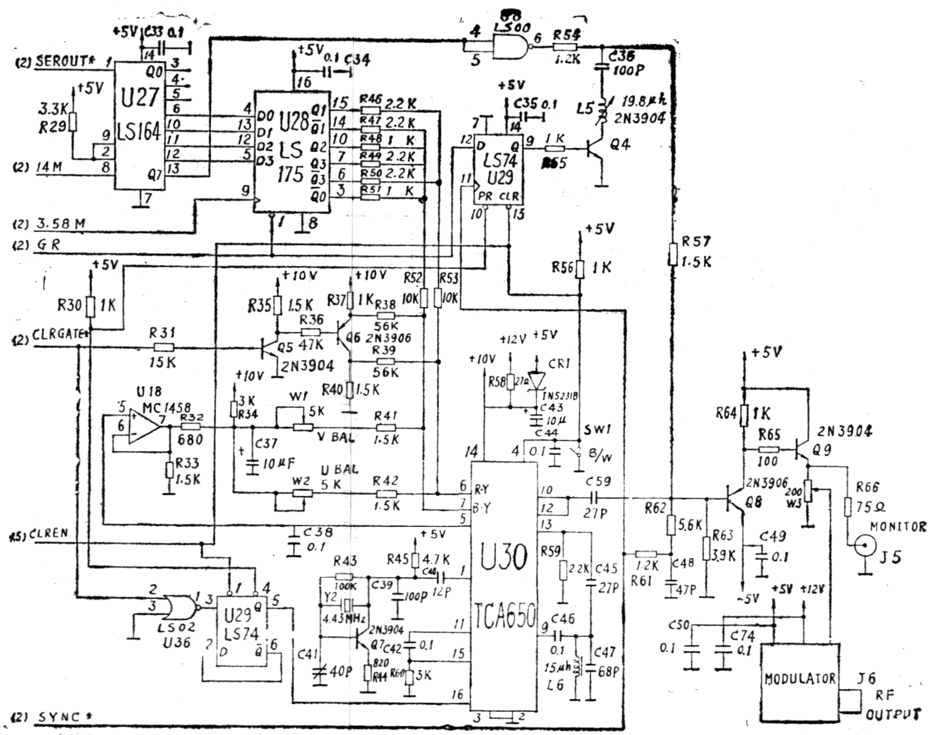


U12
LS 374
U13
2732
U14
LS166
IOU
4007
U15
U8
LS00
U17
PAL
4008
U16
S109
U37
LS125
Y1
14M
Q1
Q2
2N4258
RP3
8x3.3K
RP1
2x3.3K
SEROUT* (4)
CLRGATE* (4)
SPKR (3)
GR (4)
CASSIN (J3-1)
RA(0-7) (1)
RESET* (1)(5)(6)
PRAS* (1)
PCAS* (1)
14M (4)
(1) A (0-15)
(1) R/W*
(3) COXX*
(3) KSTRB
(3) AKD
(1) CASEN*
+12V
+5V

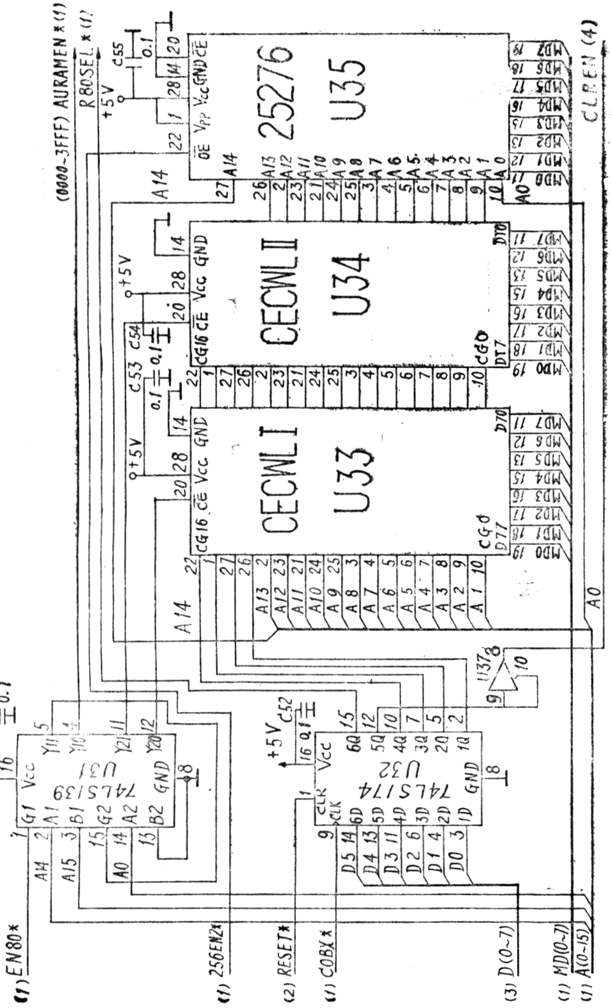

附图 2



附图 3

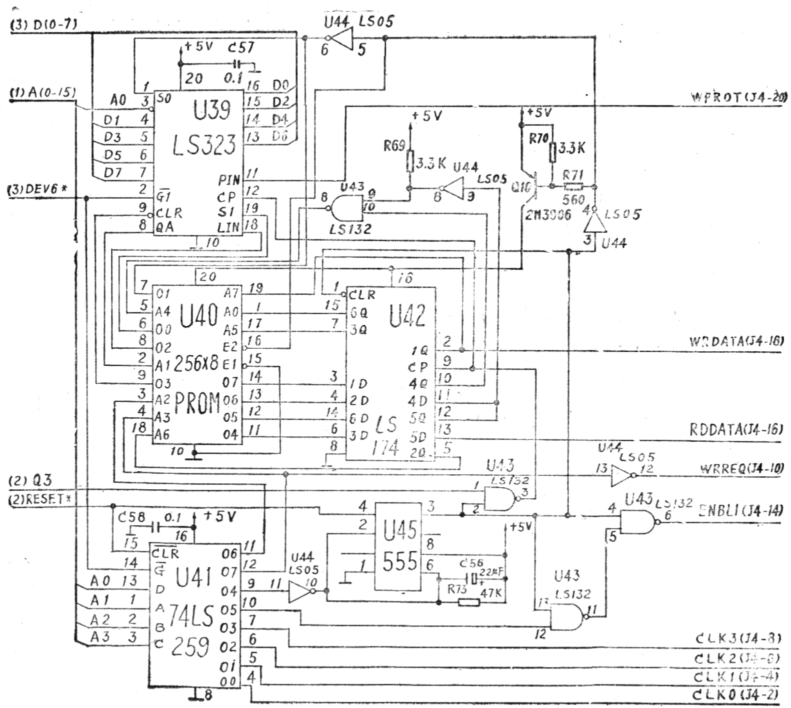

(2) SEROUT*
(2) 14M
(2) 3.58M
(2) GR
(2) CLRGATE*
(5) CLREN
(2) SYNC*
U27
LS164
U28
LS175
LS00
U29
LS74
U30
TCA650
U18
MC1458
LS02
U36
MODULATOR
MONITOR
J5
J6
RF
OUTPUT
V BAL
U BAL
B/W
SW1
4.43MHz
2N3904
2N3906
+5V
+10V
+12V
-5V

附图 4

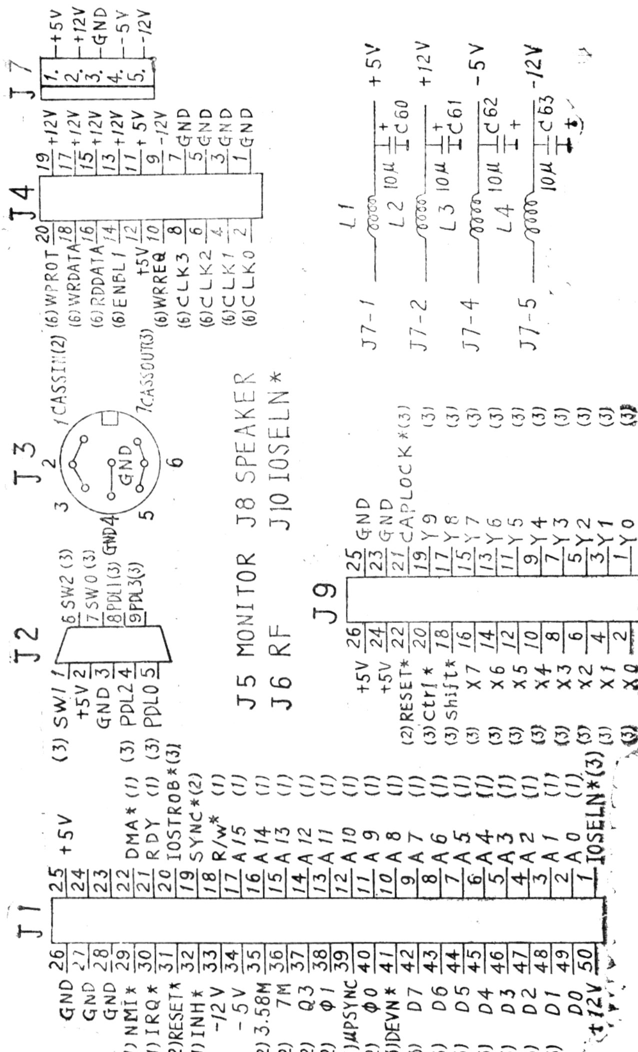


(1) EN80*
(1) 256EN2*
(2) RESET*
(1) COBX*
(3) D(0~7)
(1) MD(0~7)
(1) A(0~15)
74LS139
U31
74LS174
U32
U37
CECWL I
U33
CECWL II
U34
25276
U35
(0000~3FFF) AURAMEN*(1)
R80SEL*(1)
CLREN (4)
C51
C52
C53
C54
C55
+5V


图 5


(3) D(0-7)
(1) A(0-15)
(3) DEV6*
(2) Q3
(2) RESET*
U39
LS323
U40
256X8
PROM
U42
LS 174
U41
74LS 259
U45
555
U44 LS05
U43 LS132
C57 0.1
C58 0.1
C56 22μF
R69 3.3K
R70 3.3K
R71 560
R73 47K
Q10 2N3906
+5V
WPROT (J4-20)
WRDATA (J4-16)
RDDATA (J4-16)
WRREQ (J4-10)
ENBL1 (J4-14)
CLK3 (J4-8)
CLK2 (J4-6)
CLK1 (J4-4)
CLK0 (J4-2)

附图 6


J1
J2
J3
J4
J5 MONITOR
J6 RF
J7
J8 SPEAKER
J9
J10 IOSELN*
+5V
+12V
GND
-5V
-12V
L1
L2
L3
L4
C60
C61
C62
C63
J7-1
J7-2
J7-4
J7-5

附图 7

青少年计算机学习与应用丛书
**中华学习机CEC-I技术参考手册**
**(硬件)**
中华学习机联合设计组
责任编辑：焦金生
★
清华大学出版社出版
北京　清华园
清华大学印刷厂印刷
★
开本：787×1092 1/32　印张：7　字数：157千字
1987年9月第1版　　1987年9月第1次印刷
印数：00,001—30,000
统一书号：15235·352　　定价：2.50元

封面设计：于　晏

统一书号：15235·352
定　　价：　2.50 元

中华学习机 CEC—I 技术参考手册（硬件）

清华大学出版社